PATENT ABSTRACTS OF JAPAN

(11)Publication number:

2001-326459

(43)Date of publication of application: 22.11.2001

(51)Int.Cl.

H05K 3/46 H01L 23/12 1/02 H05K H05K 1/11 3/06 H05K 3/38 H05K H05K 3/40

(21)Application number: 2000-142658

(71)Applicant: NORTH:KK

(22)Date of filing:

16.05.2000

(72)Inventor: IIJIMA ASAO

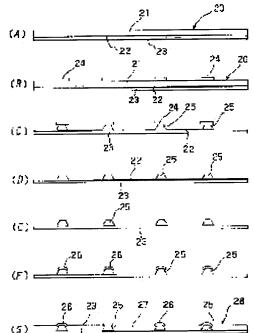
OSAWA MASAYUKI

(54) WIRING CIRCUIT BOARD AND ITS MANUFACTURING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To raise connection reliability between upper and lower conductor circuits and realize reduction in a cost of a connection means between upper and lower conductor circuits by raising dimensional stability in a manufacturing process, by preventing generation of bending, snapping and wrong sizes in a manufacturing process.

SOLUTION: A conductor circuit formation copper foil 23 is formed on a projection formation copper layer 21 via an etching barrier layer 22 formed of another metal, projections 25 are formed by selectively etching the projection formation copper layer 21 by means of etchant which does not attack the etching barrier layer 22, the etching barrier layer 22 is removed by etchant which does not attack the copper foil 23 forming a conductor circuit by using the projections 25 as masks, and a layer insulation film 27 is formed on the surface on the projection formation side of the copper foil 23 as an interlayer connection means where the projections 25 are connected to a conductor circuit.



JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1]A projection which comprises metal on a metal layer used as a conductor circuit via an etching barrier layer which comprises metal with this another metal layer, A wiring circuit board having accomplished an interlayer connection means of a metal layer which a layer insulation layer is formed in a near field in which it was selectively formed in and the above-mentioned projection of the above-mentioned conductor circuit was formed, and the above-mentioned projection penetrates the above-mentioned insulating layer, and serves as the above-mentioned conductor circuit, and others.

[Claim 2]The wiring circuit board according to claim 1, wherein the surface of the above-mentioned projection is coated with conductive paste material as a finishing agent. [Claim 3]A manufacturing method of a wiring circuit board characterized by comprising the following.

A process of preparing what formed an etching barrier layer which comprises metal different from it on a metal layer for projection formation, and formed a metal layer used as a conductor circuit on this etching barrier layer.

A process of forming a projection by etching selectively a metal layer for the above-mentioned projection formation with an etching reagent which does not invade the above-mentioned etching barrier layer.

A process removed with an etching reagent which does not invade a metal layer which uses the above-mentioned projection as a mask only for the above-mentioned etching barrier layer, and accomplishes the above-mentioned conductor circuit.

A process of forming an insulating layer for layer insulation in a field by the side of the above-mentioned projection formation of a metal layer which accomplishes the above-mentioned conductor circuit, and making this projection into an interlayer connection means connected to the above-mentioned conductor circuit.

[Claim 4]A manufacturing method of a wiring circuit board characterized by comprising the following.

A process of preparing what formed an etching barrier layer which comprises metal different from it on a metal layer for projection formation, and formed a metal layer used as a conductor circuit on this etching barrier layer.

A process of forming a projection by etching selectively a metal layer for the above-mentioned projection formation with an etching reagent which does not invade the above-mentioned etching barrier layer.

A process of forming an insulating layer for layer insulation in a field by the side of the above-mentioned projection formation of a metal layer which accomplishes the above-mentioned conductor circuit, and making this projection into an interlayer connection means connected to the above-mentioned conductor circuit.

A process of forming a conductor circuit by removing a metal layer on the above-mentioned etching barrier layer used as the above-mentioned conductor circuit by selective etching which uses an etching mask layer as a mask with this etching barrier layer.

[Claim 5]When etching selectively a metal layer for the above-mentioned projection formation and forming the above-mentioned projection, A manufacturing method of the wiring circuit board according to claim 3 or 4 making a metal layer which used a metal layer as an etching mask and was used as the above-mentioned etching mask after formation of the above-mentioned projection remain, and changing the projection surface into a wrap state extensively by the metal layer.

[Claim 6]To a near field in which the above-mentioned projection and the above-mentioned interlayer insulation film of the wiring circuit board according to claim 1 were formed. Laminate a metallic foil for conductor circuit formation which forms a conductor circuit other than the above-mentioned conductor circuit, and it unifies by carrying out application-of-pressure heating, Then, a manufacturing method of a wiring circuit board forming a conductor circuit in both sides by etching selectively a metal layer for the above-mentioned conductor circuit formation, and a metallic foil for conductor circuit formation.

[Claim 7]The 1st wiring circuit board manufactured by a manufacturing method of a wiring circuit board of claim 6, A projection which comprises metal on a metal layer for conductor circuit formation via an etching barrier layer which comprises metal different from this metal layer, A layer insulation layer is formed in a near field in which it was selectively formed in and the above-mentioned projection of the above-mentioned conductor circuit was formed, The 2nd two wiring circuit board that has constituted an interlayer connection means of a metal layer which the above-mentioned projection penetrates the above-mentioned insulating layer, and serves as the above-mentioned conductor circuit, and others is prepared, To both sides of the 1st wiring circuit board of the above, the 2nd two above-mentioned wiring circuit board, Laminate in piles to sandwich shape and it unifies by carrying out application-of-pressure heating so that a near field in which a projection of this wiring circuit board and an interlayer insulation film were formed may turn to the inside, A manufacturing method of a wiring circuit board forming a conductor circuit in both sides by etching selectively two metal layers for conductor circuit formation located in both sides of what unified [above-mentioned].

[Claim 8] Further or two wiring circuit boards which formed an interlayer insulation film in a side which forms in one principal surface of a multilayer conductor circuit a projection which consisted of a metal layer for conductor formation via an insulating layer with an opening, and was electrically connected with the above-mentioned conductor circuit through the above-mentioned opening, and by which this projection of the above-mentioned insulating layer was formed in it, A wiring circuit board which having carried out lamination application of pressure and unifying via a wiring circuit board directly [so that a side in which a projection and an interlayer insulation film were formed may turn to the inside].

[Claim 9] much more — or two wiring circuit boards which formed an interlayer insulation film in a side which forms in one principal surface of a multilayer conductor circuit a projection which consisted of a metal layer for conductor circuit formation via an insulating layer with an opening, and was electrically connected with the above—mentioned conductor circuit through the above—mentioned opening, and by which this projection of the above—mentioned insulating layer was formed in it, [prepare and] A manufacturing method of a wiring circuit board, wherein it carries out lamination application of pressure via another direct or wiring circuit board as a side in which the above—mentioned projection and an interlayer insulation film were formed in the two above—mentioned wiring circuit boards turns to the inside, and it unifies [Claim 10]A wiring circuit board characterized by coming to carry an LSI chip or a package to both sides of a wiring circuit board indicated to claim 8.

[Claim 11]An up-and-down conductor indirect continued use projection which comprises the same metal as this metal layer on a metal layer which accomplishes a conductor circuit, A wiring circuit board having accomplished an interlayer connection means of a metal layer which a layer insulation layer is formed in a near field in which it was selectively formed in and the above-mentioned projection of the above-mentioned conductor circuit was formed, and the above-mentioned up-and-down conductor indirect continued use projection penetrates the above-mentioned insulating layer, and serves as the above-mentioned conductor circuit, and others.

[Claim 12]An up-and-down conductor indirect continued use projection which comprises the same metal as this metal layer on a metal layer which accomplishes the 1st conductor circuit, It is formed in a near field in which it was selectively formed in and the above-mentioned projection of the above-mentioned conductor circuit was formed after a layer insulation layer has penetrated to this projection, A wiring circuit board, wherein the 2nd conductor circuit that consists of metal layers was formed in the surface of the above-mentioned projection and the above-mentioned layer insulation layer and the 2nd conductor circuit is electrically connected with the above 1st via the above-mentioned projection.

[Claim 13] The wiring circuit board according to claim 12 characterized by coming to form a hole of a path smaller than a path in a crowning of the above-mentioned up-and-down conductor indirect continued use projection of a metal layer which accomplishes the 2nd conductor circuit of the above, and this projection into a corresponding portion.

[Claim 14]The wiring circuit board according to claim 11, 12, or 13, wherein the above-mentioned projection is formed in the shape of a spear.

[Claim 15]The wiring circuit board according to claim 11, 12, or 13, wherein the above-mentioned projection is formed in the shape of a conical volcano.

[Claim 16]The wiring circuit board according to claim 11, 12, or 13, wherein the above-mentioned projection is formed in the shape of a hard drum.

[Claim 17] The wiring circuit board according to claim 11, 12, 13, 14, 15, or 16 roughening or grain plating the surface of the above-mentioned projection.

[Claim 18] The wiring circuit board according to claim 11, 12, 13, 14, 15, 16, or 17 characterized by a projection consisting of copper and coming to carry out the electrolytic chromate treatment of the surface.

[Claim 19]A manufacturing method of a wiring circuit board characterized by comprising the following.

A process of preparing a metal plate for forming a metal layer and a projection which accomplish a conductor circuit, and forming a mask layer in the surface of one of these selectively. A process of forming a metal layer which serves as a conductor circuit by carrying out half etching of the above-mentioned metal plate by using the above-mentioned mask layer as a mask, and a projection selectively formed in the surface of above-mentioned one of these at one.

A process of laminating a metal layer via a layer insulation layer on the near surface in which the above-mentioned projection of a metal layer used as the above-mentioned conductor circuit was formed.

A process of forming a wiring film by patterning selectively [, at the time of different] simultaneous a metal layer of the surface of both above-mentioned insulating layers.

[Claim 20]A manufacturing method of the wiring circuit board according to claim 12 or 13 making an anisotropic conductive layer intervene between the above-mentioned up-and-down conductor indirect continued use projection and the above-mentioned metal layer connected to it.

[Claim 21]A manufacturing method of the wiring circuit board according to claim 19 having a process which makes an anisotropic conducting film intervene between the above-mentioned projection and this metal layer before laminating a metal layer.

[Claim 22]A conductor indirectness continued use projection which consists of much metal on the surface of a metal layer is arranged on each intersection of a lattice which set a fixed interval and was arranged, A wiring circuit board which forms a metal layer in the surface which provides on the surface in which the above-mentioned conductor indirect continued use projection of the above-mentioned metal layer was formed where a layer insulation layer is penetrated to this conductor indirect continued use projection, and includes the above-mentioned up-and-down conductor indirect continued use projection of the above-mentioned layer insulation layer, and is characterized by things.

[Claim 23] Arrange a conductor indirectness continued use projection which consists of much metal on the surface of a metal layer, and a layer insulation layer is provided in the state where

it penetrated to this projection, on the surface in which the above-mentioned conductor indirect continued use projection of the above-mentioned metal layer was formed, It is a wiring circuit board which forms a metal layer other than the above-mentioned metal layer in the surface including the above-mentioned conductor indirect continued use projection of the above-mentioned layer insulation layer, A wiring circuit board which arranges so that each up-and-down conductor indirect continued use projection may receive uniform welding pressure, when each above-mentioned up-and-down conductor indirect continued use projection is pressurized from above-mentioned substrate both sides, and is characterized by things.

[Claim 24]Arrange a conductor indirectness continued use projection which consists of much metal on the surface of a metal layer, and a layer insulation layer is provided in the state where it penetrated to this projection, on the surface in which the above-mentioned conductor indirect continued use projection of the above-mentioned metal layer was formed, It is a wiring circuit board which forms a metal layer other than the above-mentioned metal layer in the surface including the above-mentioned conductor indirect continued use projection of the above-mentioned layer insulation layer, A wiring circuit board which arranges a straw-man projection whose back is smaller than an up-and-down conductor indirect continued use projection around a high density field where between the circumference of the above-mentioned up-and-down conductor indirect continued use projection or an up-and-down conductor crowded, and is characterized by things.

[Claim 25]Arrange a conductor indirectness continued use projection which consists of much metal on the surface of a metal layer, and a layer insulation layer is provided in the state where it penetrated to this projection, on the surface in which the above-mentioned conductor indirect continued use projection of the above-mentioned metal layer was formed, A wiring circuit board which is a wiring circuit board which forms a metal layer other than the above-mentioned metal layer in the surface including the above-mentioned conductor indirect continued use projection of the above-mentioned layer insulation layer, and is characterized by making it an up-and-down conductor indirect continued use projection have two or more kinds of different heights held [Claim 26] Arrange a conductor indirectness continued use projection which consists of much metal on the surface of a metal layer, and a layer insulation layer is provided in the state where it penetrated to this projection, on the surface in which the above-mentioned conductor indirect continued use projection of the above-mentioned metal layer was formed, A wiring circuit board which is a wiring circuit board which forms a metal layer other than the above-mentioned metal layer in the surface including the above-mentioned conductor indirect continued use projection of the above-mentioned layer insulation layer, and is characterized by making it an up-and-down conductor indirect continued use projection have two or more kinds of different diameters held [Claim 27] Arrange a conductor indirectness continued use projection which consists of much metal on the surface of a metal layer, and a layer insulation layer is provided in the state where it penetrated to this projection, on the surface in which the above-mentioned conductor indirect continued use projection of the above-mentioned metal layer was formed, A wiring circuit board which is a wiring circuit board which forms a metal layer other than the above-mentioned metal layer in the surface including the above-mentioned conductor indirect continued use projection of the above-mentioned layer insulation layer, and is characterized by having the spacer formed in the same height with the same material as an up-and-down conductor indirect continued use projection [Claim 28] Arrange a conductor indirectness continued use projection which consists of much metal on the surface of a metal layer, and a layer insulation layer is provided in the state where it penetrated to this projection, on the surface in which the above-mentioned conductor indirect continued use projection of the above-mentioned metal layer was formed, A metal layer other than the above-mentioned metal layer is formed in the surface including the above-mentioned conductor indirect continued use projection of the above-mentioned layer insulation layer, A manufacturing method of a wiring circuit board which is a manufacturing method of a wiring circuit board which has the spacer formed in the same height with the same material as an up-and-down conductor indirect continued use projection, and is characterized by forming a spacer at the same process as the above-mentioned up-and-down conductor indirect continued use projection.

[Claim 29] Arrange a conductor indirectness continued use projection which consists of much metal on the surface of a metal layer, and a layer insulation layer is provided in the state where it penetrated to this projection, on the surface in which the above-mentioned conductor indirect continued use projection of the above-mentioned metal layer was formed, A wiring circuit board having the recognition mark formed in the same height with the same material as the abovementioned up-and-down conductor indirect continued use projection which forms a metal layer other than the above-mentioned metal layer in the surface including the above-mentioned conductor indirect continued use projection of the above-mentioned layer insulation layer. [Claim 30] Arrange a conductor indirectness continued use projection which consists of much metal on the surface of a metal layer, and a layer insulation layer is provided in the state where it penetrated to this projection, on the surface in which the above-mentioned conductor indirect continued use projection of the above-mentioned metal layer was formed, A metal layer other than the above-mentioned metal layer is formed in the surface including the above-mentioned conductor indirect continued use projection of the above-mentioned layer insulation layer, A manufacturing method of a wiring circuit board which is a manufacturing method of a wiring circuit board which has the recognition mark formed in the same height with the same material as the above-mentioned up-and-down conductor indirect continued use projection, and is characterized by forming a recognition mark at the same process as the above-mentioned upand-down conductor indirect continued use projection.

[Claim 31] The circuit board used as a core by which a wiring circuit which consists of metal layers was formed in up-and-down both the surfaces of a base which consists of insulating resin, and a through hole which electrically connects between wiring of both the above-mentioned surfaces was formed in insulating resin which accomplishes the above-mentioned base.

An up-and-down conductor indirect continued use projection which became both the surfaces of the above-mentioned circuit board from a metal layer, and was selectively formed in them, respectively.

It is the wiring circuit board provided with the above, and the above-mentioned up-and-down conductor indirect continued use projection and the above-mentioned wiring circuit were connected via conductive paste or a precious-metals layer.

[Claim 32] The circuit board used as a core by which a wiring circuit which consists of metal layers was formed in up-and-down both the surfaces of a base which consists of insulating resin, and a through hole which electrically connects between wiring of both the above-mentioned surfaces was formed in insulating resin which accomplishes the above-mentioned base.

An up-and-down conductor indirect continued use projection which became both the surfaces of this circuit board from a metal layer, and was selectively formed in them, respectively. Conductive paste or a precious-metals layer is formed in the surface of a metal layer which accomplishes a wiring circuit of the circuit board which is a manufacturing method of a wiring circuit board provided with the above, and serves as the above-mentioned core, and the circuit board which serves as this core beforehand before laminating another circuit board on both the surface.

[Claim 33]An up-and-down conductor indirect continued use projection which comprises the same metal as this metal layer on a metal layer which accomplishes a conductor circuit, It is formed in a near field in which it was selectively formed in and the above-mentioned up-and-down conductor indirect continued use projection of the above-mentioned conductor circuit was formed after a layer insulation layer has penetrated by this up-and-down conductor indirect continued use projection, On the above-mentioned layer insulation layer, on the 1 surface of a metal layer which accomplishes a conductor circuit other than the above-mentioned conductor circuit, corresponding to the above-mentioned up-and-down conductor indirect continued use projection Solder, A wiring circuit board, wherein in the above-mentioned up-and-down conductor indirect continued use projection it laminates and the 1 above-mentioned surface of

that in which conductive paste or a noble metal film was formed becomes so that may be connected to the solder, conductive paste, or a noble metal film.

[Claim 34] The wiring circuit board according to claim 33 having a large hole into the above—mentioned up—and—down conductor indirect continued use projection and correspondence of a metal membrane which accomplishes a conductor circuit according to above, and a corresponding portion.

[Claim 35]An up-and-down conductor indirect continued use projection which comprises the same metal as this metal layer on a metal layer which accomplishes a conductor circuit, It is formed in a near field in which it was selectively formed in and the above-mentioned up-and-down conductor indirect continued use projection of the above-mentioned conductor circuit was formed after a layer insulation layer has penetrated by this up-and-down conductor indirect continued use projection, On the above-mentioned layer insulation layer, on the 1 surface of a metal layer which accomplishes a conductor circuit other than the above-mentioned conductor circuit, corresponding to the above-mentioned up-and-down conductor indirect continued use projection Solder, A wiring circuit board, wherein in the above-mentioned up-and-down conductor indirect continued use projection it laminates and the 1 above-mentioned surface of that in which conductive paste or a noble metal film was formed becomes so that may be connected to the solder, conductive paste, or a noble metal film.

[Claim 36]On a metal layer which accomplishes a conductor circuit, an up-and-down conductor indirect continued use projection which comprises the same metal as this metal layer is formed selectively, It is formed in a near field in which the above-mentioned up-and-down conductor indirect continued use projection of the above-mentioned conductor circuit was formed after a layer insulation layer has penetrated by this up-and-down conductor indirect continued use projection, On the above-mentioned layer insulation layer, on the 1 surface of a metal layer which accomplishes a conductor circuit other than the above-mentioned conductor circuit, corresponding to the above-mentioned up-and-down conductor indirect continued use projection Solder, In a manufacturing method of a wiring circuit board with which in the abovementioned up-and-down conductor indirect continued use projection it laminates and the 1 above-mentioned surface of what conductive paste or a noble metal film formed becomes so that may be connected to the solder, conductive paste, or a noble metal film, Via a layer insulation layer to the up-and-down conductor indirect continued use projection formation side of what an up-and-down conductor indirect continued use projection which comprises the metal with this same metal layer formed selectively on a metal layer used as a conductor circuit, By applying and pressurizing the this solder, conductive paste, or noble metal film formation side, although solder, conductive paste, or a noble metal film was printed corresponding to the abovementioned up-and-down conductor indirect continued use projection on a metal layer used as a conductor circuit other than the above-mentioned conductor circuit, Solder which each abovementioned up-and-down conductor indirect continued use projection breaks through the abovementioned layer insulation layer, and corresponds, A manufacturing method of a wiring circuit board forming and laminating the state where it was connected to conductive paste or a noble

[Claim 37]A wiring circuit board using an anisotropic conducting film for what formed an up-and-down conductor indirect continued use projection in a metal layer as the above-mentioned interlayer insulation film in a metal layer which accomplishes a conductor circuit via an interlayer insulation film, or serves as a conductor circuit, or a wiring circuit board which laminated the circuit board.

JPO and iNPIT are not responsible for any damages caused by the use of this translation.

- 1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[Field of the Invention] This invention relates, for example to the wiring circuit board for electron device mounting of IC, LSI, etc. especially the wiring circuit board which can realize high density assembly, and its manufacturing method.
[0002]

[Description of the Prior Art] Drawing 23 (A) – (F) and drawing 24 (G) – (I) are for explaining one conventional example about the wiring circuit board for high density assembly, and are a sectional view showing the manufacturing method of a wiring circuit board at process order (A) – (I).

[0003](A) the insulation base 1 which consists of an insulation sheet about 25–100 micrometers thick is prepared first, and it is shown in <u>drawing 23 (A)</u> — as — the hole 2 for interlayer connections to this insulation sheet 1 — punching and a drill — or form with laser processing. (B) Next, as shown in <u>drawing 23 (B)</u>, fill up the above—mentioned hole 2 with print processes with the conductive paste (for example, let silver or copper be a charge of a principal member.) 3. Thereby, the insulation base 1 becomes the holes 2 and 2 and the sheet A of the semi hardened state with which ... was filled up with the conductive paste 3.

[0004]As shown in (C), (D), next drawing 23 (C), the metallic foils 4 and 4 which consist of copper are made to face both sides of the above-mentioned sheet A, and as shown in drawing 23 (D), the metallic foils 4 and 4 are laminated by application-of-pressure hot press. The metallic foils 4 and 4 are formed in both sides by this, the insulation sheet 1 exists between them, and the holes 2 and 2 and the layered product to which between the metallic foils 4.4 of above-mentioned both sides was electrically connected by the conductive paste 3 and 3 and ... in ... are constituted.

- (E) Next, form the resist films 5 and 5 which have the same pattern as the conductor circuit which should be formed on the above-mentioned metallic foil 4 and 4. Drawing 23 (E) shows the state after the resist film 5 and 5 formation.
- [0005](F) Next, by etching the above-mentioned metallic foils 4 and 4 by using the above-mentioned resist films 5 and 5 as a mask, as shown in <u>drawing 23</u> (F), form the conductor circuits 6 and 6. It is separated into both sides by the insulation sheet 1 between layers by this, and the layered product B in which the conductor circuits 6 and 6 by which the interlayer connection was carried out with the conductive paste 3 in the hole 2 were formed is constituted.
- (G) Next, as shown in drawing 24 (G), it has the holes 2 and 2 and ... to both sides of the above-mentioned layered product B, and the holes 2 and 2 and ... pile up the conductive paste 3 and 3, and the insulation sheets 1a and 1a and the metallic foils 4a and 4a which were filled up with ..., and laminate these with a pressurizing press after that. The layered product formed by this lamination is set to C.

[0006](H) Next, as shown in <u>drawing 24 (H)</u>, form the resist films 5 and 5 selectively on the metallic foil 4a of both sides of the layered product C, and 4a.

(I) Next, pattern by etching the metallic foils 4a and 4a selectively by using the above-mentioned

resist films 5 and 5 as a mask, and as shown in <u>drawing 24 (I)</u>, form the wiring films 6a and 6a. Thereby, the wiring circuit board 7 which has the conductor circuits 6, 6, 6a, and 6a of four layers is formed.

[0007] Drawing 25 (A) - (G) is for explaining another conventional example about the wiring circuit board for high density assembly, and is a sectional view showing the manufacturing method of a wiring circuit board at process order (A) - (G).

(A) For example, prepare the metallic foil (thickness, for example, 18 micrometers) 10 which consists of copper, as shown in drawing 25 (A), on this metallic foil 10, form conductive paste, such as copper or silver, by printing via the metal version, and carry out heat cure of the conductive projections 11 and 11 and ... The thickness which is the projections 11 and 11 and ... is about 100-300 micrometers.

[0008](B) Next, as shown in drawing 25 (B), paste up the insulating adhesion sheet 12 on the field in which the projections 11 and 11 of the above-mentioned metallic foil 10 and ... were formed. It is made for the crowning of the above-mentioned projections 11 and 11 and ... to project from the surface of the adhesion sheet 12 from using the account projections 11 and 11 and what is thinner than the thickness of ... suitably as this adhesion sheet 12. The projections 11 and 11 and ... are formed in this metallic foil 10, and the layered product A which pasted up the adhesion sheet 12 so that the crowning of the projections 11 and 11 and ... might project from it is done.

[0009]as shown in (C), (D), next <u>drawing 25</u> (C), the adhesion sheet 12 surface upper part of the above-mentioned adhesion sheet 10 is made to face the above-mentioned metallic foil 10 and the same metallic foil 13, and they are shown in <u>drawing 24</u> (D) by a heat pressurizing press method — as — the metallic foil 13 — the adhesion sheet 12 and the projections 11 and 11, and ... it laminates upwards. B is the layered product made by that cause.

(E) Next, for example, it patterned on the metallic foil 10 and 13 of both sides of the above-mentioned layered product B, form a resist film and form the conductor circuits 14 and 15 by etching the above-mentioned metallic foils 10 and 13 by using this resist film as a mask. <u>Drawing 25 (E)</u> shows the state where the resist film used as a mask after conductor circuit formation was removed.

[0010](F) Next, prepare the layered product A shown in above-mentioned drawing 25 (B), and the two layered products a built by the same method, and make both sides of the above-mentioned layered product B face the two layered products a and a, as shown in drawing 25 (F). (G) Next, it pressurizes by the heat pressurizing press method mentioned above from the both-sides side on both sides of the above-mentioned layered product B to sandwich shape by the layered products a and a, and laminates, and the wiring circuit board 16 as shown in drawing 25 (G) is done.

[0011]

[Problem(s) to be Solved by the Invention]By the way, since the hole 2 of the insulation sheet 1 was filled up with the conductive paste 3 which makes expensive metal, such as silver, the charge of a principal member and it used [1st] for the interlayer connection, the problem that it was connected with a cost hike was among the conventional examples shown in drawing 23 and drawing 24. Since the allocation density of the hole 2 increases in connection with densification especially, the cost hike which cannot be disregarded arises. When the hole 2 was filled up [2nd] with the conductive paste 3, the conductive material adhered also to portions other than hole 2 with the minute amount, and there was a problem that insulation resistance fell to the bottom especially of highly humid.

[0012]When carrying out application—of—pressure lamination after forming [3rd] the holes 2 and 2 and ... in the insulation sheet 1, there was a problem that the distraction of the sheet 1 was carried out to a transverse direction by the added pressure, the holes 2 and 2 and a position gap of ... arose, and the case where amendment cannot be amended in a high—density pattern even if a line carries out hole dawn arose. A position gap of this hole 2 poses a serious problem which becomes the cause that an interlayer connection is poor and cannot be overlooked, especially, in the case of the wiring circuit board of high density assembly, becomes fatal. There was a problem that the reliability of junction to the metallic foils 4 and 4 and the conductive paste 3

which consist [4th] of copper etc. was insufficient. That is, a part for a solvent is removed so that the conductive paste 3 which buried the hole 2 may become semi-hardening-like, but conductive paste after semi-hardening is contracted by removal for a solvent, etc., volume becomes small, and up-and-down both sides of the conductive paste 3 become a concave in many cases. As a result, it was easy to produce defecting joining among the metallic foils 4 and 4, and there was a problem said that the yield and reliability become low.

[0013]Next, there was a problem also in the conventional example shown in drawing 25. Since the 1st projection 11 was formed with the conductive paste which is an expensive material, there was a problem of becoming a cost hike. As a result of using screen printing, it is [2nd] necessary [it] for formation by the conductive paste of the projection 11 for thickening conductive paste to have a limit and to repeat screen—stencil two or more times to formation of the projection 11 as a result in many cases. And if printing frequency increases such, will become easy to produce modification of the shape of the projection 11 by position gap, As a result, there is a problem said that the next reliability of connection with the metallic foil 4 becomes low, alignment work when screen—stenciling is dramatically difficult, it is troublesome, and skill is required, or the problem that alignment time becomes long arises. Such a tendency is so remarkable that the path of the projection 11 becomes small. Incidentally, when it is a projection 0.3 mm in diameter, printing is required and, in a projection 0.2 mm in diameter, it is necessary to print 4 times twice. This is quite troublesome, also became an obstacle of the productivity drive, and has left the technical problem to the correspondence to the wiring density circuit board.

[0014] The height of the projections 11 and 11 and ... had [3rd] a problem referred to as being easy to produce dispersion. Namely, since it is difficult for screen-stencil to make thickness of the film formed uniform, In the height of the projections 11 and 11 naturally formed by screenstencil, and ..., it was easy to produce dispersion, as a result, a possibility that connection between the metallic foil 13, and the projections 11 and 11 and ... might become poor arose with dispersion in the thickness, and there was a problem that the yield and reliability became low. The metallic foil 10 which serves as [4th] a base of a wiring circuit board in a manufacturing process is as thin as 18 micrometers, in the case of the above-mentioned screen-stencil, sufficient cautions are required so that wrinkles, modification, bending, etc. may not arise in the metallic foil 13 side, and it has a possibility of causing the yield lowering by slight mistake. This poses a problem which causes a cost hike with a natural thing and cannot be overlooked. But if the metallic foil 10 tends to be thickened and it is going to strengthen rigidity of a base, the problem that fine pattern-ization of a conductor circuit will be barred will be faced. [0015]As a problem common to each above-mentioned conventional example, densification, i.e., a minute interlayer connection, has a limit, and For the difficulty of the minuteness making of an aperture and the restoration of conductive paste to one conventional example, The more it became a minute diameter by vamp printing, printing becomes difficult and, the more the diameter of 200 micrometers or less could not be made from another conventional example in practice. The bonding strength between conductive paste and copper foil was low, and when it was going to use it as putt one beer, beer-like pad strength was not enough and needed to take area more than needed.

[0016]Succeed in this invention that such a problem should be solved, and it turns at it in a manufacturing process, A crease, modification, etc. are kept from arising, and by improving the stability of the size in a manufacturing process, the certainty of connection between up-and-down conductor circuits is improved, and it aims at planning cost reduction of the connecting means between up-and-down conductor circuits.

[Means for Solving the Problem]A wiring circuit board of claim 1 on a conductor circuit and a becoming metal layer for conductor circuit formation, A projection which comprises metal via an etching barrier layer which comprises metal different from this metal layer, An interlayer connection means of a metal layer which a layer insulation layer is formed in a near field in which it was selectively formed in and the above-mentioned projection of the above-mentioned conductor circuit was formed, and the above-mentioned projection penetrates the above-

mentioned insulating layer, and serves as the above-mentioned conductor circuit, and others is accomplished.

[0018]As for a wiring circuit board of claim 2, in the wiring circuit board according to claim 1, the surface of the above-mentioned projection was coated with conductive paste material as a finishing agent.

[0019]A manufacturing method of a wiring circuit board of claim 3 is provided with the following. A process of preparing what formed an etching barrier layer which comprises metal different from it on a metal layer for projection formation, and formed a metal layer used as a conductor circuit on this etching barrier layer.

A process of forming a projection by etching selectively a metal layer for the above-mentioned projection formation with an etching reagent which does not invade the above-mentioned etching barrier layer.

A process of forming an insulating layer for layer insulation in a field by the side of the above-mentioned projection formation of a process removed with an etching reagent which does not invade a metal layer which uses the above-mentioned projection as a mask only for the above-mentioned etching barrier layer, and accomplishes the above-mentioned conductor circuit, and a metal layer which accomplishes the above-mentioned conductor circuit, and making this projection into an interlayer connection means connected to the above-mentioned conductor circuit.

[0020]A manufacturing method of a wiring circuit board of claim 4 forms an etching barrier layer which comprises metal different from it on a metal layer for projection formation, A thing in which a metal layer used as a conductor circuit was formed on this etching barrier layer is prepared, A projection is formed by etching selectively a metal layer for the above-mentioned projection formation with an etching reagent which does not invade the above-mentioned etching barrier layer, an insulating layer for layer insulation being formed in a field by the side of the above-mentioned projection formation of a metal layer which accomplishes the above-mentioned conductor circuit, and this projection being made into an interlayer connection means connected to the above-mentioned conductor circuit, and, A conductor circuit is formed by removing a metal layer on the above-mentioned etching barrier layer used as the above-mentioned conductor circuit by selective etching which uses an etching mask layer as a mask with this etching barrier layer.

[0021]In a manufacturing method of the wiring circuit board according to claim 3 or 4 a manufacturing method of a wiring circuit board of claim 5, When etching selectively a layer which consists of the above-mentioned base metal and forming the above-mentioned projection, A metal layer which used a metal layer formed by a solder plate, silver plating, gold plate, or palladium plating as an etching mask, and was used as the above-mentioned etching mask after formation of the above-mentioned projection is made to remain, and the projection surface is extensively changed into a wrap state by the metal layer.

[0022]A manufacturing method of a wiring circuit board of claim 6 to a near field in which the above-mentioned projection and the above-mentioned interlayer insulation film of a wiring circuit board of claim 1 were formed. It unifies by laminating and pressurizing a metallic foil different from the above-mentioned conductor circuit for conductor circuit formation, and a conductor circuit is formed in both sides by etching selectively a metal layer and a metallic foil for conductor circuit formation after that.

[0023]A manufacturing method of a wiring circuit board of claim 7 to both sides of a wiring circuit board manufactured by a manufacturing method of a wiring circuit board of claim 6. It unifies by laminating to sandwich shape in piles and pressurizing it so that a side in which a projection of this wiring circuit board and an interlayer insulation film were formed in a wiring circuit board of claim 1 may turn to the inside, A conductor circuit is formed in both sides by etching selectively two metal layers located in both sides of what carried out in the unification. [0024]A manufacturing method of a wiring circuit board of claim 8, and a wiring circuit board of claim 9, much more — or it becoming one principal surface of a multilayer conductor circuit from a base metal, and via an insulating layer with an opening, Two wiring circuit boards which formed

an interlayer insulation film in a side which has the projection electrically connected with the above-mentioned conductor circuit through the above-mentioned opening, and in which this projection of the above-mentioned insulating layer was formed, It unifies or unifies by laminating and pressurizing via a wiring circuit board directly [so that a side in which a projection and an interlayer insulation film were formed may turn to the inside].

[0025]A wiring circuit board of claim 10 carries an LSI chip or a package in both sides of a wiring circuit board of claim 7.

[0026]An up-and-down conductor indirect continued use projection which comprises the same metal as this metal layer on a metal layer which accomplishes a conductor circuit a wiring circuit board of claim 11, An interlayer connection means of a metal layer which a layer insulation layer is formed in a near field in which it was selectively formed in and the above-mentioned projection of the above-mentioned conductor circuit was formed, and the above-mentioned up-and-down conductor indirect continued use projection penetrates the above-mentioned insulating layer, and serves as the above-mentioned conductor circuit, and others is accomplished.

[0027]A projection which comprises the same metal as this metal layer on a metal layer which accomplishes the 1st conductor circuit a wiring circuit board of claim 12, It is formed in a near field in which it was selectively formed in and the above-mentioned projection of the above-mentioned conductor circuit was formed after a layer insulation layer has penetrated to this projection, The 2nd conductor circuit that consists of metal layers was formed in the surface of the above-mentioned projection and the above-mentioned layer insulation layer, and the 2nd conductor circuit was electrically connected with the above 1st via the above-mentioned projection.

[0028]It comes to form a hole of a path whose wiring circuit board of claim 13 is smaller than a path in a crowning of the above-mentioned up-and-down conductor indirect continued use projection of a metal layer which accomplishes the 2nd conductor circuit of the above in a wiring circuit board of claim 12, and this projection into a corresponding portion.

[0029] As for a wiring circuit board of claim 14, in the wiring circuit board according to claim 11, 12, or 13, the above-mentioned projection was formed in the shape of a spear.

[0030]As for a wiring circuit board of claim 15, in the wiring circuit board according to claim 11, 12, or 13, the above-mentioned projection was formed in the shape of a conical volcano (the shape of Mt. Fuji).

[0031]As for a wiring circuit board of claim 16, in the wiring circuit board according to claim 11, 12, or 13, the above-mentioned projection was formed in the shape of a hard drum.

[0032]A wiring circuit board of claim 17 roughened or plated [grain] the surface of the above—mentioned projection in the wiring circuit board according to claim 11, 12, 13, 14, 15, or 16. [0033]In the wiring circuit board according to claim 11, 12, 13, 14, 15, 16, or 17, a projection consists of copper and it comes to carry out the electrolytic chromate treatment of the surface as for a wiring circuit board of claim 18.

[0034] A wiring circuit board of claim 19 is provided with the following.

A process of preparing a metal plate for forming a metal layer and a projection which accomplish a conductor circuit, and forming a mask layer in the surface of one of these selectively.

A process of forming a metal layer which serves as a conductor circuit by carrying out half etching of the above-mentioned metal plate by using this mask layer as a mask, and a projection selectively formed in the surface of above-mentioned one of these at one.

A process formed so that a layer insulation layer may be penetrated by this projection on the near surface in which the above-mentioned projection of a metal layer used as the above-mentioned conductor circuit was formed, A process of forming a metal layer in the above-mentioned insulating layer and the surface of a projection, and a process of forming a wiring film by patterning selectively [, at the time of different] simultaneous a metal layer of the surface of both above-mentioned insulating layers.

[0035]A wiring circuit board of claim 20 made an anisotropic conducting film intervene in the wiring circuit board according to claim 12 between the above-mentioned up-and-down

conductor indirect continued use projection and the above-mentioned metal layer. [0036]In a manufacturing method of the wiring circuit board according to claim 19, a manufacturing method of a wiring circuit board of claim 21 has a process which makes an anisotropic conducting film intervene between the above-mentioned projection and this metal layer, before laminating a metal layer.

[0037]A wiring circuit board of claim 22 arranges a conductor indirectness continued use projection which consists of much metal on the surface of a metal layer on each intersection of a lattice which set a fixed interval and was arranged, On the surface in which the above—mentioned conductor indirect continued use projection of the above—mentioned metal layer was formed, where a layer insulation layer is penetrated to this conductor indirect continued use projection, it provides, and a metal layer is formed in the surface including the above—mentioned up—and—down conductor indirect continued use projection of the above—mentioned layer insulation layer.

[0038]A wiring circuit board of claim 23 arranges a conductor indirectness continued use projection which consists of much metal on the surface of a metal layer, A layer insulation layer is provided in the state where it penetrated to this projection, on the surface in which the above-mentioned conductor indirect continued use projection of the above-mentioned metal layer was formed, It arranges so that each up-and-down conductor indirect continued use projection may receive uniform welding pressure, when it is a wiring circuit board which forms a metal layer other than the above-mentioned metal layer in the surface including the above-mentioned conductor indirect continued use projection of the above-mentioned layer insulation layer and each above-mentioned up-and-down conductor indirect continued use projection is pressurized from above-mentioned substrate both sides.

[0039]A wiring circuit board of claim 24 arranges a conductor indirectness continued use projection which consists of much metal on the surface of a metal layer, A layer insulation layer is provided in the state where it penetrated to this projection, on the surface in which the above-mentioned conductor indirect continued use projection of the above-mentioned metal layer was formed, It is a wiring circuit board which forms a metal layer other than the above-mentioned metal layer in the surface including the above-mentioned conductor indirect continued use projection of the above-mentioned layer insulation layer, A straw-man projection whose back is smaller than an up-and-down conductor indirect continued use projection is arranged around a high density field where between the circumference of the above-mentioned up-and-down conductor indirect continued use projection or an up-and-down conductor conductor conductor conductor indirect continued use projection or an up-and-down conductor condu

[0040]A wiring circuit board of claim 25 arranges a conductor indirectness continued use projection which consists of much metal on the surface of a metal layer, A layer insulation layer is provided in the state where it penetrated to this projection, on the surface in which the above-mentioned conductor indirect continued use projection of the above-mentioned metal layer was formed, It is a wiring circuit board which forms a metal layer other than the above-mentioned metal layer in the surface including the above-mentioned conductor indirect continued use projection of the above-mentioned layer insulation layer, and is made for an up-and-down conductor indirect continued use projection to have two or more kinds of different height held.

[0041]A wiring circuit board of claim 26 arranges a conductor indirectness continued use projection which consists of much metal on the surface of a metal layer, A layer insulation layer is provided in the state where it penetrated to this projection, on the surface in which the above-mentioned conductor indirect continued use projection of the above-mentioned metal layer was formed, It is a wiring circuit board which forms a metal layer other than the above-mentioned metal layer in the surface including the above-mentioned conductor indirect continued use projection of the above-mentioned layer insulation layer, and is made for an up-and-down conductor indirect continued use projection to have two or more kinds of different diameters held.

[0042]A wiring circuit board of claim 27 arranges a conductor indirectness continued use projection which consists of much metal on the surface of a metal layer, A layer insulation layer

is provided in the state where it penetrated to this projection, on the surface in which the above-mentioned conductor indirect continued use projection of the above-mentioned metal layer was formed, It is a wiring circuit board which forms a metal layer other than the above-mentioned metal layer in the surface including the above-mentioned conductor indirect continued use projection of the above-mentioned layer insulation layer, and has the spacer formed in the same height with the same material as an up-and-down conductor indirect continued use projection.

[0043]A manufacturing method of a wiring circuit board of claim 28 arranges a conductor indirectness continued use projection which consists of much metal on the surface of a metal layer, A layer insulation layer is provided in the state where it penetrated to this projection, on the surface in which the above-mentioned conductor indirect continued use projection of the above-mentioned metal layer was formed, A metal layer other than the above-mentioned metal layer is formed in the surface including the above-mentioned conductor indirect continued use projection of the above-mentioned layer insulation layer, It is a manufacturing method of a wiring circuit board which has the spacer formed in the same height with the same material as an upand-down conductor indirect continued use projection, and a spacer is formed at the same process as the above-mentioned up-and-down conductor indirect continued use projection. [0044]A wiring circuit board of claim 29 arranges a conductor indirectness continued use projection which consists of much metal on the surface of a metal layer, A layer insulation layer is provided in the state where it penetrated to this projection, on the surface in which the above-mentioned conductor indirect continued use projection of the above-mentioned metal layer was formed, It has the recognition mark which formed a metal layer other than the abovementioned metal layer in the surface including the above-mentioned conductor indirect continued use projection of the above-mentioned layer insulation layer, and was formed in the same height with the same material as the above-mentioned up-and-down conductor indirect continued use projection.

[0045]A manufacturing method of a wiring circuit board of claim 30 arranges a conductor indirectness continued use projection which consists of much metal on the surface of a metal layer, A layer insulation layer is provided in the state where it penetrated to this projection, on the surface in which the above-mentioned conductor indirect continued use projection of the above-mentioned metal layer was formed, A metal layer other than the above-mentioned metal layer is formed in the surface including the above-mentioned conductor indirect continued use projection of the above-mentioned layer insulation layer, It is a manufacturing method of a wiring circuit board which has the recognition mark formed in the same height with the same material as the above-mentioned up-and-down conductor indirect continued use projection, and a recognition mark is formed at the same process as the above-mentioned up-and-down conductor indirect continued use projection.

[0046]A conductor circuit which consists of metal layers is formed in up-and-down both the surfaces of a base where a wiring circuit board of claim 31 consists of insulating resin, The circuit board used as a core formed in insulating resin in which a through hole which electrically connects between wiring of both the above-mentioned surfaces accomplishes the above-mentioned base, Another circuit board formed in a field by the side of projection formation of a wiring circuit which has the up-and-down conductor indirect continued use projection which became both the surfaces of the above-mentioned circuit board from a metal layer, and was selectively formed in them, respectively after an insulating layer had penetrated by this up-and-down conductor indirect continued use projection, A tip of the up-and-down conductor indirect continued use projection is the wiring circuit board laminated in the state where it is connected to a wiring circuit which consists of the above-mentioned metal layer, and the above-mentioned up-and-down conductor indirect continued use projection and the above-mentioned wiring circuit were connected via conductive paste or a precious-metals layer.

[0047]A wiring circuit which consists of metal layers is formed in up-and-down both the surfaces of a base where a manufacturing method of a wiring circuit board of claim 32 consists of insulating resin, The circuit board used as a core formed in insulating resin in which a through hole which electrically connects between wiring of both the above-mentioned surfaces

accomplishes the above-mentioned base, Another circuit board formed in a field by the side of projection formation of a wiring circuit which has the up-and-down conductor indirect continued use projection which became both the surfaces of this circuit board from a metal layer, and was selectively formed in them, respectively after an insulating layer had penetrated by this up-and-down conductor indirect continued use projection, The circuit board which is a manufacturing method of a wiring circuit board laminated where a tip of the up-and-down conductor indirect continued use projection is connected to a wiring circuit which consists of the above-mentioned metal layer via conductive paste or a precious-metals layer, and serves as the above-mentioned core, Before laminating another circuit board on both the surface, conductive paste or a precious-metals layer is formed in the surface of a metal layer which accomplishes a wiring circuit of the circuit board which serves as this core beforehand.

[0048]An up-and-down conductor indirect continued use projection which comprises the same metal as this metal layer on a metal layer which accomplishes a conductor circuit a wiring circuit board of claim 33, It is formed in a near field in which it was selectively formed in and the above-mentioned up-and-down conductor indirect continued use projection of the above-mentioned conductor circuit was formed after a layer insulation layer has penetrated by this up-and-down conductor indirect continued use projection, On the above-mentioned layer insulation layer, on the 1 surface of a metal layer which accomplishes a conductor circuit other than the above-mentioned conductor circuit, corresponding to the above-mentioned up-and-down conductor indirect continued use projection Solder, In the above-mentioned up-and-down conductor indirect continued use projection, it laminates and the 1 above-mentioned surface of that in which conductive paste or a noble metal film was formed becomes so that may be connected to the solder, conductive paste, or a noble metal film.

[0049]A wiring circuit board of claim 34 has a large hole in the wiring circuit board according to claim 33 into the above-mentioned up-and-down conductor indirect continued use projection and correspondence of a metal membrane which accomplishes a conductor circuit according to above, and a corresponding portion.

[0050]An up-and-down conductor indirect continued use projection which comprises the same metal as this metal layer on a metal layer which accomplishes a conductor circuit a wiring circuit board of claim 35, It is formed in a near field in which it was selectively formed in and the above-mentioned up-and-down conductor indirect continued use projection of the above-mentioned conductor circuit was formed after a layer insulation layer has penetrated by this up-and-down conductor indirect continued use projection, On the above-mentioned layer insulation layer, on the 1 surface of a metal layer which accomplishes a conductor circuit other than the above-mentioned conductor circuit, corresponding to the above-mentioned up-and-down conductor indirect continued use projection Solder, In the above-mentioned up-and-down conductor indirect continued use projection, it laminates and the 1 above-mentioned surface of that in which conductive paste or a noble metal film was formed becomes so that may be connected to the solder, conductive paste, or a noble metal film.

[0051]A manufacturing method of a wiring circuit board of claim 36 on a metal layer which accomplishes a conductor circuit, An up-and-down conductor indirect continued use projection which comprises the same metal as this metal layer is formed selectively, It is formed in a near field in which the above-mentioned up-and-down conductor indirect continued use projection of the above-mentioned conductor circuit was formed after a layer insulation layer has penetrated by this up-and-down conductor indirect continued use projection, On the above-mentioned layer insulation layer, on the 1 surface of a metal layer which accomplishes a conductor circuit other than the above-mentioned conductor circuit, corresponding to the above-mentioned up-and-down conductor indirect continued use projection Solder, In a manufacturing method of a wiring circuit board with which in the above-mentioned up-and-down conductor indirect continued use projection it laminates and the 1 above-mentioned surface of what conductive paste or a noble metal film formed becomes so that may be connected to the solder, conductive paste, or a noble metal film, Via a layer insulation layer to the up-and-down conductor indirect continued use projection formation side of what an up-and-down conductor indirect continued use projection which comprises the metal with this same metal layer formed selectively on a metal layer used

as a conductor circuit, By applying and pressurizing the this solder, conductive paste, or noble metal film formation side, although solder, conductive paste, or a noble metal film was printed corresponding to the above-mentioned up-and-down conductor indirect continued use projection on a metal layer used as a conductor circuit other than the above-mentioned conductor circuit, Solder which each above-mentioned up-and-down conductor indirect continued use projection breaks through the above-mentioned layer insulation layer, and corresponds, The state where it was connected to conductive paste or a noble metal film is formed and laminated.

[0052]A wiring circuit board of claim 37 accomplishes a conductor circuit to what formed an up-and-down conductor indirect continued use projection in a metal layer via an interlayer insulation film, or used an anisotropic conducting film for it as the above-mentioned interlayer insulation film in a metal layer used as a conductor circuit, or a wiring circuit board which laminated the circuit board.

[0053]

[Embodiment of the Invention]Hereafter, this invention is explained in detail according to a graphic display embodiment. Drawing 1 (A) – (G) and drawing 2 (H) – (K) is a sectional view showing a 1st embodiment of the manufacturing method of this invention wiring circuit board at process order.

- (A) As shown in <u>drawing 1 (A)</u>, prepare the base material (for example, glass epoxy prepreg) 20. This base material 20 forms in one principal surface of the thickness (metal layer for projection formation) 21, for example, the 100-micrometer copper layer for projection formation, the etching barrier layer (thickness, for example, 2 micrometers) 22 which consists of nickel by plating, The copper foil 23 for conductor circuit formation (the metallic foil for conductor circuit formation and thickness, for example, 18 micrometers) is formed in the surface of this etching barrier layer 22.
- [0054](B) Next, as shown in <u>drawing 1</u> (B), form the resist film 24 in the surface of the copper layer 21 for the above-mentioned projection formation selectively. This resist film 24 is formed so that the portion which should form a projection may be covered.
- (C) Next, form the projections 25 and 25 and ... by etching the above-mentioned copper layer 21 by using the above-mentioned resist film 24 as a mask. Although it supposes that this etching is performed by wet etching and the etching reagent to be used cannot invade the above-mentioned etching barrier layer 22 which consists of nickel, the etching reagent which can erode the copper layer 21 is used.
- [0055](D) Next, remove the resist film 24 used as an etching mask in the above-mentioned etching. Drawing 1 (D) shows the state after etching mask removal.
- (E) Next, as shown in <u>drawing 1 (E)</u>, etch the above-mentioned projections 25 and 25 and ... for the above-mentioned etching barrier layer 22 as a mask. Although the metal (this embodiment copper) which accomplishes the projections 25 and 25 and ... is not invaded in this etching, the etching reagent (nickel release liquid) which invades the metal (this embodiment nickel) which accomplishes the etching barrier layer 22 is used.
- [0056](F) Next, make the crowning (upper part) of each above-mentioned projections 25 and 25 and ... apply and harden the conductive paste 26 thinly if needed, as shown in <u>drawing 1</u>(E). This process is not indispensable. However, this process can raise dramatically the reliability of connection between the projections 25 and 25, ..., the copper foil formed later.
- [0057](G) Next, by sticking an insulating agent sheet to the near field in which the above—mentioned projections 25 and 25 of the above—mentioned copper layer 21 and ... were formed by pressure with a heat roller, as shown in drawing 1 (G), form the layer insulation layer 27 which consists of this insulating agent sheet. In this case, those projections 25 and 25 and what is thinner than the height (height which also includes that paste 26 when the conductive paste 26 is applied) of ... suitably are used as an insulating agent sheet so that the upper part of the projections 25 and 25 and ... may project. Otherwise, it is because the projections 25 and 25 and the interlayer connection by ... cannot be performed certainly. The layered product 28 which the layer insulation layer 27 was formed on the copper foil 23, and the projections 25 and 25 and ... which were connected with the above—mentioned copper foil 23 via the etching barrier layers 22

and 22 and ... penetrated the above-mentioned layer insulation layer 27 further, and was projected from that surface by this process is constituted. This process is performed at the temperature which an epoxy resin softens, and it returns to a room temperature immediately, and is made for there to be no epoxy hardening reaction substantially.

[0058]As shown in (H), (I), next <u>drawing 2</u> (H), the above-mentioned layered product 28, The layer insulation layer 27 is formed and, for example, the copper foil (metal layer for conductor formation) 29 about 18 micrometers thick is made to face the side in which the crowning of the projections 25 and 25 and ... projects, and as shown in <u>drawing 2</u> (I), it laminates by bonding by thermo-compression with an accumulating press. the metal layers 23 and 29 formed in the both principal planes of the layer insulation layer 27 of this process — the above-mentioned projections 25 and 25 — the layered product 30 which carried out the interlayer connection by ... is constituted.

[0059]As shown in (J), (K), next <u>drawing 2</u> (J), the resist films 24 and 24 used as an etching mask are formed in the surface of the above-mentioned metal layers 23 and 29, and the conductor circuits 31 and 32 are formed by etching the above-mentioned metal layers 23 and 29 by using these resist films 24 and 24 as a mask after that. Thereby, the wiring circuit board 33 to which the interlayer connection of the double-sided conductor circuits 31 and 32 was carried out by the projections 25 and 25 and ... as shown in <u>drawing 1</u> (K) is done. This wiring circuit board 33 is a 1st embodiment of this invention wiring circuit board.

[0060] Since processing is begun by using as a base the base material 20 which contains at least the copper layer 21 which is a thick (for example, 50–200 micrometers) metal layer for projection formation which can constitute the projection 25 according to such a 1st embodiment, it is hard to produce faults, such as modification, and there is an advantage that the stability of a size is high. And since a position gap of the projection after projection formation does not arise although there is stability of a size therefore, For example, the conductive paste 3 (****** through hole) in the hole 2 in the conventional example shown in drawing 23 and drawing 24 carries out a position gap, and does not produce the problem of the class that the connection between the up-and-down conductor circuits 5.5 which should be taken cannot be taken. Therefore, the super-high-density wiring circuit board 33 which allocates the projection 25 of a minute diameter with high density, and takes the interlayer connection between conductor circuits certainly can be obtained.

[0061]Since the projection 25 is formed by the copper layer 21 which consists of copper etc., Even if the material cost which the formation takes is cheap, and ends, therefore raises the allocation density of the projection 25 and increases the number of allocation, in order to use the expensive conductive paste [as / in the former] which makes the precious metals, such as silver, the charge of a principal member, a wiring circuit board does not become expensive, and it contributes to low-pricing of wiring circuit boards greatly.

[0062]Since the projection 25 is formed in the selection target of the copper layer 21 by etching, the height of the projection 25 is decided by thickness of the copper layer 21, and since the thickness of this copper layer 21 can manufacture homogeneity highly extremely, it can make the height of the projection 25 uniform. Therefore, there is a possibility that the height of the projection 11 may become uneven and connection between up—and—down conductor circuits may become imperfect with conductive paste [as / in the conventional example shown in drawing 25] in order to form the projection 11 by printing, or. The problem said that there is a possibility that the upper part may turn into a crevice by vaporization of the solvent component in the hardening process of the conductive paste [as / in the conventional example shown in drawing 23 and drawing 24] 3, and connection between up—and—down conductor circuits may become imperfect is not produced. Therefore, although the minuteness making of the projection 25 and densification progress, the positive connection between up—and—down conductor circuits can be expected, and improvement in the yield and reliability can be aimed at.

[0063] Drawing 3 (A) - (F) shows a 2nd embodiment of the manufacturing method of this invention wiring circuit board to process order.

(A) <u>Drawing 1</u> (A) If shown in – (D), by the same method, it will change into the state where the projection 25 was formed. <u>Drawing 3</u> (A) shows the state where the projection 25 was formed.

[0064](B) Next, make the crowning (upper part) of each above-mentioned projections 25 and 25 and ... apply and harden the conductive paste 26 thinly if needed, as shown in drawing 3 (B). This process is not indispensable. However, this process can raise dramatically the reliability of connection between the projections 25 and 25, ..., the copper foil formed later. In this embodiment, it does not carry out removing the etching barrier layer 22 by using the projections 25 and 25 and ... as a mask. Although this etching barrier layer 22 becomes clear in next explanation, when patterning by etching the metal layer 23 selectively and forming a conductor circuit, it succeeds in removal of a garbage by etching simultaneously with the metal layer 23. It is the big difference with a 1st embodiment that this shows to drawing 1 and drawing 2. [0065](C) Next, as shown in drawing 3 (C), form the interlayer insulation film 27. 28 is a layered product after this end of a formation process.

(D) next, the metal layers 23 and 29 formed in the both principal planes of the layer insulation layer 27 by laminating the copper foil (metal layer for conductor formation) 29 by thermo compression bonding with an accumulating press to the layered product 28 as shown in drawing 3 (D) — the above-mentioned projections 25 and 25 — the layered product 30 which carried out the interlayer connection by ... is constituted.

[0066](E) Next, as shown in drawing 3 (E), form the resist films 24 and 24 used as an etching mask in the surface of the above-mentioned metal layers 23 and 29, and form the conductor circuits 31 and 32 by etching the above-mentioned metal layers 23 and 29 by using these resist films 24 and 24 as a mask after that, but. The etching barrier layer 22 which consists of nickel which touches the metal layer 23 by the etching is also etched simultaneously. Thereby, the wiring circuit board 33 to which the interlayer connection of the double-sided conductor circuits 31 and 32 was carried out by the projections 25 and 25 and ... is done.

[0067](F) As shown in drawing 3 (F) after that, remove the resist films 24 and 24 used as an etching mask. The wiring circuit board 33 after the removal is a 2nd embodiment of this invention wiring circuit board. Etching which uses as a mask the resist films 24 and 24 which form these conductor circuits 31 and 32 is performed using the etching reagent which can also etch nickel series metal and copper system metal with a natural thing. Then, since one selective etching which uses the same resist film 24 as a mask with the metal layer 23 removes selectively the etching barrier layer 22 which consists of nickel, It is not necessary to remove the etching barrier layer 22 selectively by making this into a mask after projection 25 formation, therefore there is an advantage that reduction of a routing counter can be aimed at.

[0068]According to a 1st embodiment shown in <u>drawing 1</u> and <u>drawing 2</u>, it not only can acquire the same advantage according to a 2nd embodiment shown in <u>drawing 3</u>, but, Since the etching barrier layer 22 is selectively removable by one selective etching which uses the same resist film 24 as a mask with the metal layer 23, there is also an advantage that reduction of a routing counter can be aimed at rather than a 1st embodiment.

[0069] Drawing 4 (A) – (C) shows a 3rd embodiment of the manufacturing method of this invention wiring circuit board to process order. This embodiment to both sides of the wiring circuit board 33 manufactured by 1st embodiment. The layered products 28 and 28 built with the process from the process (A) in a 1st embodiment to a process (G) are laminated, the metal layers 23 and 23 of each of these layered products 28 and 28 are patterned by selective etching, a conductor circuit is formed, and the conductor circuit of four layers is obtained.

[0070](A) Make it make counter, position and face so that the field where the projection 25 and the layer insulation layer 27 were first formed in both sides of the above-mentioned wiring circuit board 33 in the above-mentioned layered products 28 and 28 as shown in drawing 4 (A) may turn to the wiring circuit board 33 side. And laminate integration is carried out by thermo compression bonding with an accumulating press.

(B) Next, as shown in drawing 4 (B), form the resist films 24 and 24 selectively on the metal layer 23 and 23 of the above-mentioned layered products 28 and 28.

[0071](C) Form the conductor circuits 35 and 35 by etching the above-mentioned metal layers 23 and 23 by using the above-mentioned resist films 24 and 24 as a mask. Thereby, the wiring circuit board 36 is done. This wiring circuit board 36 is a 2nd embodiment of this invention wiring circuit board. According to this embodiment, the wiring circuit board 36 which has four layers of

conductor circuits can be obtained, and much more densification can be attained. [0072]Drawing 5 (A) – (G) and drawing 6 (H) – (I) are the sectional views showing a 4th embodiment of the manufacturing method of this invention wiring circuit board at process order. (A) Prepare the same base material 20 as the base material shown in drawing 1 (A), apply the resist film 24 to the surface of the copper layer 21 which is projecting (25, 25, ...) later after that, and as the exposure and development show to drawing 5 (A), pattern. Only the portion used as each projection (25, 25, ...) specifically carries out an opening, and the resist film 24 is patterned so that the portion which does not form a projection (25, 25, ...) may be covered. [0073](B) Next, as shown in drawing 5 (B), form the solder plated layers (thickness, for example, 20 micrometers) 37 and 37 and ... by an electrolytic plating method by using the abovementioned resist film 24 as a mask. A solder plated layer consists of tin Sn / the lead Pb, or the tin Sn / silver Ag / copper Cu. The metal skin of the gold Au, silver Ag, or palladium Pd may be formed.

- (C) Next, as shown in drawing 5 (C), exfoliate the above-mentioned resist film 24.
- (D) Next, as shown in drawing 5 (D), form the projections 25 and 25 and ... by etching selectively the above-mentioned solder plated layers 37 and 37 and the metal layer 21 which consists of the above-mentioned copper by using ... as a mask.
- (E) Next, as shown in drawing 5 (E), exfoliate the etching barrier layer 22 which consists of nickel.
- [0074](F) Next, change into the above-mentioned solder plated layers 37 and 37 and the state where the surface of the projections 25 and 25 and ... is covered by ..., as [show / in drawing 5 (F)] by solder reflow processing.
- (G) Next, by sticking an insulating agent sheet to the near field in which the above-mentioned projections 25 and 25 and ... were formed by pressure with a heat roller, as shown in drawing 5 (G), form the layer insulation layer 27 which consists of this insulating agent sheet. In this case, a thing suitably thinner than those projections 25 and 25 and height also including the solder plated layer 36 of ... is used as an insulating agent sheet so that the upper part of the projections 25 and 25 and ... may project. Otherwise, it is because the crowning which are the projections 25 and 25 and ... cannot project from the surface of the layer insulation layer 27 and cannot connect between up-and-down conductor circuits certainly. The layered product made at this process is set to 28a.
- [0075](H) Next, the layer insulation layer 27 of the above-mentioned layered product 28 is formed, and make the copper foil 29 which accomplishes the metal layer for conductor circuit formation about 18 micrometers thick, for example face the side in which the crowning of the projections 25 and 25 and ... projects, as shown in Drawing 6 (H).
- (I) Laminate by bonding by thermo-compression with an accumulating press after that, form a resist film selectively on the above-mentioned copper foil 29 and the above-mentioned metal layer 23, and form the conductor circuits 31 and 32 by etching the above-mentioned copper foil 29 and the metal layer 23 by using this resist film as a mask. Thereby, the wiring circuit board 33a is made. This wiring circuit board 33a is a 3rd embodiment of this invention wiring circuit board.
- [0076] This embodiment with the embodiment shown in drawing 1 and drawing 2. When carrying out selective etching of the copper layer 21 and forming the projections 25 and 25 and ..., as an etching mask, replace with the resist film 24 and the solder plated layer 36 is used, Then, it is made to remain, without removing the solder plated layer 36, and before forming the layer insulation layer 27 which consists of insulation sheets, it is different in that the projections 25 and 25 and ... are changed into a wrap state by the solder plated layer 36 by solder reflow. therefore, the embodiment which was shown in drawing 1 and drawing 2 according to this embodiment -- like -- each projections 25 and 25 and ... it is less necessary for the upper part to say that the conductive paste 26 is applied Unlike the embodiment of drawing 1 and drawing 2, outside, a point of difference does not have this embodiment only at the point. [0077]Drawing 7 (A) - (H) and drawing 8 (I)-(K) is a sectional view showing a 5th embodiment of
- the manufacturing method of this invention wiring circuit board at process order.
- (A) Prepare the base metal (thickness, for example, 50-150 micrometers) 21a which consists of

copper and accomplishes the metal layer for projection formation first, and as shown in drawing 7 (A), apply the photosensitive resin film 40 to the surface of one of these.

[0078](B) Next, as shown in <u>drawing 7 (B)</u>, form the above-mentioned photosensitive resin film 40 so that it may have the openings 41 and 41 and ... These openings 41 and 41 and ... are formed in the position which forms a projection (25, 25, ...) later, and a corresponding place.

- (C) Next, form the wiring film 42 which consists of copper side the above-mentioned photosensitive resin film 40 of the base metal 21a was formed, as shown in drawing 7 (C). This wiring film 42 can be formed as follows, for example.
- [0079]For example, the thin conductive layer which consists of nickel-P is formed by electroless deposition first, The resist film of the pattern of a negative is formed in the surface to the wiring film 42 which should be formed, By carrying out electrolytic plating of the copper by using this resist film as a mask for example, the wiring film 42 is formed and the short condition between the wiring films 42 is abolished by removing after that the conductive layer which consists of nickel-P by the above-mentioned electroless deposition by using that wiring film 42 as a mask. [0080](D) Next, form the openings 44 and 44 for terminal formation, and ... by applying the photosensitive resin film 43, exposing this photosensitive resin film 43 and developing after that, the near surface in which the above-mentioned wiring film 42 of the above-mentioned base metal 21a was formed. drawing 7 (D) these openings 44 and 44 and ... the state after formation is shown.
- (E) Next, as shown in <u>drawing 7 (E)</u>, form the micro balls 45 and 45 of protuberance form, and ... in the above-mentioned openings 44 and 44 and ... by electrolytic plating.
- [0081](F) Next, also in each above-mentioned embodiment, by the same method, as shown in drawing 7 (F), form the projections 25 and 25 and ...
- (G) next, it is shown in <u>drawing 7</u> (E) by the same method as the embodiment shown in <u>drawing 1</u> and <u>drawing 2</u> as each above—mentioned projections 25 and 25 and ... apply the conductive paste 26 and 26 and ... to the upper surface.
- [0082](H) Next, by the same method as the embodiment shown in <u>drawing 1</u> and <u>drawing 2</u>, as shown in <u>drawing 7</u> (H), form the interlayer insulation film 27 which consists of an insulating agent sheet. Let for convenience what finished this formation be the substrate 46.
- (I) Next, as one piece is prepared and the wiring circuit board 33 of the embodiment which indicated the two above-mentioned substrates 46 in the state where it progressed to the process (H) of this embodiment to be 46 and 46 to drawing 1 and drawing 2 is shown in drawing 8 (I), The side by which the above-mentioned projection 25 and the interlayer insulation film 27 were formed in the both-sides side of the wiring circuit board 33 in the above-mentioned substrates 46 and 46 is made to face by suitable direction, and is positioned.
- [0083](J) And by carrying out application—of—pressure adhesion of the above—mentioned wiring circuit board 33 and the substrates 46 and 46 which insert it into sandwich shape, as shown in drawing 8 (J), obtain the wiring circuit board 47. This wiring circuit board 47 is a 4th embodiment of this invention wiring circuit board.
- (K) As shown in <u>drawing 8 (K)</u> after that, carry LSI chips 48 and 48 and ... in both sides of the above-mentioned wiring circuit board 47. In this case, the above-mentioned micro balls 45 and 45 and ... function as a connecting means which connects the conductor circuit of the above-mentioned layered product 47, and LSI chips 48 and 48 and ...
- [0084]According to such a wiring circuit board 47, LSI chips 48 and 48 and ... can be mounted with very high integration density. Various modifications may be among the embodiments shown in drawing 8. First, although that whose number of layers of the conductor circuit made into the anti-projection formation side is one layer as the wiring circuit boards 46 and 46 was used, the number of layers does not need to be one layer, and may not necessarily be two-layer or a number of layers beyond it. Formation of the thin conductor layer according [the increase in a number of layers] to the selective formation of photosensitive insulating resin, and electroless deposition for example, Formation of the resist film which has a pattern of a negative to the pattern which it is going to form, For example, it is based on the electrolytic plating which uses the above-mentioned conductor layer as a ground, and uses this resist film as a mask, it can accomplish easily by performing a series of processes of formation of the conductor circuit

which consists of copper etc., and removal of the above-mentioned conductor film which uses this conductor circuit as a mask.

[0085]Although the wiring circuit boards 46 and 46 are laminated via the wiring circuit board 33, it unifies and he was trying to obtain the wiring circuit board 46, the number of the wiring circuit boards are not necessarily indispensable as for making it such, and carry out direct lamination of the 46-wiring circuit board 46 comrades, for example, and it may be made to unify and which carry out and are made to intervene between the wiring circuit boards 46.46 conversely — a piece — not but, it can also carry out as more than one are boiled and it carries out. What is carried in a wiring circuit board may be LSI stored by the package rather than may necessarily be required for being LSI chip 48 of raise in basic wages.

[0086]Drawing 9 (A) – (E) is a sectional view showing a 7th embodiment of this invention wiring circuit board at process order.

(A) First, as shown in <u>drawing 9</u> (A), prepare the base material 51 of the layer structure which consists of metal plates, such as copper, and form the resist film 52 in the surface of one of these selectively.

[0087](B) Next, as shown in drawing 9 (B), form the up-and-down conductor indirect continued use projection 53 by carrying out half etching of the above-mentioned base material 51 from the above-mentioned surface by using the above-mentioned resist film 52 as a mask. Half etching is not [of 2 minutes of thickness] etching one time literally, and means leaving and etching the portion used as a circuitry layer.

(C) Next, as shown in <u>drawing 9</u> (C), coat the film 54 which raises connectivity, such as the precious metals, such as conductive paste, solder, or gold, or an anisotropic conducting film, in the crowning of the above-mentioned projection 53, or raises reliability to it about connectivity if needed. Although this film 54 is not necessarily indispensable, when connectivity or reliability needs to be made higher, it is good to provide.

[0088](D) Next, as shown in <u>drawing 9 (D)</u>, laminate the metallic foil 56 which consists of copper etc. via the interlayer insulation film 55 on above-mentioned one surface of the above-mentioned base material 51.

(E) Next, as shown in <u>drawing 9</u> (E), form a conductor circuit by etching selectively the surface part of another side of the above-mentioned base material 51, and the surface of the above-mentioned metallic foil 56. Thereby, the substantially same wiring circuit board as being shown in <u>drawing 1</u> (K) is done. Therefore, this wiring circuit board can be replaced with and used for the wiring circuit board 33 at the wiring circuit board 36 of the embodiment shown in <u>drawing 4</u> (C), and the wiring circuit board 47 of the embodiment of <u>drawing 8</u>. That is, all can be replaced with the portion which uses the wiring circuit board 33 at it, and this wiring circuit board can be used.

[0089] The wiring circuit board of the state before forming the metallic foils 56, such as copper, can be replaced with and used for the wiring circuit board 28 of the embodiment shown in drawing 4, and the wiring circuit board 46 of the embodiment shown in drawing 8. The wiring circuit board of the state before forming the above-mentioned metallic foil 56 can be multilevel-interconnection-ized like the wiring circuit board 46 shown in drawing 8, and integration density can also be raised more.

[0090]Since the process of not using the thing of multilayer structure with an etching barrier layer as a base material, and removing an etching barrier layer is required according to the manufacturing method of such a wiring circuit board, reduction of the manufacturing cost of a wiring circuit board can be aimed at.

[0091]As the tip part is roughened and many needlelike thorns are made after formation of the projection 53, it may be made to improve connectivity with the conductor circuit which consists of the metallic foil 56. It can succeed in roughening by spray etching and CZ processing. It can also roughen by grain coppering. The electrolytic chromate treatment of the copper entire surface is carried out including the projection 53, and an electrolytic chromate film is formed, with the projection 53 and the antioxidizing nature of a copper surface are raised, and it may be made to prevent the debasement of copper foil by oxidation.

[0092]Although the shape was a conical volcano-like (the shape of Mt. Fuji), the up-and-down

conductor indirect continued use projection 53 of the wiring circuit board shown in drawing 9 may be made into the shape of a hard drum, as doing in this way is not necessarily indispensable and it is shown in drawing 10 (A) (53a shows a hard drum-like projection.). By changing an etching condition, the shape of a projection can change and can also form the hard drum-like projection 53a. Since the top field is large, this projection 53a tends to do solder, conductive paste processing, etc., and has the advantage of being easy to make connectivity with a conductor circuit good.

[0093]It may be made to form the spear-like projection 57, as shown in drawing 10 (B). Thus, since the spear-like projection 57 is easy to raise the penetration of the interlayer insulation film 55, especially the penetration over the prepreg containing glass fabrics since the point is sharp, and it is easy to eat into a conductor circuit, there is an advantage that connectivity with a conductor circuit can be made high. Such spear-like projection 57 can be formed by making the path of a resist mask small and etching it rather than the projection which should be formed. Or once forming the projection of the shape of a conical volcano, or the shape of a hard drum by the selective etching (natural half etching) for which a resist film etc. are used as a mask, it can form by removing the mask and etching again (natural half etching).

[0094]Drawing 11 is a perspective view showing the important section of the embodiment which has the feature in having arranged the projections 53 and 57 of this invention wiring circuit board, or 25 (it is drawing 1 - referring to drawing 8 about the projection 25) on each intersection of a lattice. In this embodiment, it supposes that a projection, for example, 57, is arranged on each intersection of the lattice which consists of a line which set the predetermined interval, and in which it was provided in all directions (ideally), and there is no place which is different from other embodiments at the other point.

[0095]According to such a wiring circuit board, regardless of how of the model of wiring circuit board rather than forming a double-sided conductor circuit by selective etching a front stage, Since it mass-produces and the conductor circuit of a different pattern according to a model is formed after that, using only a specific projection for interlayer connections and keeping other things from constituting a circuit — or by carrying out over etching of a few, an unnecessary projection can be removed by etching and the productivity can be improved about the wiring circuit board of other variety.

[0096]Drawing 12 is what shows the embodiment which has arranged the projection, for example, 57 grades, so that welding pressure when laminating a metal layer, for example, 56 grades, via the interlayer insulation film 55 may become uniform for every projection, Since the homogeneity within a field of the press pressure at the time of lamination can be raised according to such an embodiment, the homogeneity of the degree of crushing of the projection 57 can be improved, and the uniformity coefficient of the plate pressure of a patchboard can be raised and the reliability of a wiring circuit board can be raised.

[0097]The up-and-down conductor indirect continued use projection of drawing 13, for example, the arrangement density of 57, is not constant, and The field of a non-dense, It is a sectional view showing the important section of the embodiment which arranges the straw-man projection 58 shorter than the up-and-down conductor indirect continued use projection 57, with improved the path of the up-and-down conductor indirect continued use projection 57, and the homogeneity of height to the surroundings of the dense field in the case of being about a dense field. That is, since the flows of the liquid behind the spray of an etching reagent differ in a periphery and the center section in a high density field, etching rates differ, the projection of the fast-flowing periphery of liquid of an etching rate tends to be higher, and the path tends to become small and low. Then, the etching rate to the up-and-down conductor indirect continued use projection 57 of a periphery is made low by surrounding the circumference by the straw-man (circuit is not constituted) projection 58 which does not participate in a circuit directly, With, it is this embodiment that it is also going to make the up-and-down conductor indirect continued use projection 57 of a periphery into the same path as the up-and-down conductor indirect continued use projection 57 of a center section and the same height. It is also effective to make small the diameter of resist which serves as a mask rather than other projections 57 so that it may disappear after the straw-man projection 58 etching.

[0098]Since a difference arises in an etching rate in the periphery and center of a projection when the interval during an up-and-down conductor indirect continued use projection is large, the evil by it arises. Then, it may be made to arrange the straw-man projection 58 around it to each up-and-down conductor indirect continued use projection 57. drawing 14 (A) - (D) is such — each — it is a top view showing another example.

[0099]What is shown in drawing 14 (A) and (B) forms the straw-man projection 58 of ring shape in the surroundings of each up-and-down conductor indirect continued use projection 57, It is made, as for that in which each contiguity straw-man projection 58 has estranged what is shown in (A) before long, and the thing shown in (B), for contiguity straw-man projection 58 comrades to lap selectively.

[0100]What is shown in drawing 14 (C) and (D) arranges two or more straw-man projections 58 around each up-and-down conductor indirect continued use projection 57, What is shown in (C) arranges two or more straw-man projections 58 only on one circular line of the surroundings of each projection 57, and what is shown in (D) arranges the straw-man projection 58 in all directions with a prescribed interval to an outside area rather than the circular line 58a which surround each projection 57.

[0101]53 h of things from which drawing 15 differs in height as an up-and-down conductor indirect continued use projection, for example, 53, It is a sectional view showing the embodiment which made 53 l. intermingled, and it is for enabling it to make a plane of composition with a level difference join each up-and-down conductor indirect continued use projection, for example, 53, to make the up-and-down conductor indirect continued use projection from which height differs, for example, 53, intermingled. In drawing 15, 60 is a core substrate which has a plane of composition with a level difference. This core substrate 60 usually fills up the through hole of the double-sided wiring board by a construction method with the copper paste 100, hardens, and the height of the copper paste 100 and the copper interconnect part 54 differs. And the wiring circuit board which makes the projection 53 the connecting means between up-and-down conductors is laminated by both sides of this core substrate 60. And 53 l. of projections with 53 h of high projections low to the copper paste 110 are connected to the copper interconnect part 54, respectively.

[0102]What the projections 53h and 53l. from which height differs are formed for, The path of each mask parts of the mask by the resist film used when carrying out selective etching of the surface of the base material 51 is changed, It is possible by making the path of wrap mask parts small for the portion which should form [the portion which should form the high projection 53a] the low projection 53b for the path of wrap mask parts greatly.

[0103] By the way, in the wiring circuit board shown in <u>drawing 15</u>, tunics, such as conductive paste, solder, or the precious metals, are not formed in the copper wiring film 54 of the core substrate 60, but the projection which becomes this from copper, for example, 53, (or 57) is connected directly. This invention can be carried out also with such a gestalt. This is applied also to a gestalt with uniform height of the projection 53 (or 57) also to the gestalt which has the high projection 53a and the low projection 53b.

[0104]And in the thing of the projection which becomes the copper wiring film 54 from copper via tunics, such as conductive paste, solder, or the precious metals, for example, the type which connected 53 (or 57) directly, It may be made to form the hole 54a smaller than a projection, for example, the path in the crowning of 53 (or 57), in the wiring film 54, as a dashed line shows drawing 15. It is because the crowning of the projection 53 (or 57) can run against the hole 54a, this can be broken down and connection between the projection 53 and the metal membrane 54 can be strengthened more, when the projection 53 (or 57) is connected with the copper wiring film 54 if it does in this way. of course, it is very effective to form the hole 54a in case of the embodiment which has the projection 53 of uniform height when I will come out in the embodiment which has the projections 53h and 53l. from which height as shown in drawing 15 differs.

[0105]The conductor circuit which drawing 16 (A) and (B) forms the spacer 61 of the same material as an up-and-down conductor indirect continued use projection, for example, 57 grades, and the same height in the process of forming a projection, and consists of the copper base

material 51 of a wiring circuit board, The prescribed position which kept constant the interval with the core substrate etc. which are not illustrated in drawing 16 laminated by this wiring circuit board as predetermined, and set up the thickness of the insulating layer beforehand is made to carry out, As a result, the important section before conductor circuit formation of the embodiment which improved the impedance control nature of the circuit board is shown, (A) is a perspective view and (B) is a sectional view.

[0106] That is, although the projection was formed by the selective etching of the copper base material 51 and it was used as an object for connection between up-and-down conductors, since it was done by the temperature at the time of lamination, and a pressure and thickness was changed, fixed-izing of insulating-layer thickness was difficult [the insulation sheet of thickness common difference was not good from the first, and] for it. Therefore, the interval between copper foil and the core substrate which are laminated by it did not become fixed, but impedance control was difficult. Then, the interval between up-and-down copper patterns is fixed by pressing until it forms the spacer 61 in a proper place at the same process as a projection and each spacer 61 collides with a pre muscle at a core substrate, and extruding a residual insulation material on the outskirts, This embodiment improves impedance control nature. the spacer 61 -the shape of for example, a lattice -- or the pattern which provides forming in frame shape etc. may be formed how, unless it interferes with formation of a conductor circuit. This spacer 61 is made into a ground line, and can be used for an electrostatic shield.

[0107]Drawing 17 makes the thing 53x which has a large path as an up-and-down conductor indirect continued use projection, and the thing 53y which has a small path intermingled, and the large up-and-down conductor indirect continued use projection 53x of a path as up-and-down conductor indirect continued use which conducts a high current, It is a sectional view showing the important section of the embodiment which used the small up-and-down conductor indirect continued use projection 53y of the path as up-and-down conductor indirect continued use which conducts a small current.

[0108]According to this embodiment, the voltage drop which cannot be disregarded by the upand-down conductor indirect continued use projection which conducts a high current by letting it pass also by the small current or a high current to the up-and-down conductor indirect continued use projection of the same smallness arises, or, A possibility that the projection which conducts a small current may monopolize a big area vainly, and may become the hindrance of the improvement in a degree of location also disappears by a possibility that generation of heat may arise disappearing, and letting it pass also by the small current or a high current to the comparatively big up-and-down conductor indirect continued use projection of the same size. [0109]Drawing 18 (A) - (C) is what shows the important section of the embodiment of forming the recognition mark 63 of business, such as a mark for alignment, or a model, simultaneously with a projection, for example, 53, and 57 grades, The pattern drawing of the mark for alignment the perspective view in the stage before (A) laminates copper foil etc. via an interlayer insulation film to a side with a projection, and whose (B) are examples 63a of a mark, and (C) are the pattern drawings of the mark for alignment which is another example 63b of a mark. [0110] Since this embodiment forms the mark 63 simultaneously when forming a projection, for example, 53, and 57 grades, the mark 63 consists of the same material as a projection, for example, 53, and 57 grades, and has the same height. Since the mark 63 is formed simultaneously with a projection, for example, 53, and 57 grades according to this embodiment, In order to form the mark 63, there is an advantage of not having a special process, and since the mark 63 and each projection are formed at the same process, they can suppress the gap of physical relationship with the mark 63 and each projection to the minimum. [0111]Drawing 19 (A) - (D) is a sectional view showing a 9th embodiment of the manufacturing

method of this invention wiring circuit board at process order.

(A) First, as shown in drawing 19 (A), prepare the core substrate 70. The insulating substrate which 71 becomes from resin, and 72 are the conductor circuits formed in the both sides, and consist of copper. 73 is an up-and-down conductor indirect continued use through hole. The wiring circuit board which has the projection 53 or 57 to both sides of this core substrate 20 is laminated.

- [0112](B) Next, as shown in <u>drawing 19</u> (A), form the layer 74 which consists of conductive paste, solder, or the precious metals in the portion connected with the projection of the wiring circuit board which it is going to laminate of the conductor circuits 72 of up-and-down both sides of the above-mentioned core substrate 20 at least.
- (C) Next, as are shown in drawing 19 (C), and the portion corresponding to [in the conductor circuit 72 / projection /, for example, 53, / each] up-and-down both sides of the above-mentioned core substrate 20 for the wiring circuit board 75 is touched, laminate via the interlayer insulation film 55.
- [0113](D) next, it is shown in <u>drawing 19 (D)</u> as the base material 51 of wiring circuit board 75 each of up—and—down both sides selective etching pattern by things and form a conductor circuit. A build up can be carried out by the two wiring circuit boards 75 and the core substrate 20 by this, and it can depend, and can be integrated highly, and a wiring circuit board with high reliability can be obtained about connection between a projection and a conductor circuit.
- [0114]Before the lamination to core substrate 20 both sides of the wiring circuit board 75, it may be made to perform formation of the conductor circuit by the selective etching of the base material 51 of each wiring circuit board 75.
- [0115]In the above-mentioned example, drawing 20 (A) and (B) The above-mentioned projection of the conductor circuit 72, For example, it is a top view in which showing the example to which it was presupposed that the bigger hole 72a than the path of the crowning of this projection 53 is formed in 53 or 57, and a corresponding portion, and showing the shape of a portion where (A) is connected with a sectional view and (B) is connected with the projection of the conductor circuit 72. Since the projection 53 can be made to insert in the hole 72a selectively via the layer 74 which consists of conductive paste, solder, or the precious metals according to such an example, connection resilience can be strengthened more and reliability can be raised.

 [0116]Drawing 20 (C) is a sectional view showing the example which grinds the surface and removes the portion on the conductor circuit 72 of this layer 74 after formation of the layer 74 which consists of conductive paste, solder, or the precious metals, and to which it was made for conductive paste, solder, or the precious metals 74 to exist only in the above-mentioned hole 72a. In this case, when laminating the wiring circuit board 75, for example, the projection 53 or 57 is connected with the conductor circuit 72 in the state where it was pierced in conductive paste, the solder, or the precious metals 74 in that hole 72a.
- [0117]Drawing 21 (A) (C) is a sectional view showing a 10th embodiment of the manufacturing method of this invention wiring circuit board at process order.
- (A) As shown in drawing 21 (A), as copper foil laminated via the interlayer insulation film 55 to the field of a side with the projection of a wiring circuit board, for example, 53, and 57 grades, The thing 56 in which the metal membrane 76 which improves thru/or secures the connectivity of conductive paste, solder, the precious metals (for example, gold), etc. beforehand was formed is prepared for the portion which should be connected with the above-mentioned projection. [0118](B) Next, make the field by the side of projection 53 formation of the base material 51 face the field by the side of the above-mentioned metal membrane 76 formation of the above-mentioned copper foil 56 via the interlayer insulation film 55, as shown in drawing 21 (B).
- (C) Next, as shown in <u>drawing 21</u> (C), laminate the base material 51 which has a projection, for example, 53, via the interlayer insulation film 55 in the above-mentioned copper foil 56. Then, a projection, for example, 53, breaks through the interlayer insulation film 55, and the metal membrane 76 will be touched them.
- [0119] Although a graphic display is not carried out after that, a conductor circuit is formed in both sides for the base material 51 and the copper foil 56 simultaneous thru/or by carrying out selective etching at the time of different. According to such an embodiment, connectivity with the conductor circuit which consists of projections, for example, 53 and the copper foil 56, can be made good.
- [0120] Drawing 22 is a sectional view showing the embodiment which uses the anisotropic conducting film 55a as the interlayer insulation film 55 of this invention wiring circuit board. Since the anisotropic conducting film 55a which distributed metal particles is used as an

interlayer insulation film according to this embodiment, Although electric conduction particles intervene between the projection 53 copper foil 56 with the welding pressure of the sliding direction in the portion in the portion put between the projection 53 and the copper foil 56, reliance of connection, such as being pierced in both sides by pressing the particle, is raised and it is tinged with conductivity, Insulation is held in the other portion. Therefore, the insulation which can secure the connectivity of the projection 53 and the copper foil 56 with the anisotropic conducting film 55a, and is required of an interlayer insulation film is also securable. [0121]An anisotropic conducting film is formed only on a projection, for example, 53, and it may be made to form an interlayer insulation film with ordinary insulating resin. In that case, the electrical link between a projection and the copper foil 56 will be taken with the anisotropic conducting film, and an insulation will be secured with ordinary insulating resin. [0122]

[Effect of the Invention] According to the wiring circuit board of claim 1, the projection which comprises metal on the metal layer which consists of conductor circuits via the etching barrier layer which comprises metal different from this metal layer, It is formed selectively, and the above-mentioned projection can be formed by the selective etching of a metal layer, preventing erosion of the above-mentioned metal layer which serves as a conductor circuit by the above-mentioned etching barrier layer. Therefore, a wiring circuit board can be obtained using what has the height of a projection, or the thickness beyond it at least as a base material. Therefore, a possibility of a base material bending by a manufacturing process, or changing decreases. Since there is no possibility of changing a size by a manufacturing process and there is no possibility that the position of a projection may shift to a transverse direction, a projection is formed minutely, even if it raises allocation density, there is no possibility that it may originate in a position gap of a projection and the poor interlayer connection between up-and-down conductor circuits may arise, and the yield and reliability become high.

[0123]Since a projection can be formed by a metal layer and a metal layer can be comparatively formed [copper] with low-price material, Low-pricing of wiring circuit boards can be attained rather than the case where the conductive paste which buries the conventional hole or was formed by printing is used as a connecting means between up-and-down conductor circuits. Since a projection is formed by the selective etching of a metal layer as mentioned above, height can be made uniform and there is no possibility that the faulty connection between up-and-down conductor circuits by the unevenness of height may occur. Since the projection is one-like as the metal layer which accomplishes a conductor circuit, the mechanical strength of a projection formation part can be strengthened conventionally.

[0124] Since conductive paste material coated the surface of the above-mentioned projection as a finishing agent according to the wiring circuit board of claim 2, the conductive paste can raise the junction nature of a projection and a conductor circuit.

[0125]According to the manufacturing method of the wiring circuit board of claim 3, an etching barrier layer is formed on the metal layer for projection formation, The thing in which the metal layer used as a conductor circuit was formed on this etching barrier layer is prepared, A projection is formed by etching selectively the metal layer for the above-mentioned projection formation with the etching reagent which does not invade the above-mentioned etching barrier layer, The etching reagent which does not invade the metal layer which uses the above-mentioned projection as a mask only for the above-mentioned etching barrier layer, and accomplishes the above-mentioned conductor circuit removes, Since the insulating layer for layer insulation is formed in the field by the side of the above-mentioned projection formation of the metal layer which accomplishes the above-mentioned conductor circuit and this projection is made into the interlayer connection means connected to the above-mentioned conductor circuit, the wiring circuit board of claim 1 can be obtained and the same effect is done so with having described the wiring circuit board of claim 1.

[0126] Without performing selective etching of the etching barrier layer which uses the projection in the manufacturing method of the wiring circuit board of claim 3 as a mask according to the manufacturing method of the wiring circuit board of claim 4, also etching the above-mentioned etching barrier layer with the metal layer in the case of the selective etching of the metal layer

which accomplishes a conductor circuit — since it carries out, the process only for removing the garbage of an etching barrier layer can be abolished. Therefore, reduction of a manufacturing process can be aimed at.

[0127]In [according to the manufacturing method of the wiring circuit board of claim 5] the manufacturing method of the wiring circuit board according to claim 3 or 4, When etching selectively the layer which consists of the above-mentioned base metal and forming the above-mentioned projection, Since the metal layer which used the metal layer as an etching mask and was used as the above-mentioned etching mask after formation of the above-mentioned projection is made to remain and the projection surface is extensively changed into a wrap state by the metal layer, Even if it does not do the troublesome work which applies conductive paste to each projection upper part, the metal layer used as an etching mask can be used as a means which improves the connectivity between this each projection and a conductor circuit. [0128]By according to the manufacturing method of the wiring circuit board of claim 6, laminating the wiring circuit board and metallic foil of claim 1, and both etching selectively the metal layer and this metallic foil of this wiring circuit board, It has the conductor circuit by which layer insulation was carried out with the interlayer insulation film to both sides, and the wiring circuit board which electrically connected between the conductor circuit by the projection which penetrates an interlayer insulation film can be obtained.

[0129]According to the manufacturing method of the wiring circuit board of claim 7, to both sides of the wiring circuit board manufactured by the manufacturing method of the wiring circuit board of claim 6. The wiring circuit board of claim 1 is laminated, and since a conductor circuit is formed in both sides by etching selectively the metal layer which exists in both sides of what pressurized and unified and was unified on it, the wiring circuit board which has a conductor circuit of four layers can be obtained.

[0130]According to the manufacturing method of the wiring circuit board of claim 8, and the wiring circuit board of claim 9. much more — or it becoming one principal surface of a multilayer conductor circuit from a base metal, and via an insulating layer with an opening, Two wiring circuit boards which formed the interlayer insulation film in the side which has the projection electrically connected with the above—mentioned conductor circuit through the above—mentioned opening, and in which this projection of the above—mentioned insulating layer was formed, Since lamination application of pressure is carried out via a wiring circuit board and it unifies directly so that the side in which the projection and the interlayer insulation film were formed may turn to the inside, the number of layers of the conductor circuit of a wiring circuit board can be made very large, and packaging density can be raised.

[0131]Since the LSI chip or the package was carried in both sides of the wiring circuit board of claim 8 according to the wiring circuit board of claim 10, the wiring circuit board which mounted the LSI chip or the package with high density can be obtained. And since pads are a wiring film and one, it becomes structure strengthening of putt one beer is possible, and easy [the miniaturization of a wiring circuit board].

[0132] Since the thing of layer structure can be used as a base material which accomplishes the projection selectively formed in a metal layer and it since the up-and-down conductor indirect continued use projection which comprises the same metal as this metal layer was formed on the metal layer which accomplishes a conductor circuit according to the wiring circuit board of claim 11, a material cost is reducible. And since it is [the process of becoming possible to form a projection by the half etching of a base material, and removing an etching barrier layer by extension] less necessary, reduction of a man day can be aimed at. Therefore, low-pricing of wiring circuit boards can be attained.

[0133] Since the thing of layer structure can be used as a base material which accomplishes the projection selectively formed in a metal layer and it like the wiring circuit board of claim 11 according to the wiring circuit board of claim 12, it becomes possible to reduce a material cost and reduction of a man day can be aimed at. Therefore, low-pricing of wiring circuit boards can be attained.

[0134] Since the hole of the path smaller than the crowning of the projection was formed in the projection of a metal membrane, and the corresponding portion according to the wiring circuit

board of claim 13, when the projection is connected with a metal membrane, the crowning of a projection can run against the hole, this can be broken down, and connection between a projection and a metal membrane can be strengthened more. Therefore, it can connect more firmly and the reliability of connection can be raised.

[0135]Since the up-and-down conductor indirect continued use projection is formed in the shape of a spear according to the wiring circuit board of claim 14, It is pierced in the metal layer which breaks through an interlayer insulation film effectively and certainly in the galla EPO prepreg containing glass fabrics by which normal use is carried out, and also is laminated by projection, and connectivity of a projection and a metal layer is made to a more positive thing. [0136]Since wiring circuit board ***** of claim 15 and up-and-down conductor indirect continued use are conical volcanoes-like, The interval of the base material which the crowning is made at a flat surface, and there is no possibility that projected height may become uneven, and accomplishes a conductor circuit, and the metal layer which accomplishes the conductor circuit laminated by it via an interlayer insulation film is securable for a fixed value by up-and-down conductor indirect continued use.

[0137]Since the up-and-down conductor indirect continued use projection is a hard drum-like according to the wiring circuit board of claim 16, area of the flat surface of the crowning can be made large more, and the effect of securing uniformly the interval between the base material and metal layer which accomplishes a conductor circuit more certainly can be acquired more certainly.

[0138]Since the surface of an up-and-down conductor indirect continued use projection is roughened or grain plated according to the wiring circuit board of claim 17, the connectivity between the crowning and metal layer can be improved more.

[0139]Since according to the wiring circuit board of claim 18 an up-and-down conductor indirect continued use projection consists of copper and the electrolytic chromate treatment of the surface is carried out, the surface of a metal layer can be prevented from oxidizing and the reliability of the electrical link of this projection and a metal layer can be raised by extension. [0140]according to the manufacturing method of the wiring circuit board of claim 19 -- a metal plate (base material) -- selectively a mask layer on the surface of one of these, [form and] The metal layer and projection which serve as a conductor circuit by carrying out half etching of the above-mentioned metal plate by making this into a mask are formed, A metal layer is laminated via a layer insulation layer on the near surface in which the above-mentioned projection of the metal layer used as the above-mentioned conductor circuit was formed, and since a wiring film is formed by patterning selectively [at the time of different] simultaneous the metal layer of the surface of both above-mentioned layer insulation layers, the wiring circuit board of claim 12 can be obtained.

[0141]Since the anisotropic conducting film was made to intervene between an up-and-down conductor indirect continued use projection and the metal layer connected to it according to the wiring circuit board of claim 20, connection between this up-and-down conductor indirect continued use projection and a metal layer can be certainly taken by passing the metal particles in an anisotropic conducting film.

[0142] Since according to the manufacturing method of the wiring circuit board of claim 21 the process which makes an anisotropic conducting film intervene between a projection and this metal layer was established before laminating a metal layer, the wiring circuit board of claim 20 can be obtained.

[0143] Since the conductor indirectness continued use projection which consists of much metal on the surface of a metal layer has been arranged on the intersection of a lattice with a fixed interval according to the wiring circuit board of claim 22, Regardless of how of the model of wiring circuit board rather than forming a double-sided conductor circuit by selective etching a front stage, It mass-produces as a reference standard, and since the conductor circuit of a different pattern according to a model is formed after that, the productivity can be improved about the wiring circuit board of other variety. Since it is not necessary to also change a mask with variety, and there is also little copper etching quantity and it ends with it, it can respond from other variety low production to small variety mass production, and contributes to the

improvement in economical efficiency greatly.

[0144]Since according to the wiring circuit board of claim 23 it has arranged so that each up-and-down conductor indirect continued use projection may receive uniform welding pressure when each up-and-down conductor indirect continued use projection is pressurized from above-mentioned substrate both sides, Crushing condition of each projection can be made uniform, connectivity can be made uniform by extension, and reliability can be raised.

[0145]Since the small straw-man projection has been arranged apart from the up-and-down conductor indirect continued use projection which crowded in the periphery of each up-and-down conductor indirect continued use high density field according to the wiring circuit board of claim 24, It can become possible to make small the etching rate of up-and-down conductor indirect continued use of the periphery of a high density field just like [of a center section] up-and-down conductor indirect continued use, equalization of the etching rate of up-and-down conductor indirect continued use can be attained, and equalization of the path of each up-and-down conductor indirect continued use and height can be attained by extension.

[0146]Since a conductor indirect continued use projection has two or more kinds of different height according to the wiring circuit board of claim 25, it becomes possible to laminate convenient to fields where splicing-machine styles differ, such as a plane of composition with a level difference, or copper paste, a copper pattern side.

[0147]Since it is made for a conductor indirect continued use projection to have two or more kinds of different diameters held according to the wiring circuit board of claim 26. The projection along which a high current passes according to the current along which it passes can enlarge a path, and the projection along which a small current passes can make a path small, Since the path is large, there is no possibility that the problem that a projection monopolizes area vainly may arise in big current flowing into the projection of a small path, a voltage drop arising, Joule heat not occurring, or only small current flowing.

[0148]Since the wiring circuit board of claim 27 has the spacer formed in the same height with the same material as an up-and-down conductor indirect continued use projection, it can fix the interval of a base material and a metal layer with this spacer, and can improve impedance control nature. This spacer is grounded and it can use for an electrostatic shield.

[0149]Since the manufacturing method of the wiring circuit board of claim 28 forms a spacer at the same process as an up-and-down conductor indirect continued use projection, it can form the wiring circuit board of claim 27 which can secure the interval of a base material and a metal layer with this spacer, without increasing a process.

[0150]Since the wiring circuit board of claim 29 has a recognition mark, it can succeed in recognition of alignment or a model by this recognition mark.

[0151]Since the manufacturing method of the wiring circuit board of claim 30 forms a recognition mark at the same process as the above-mentioned up-and-down conductor indirect continued use projection, it can obtain the wiring circuit board of claim 29 in which the recognition mark was formed, without increasing a routing counter.

[0152]According to the wiring circuit board of claim 31, on both the surfaces of the circuit board which the through hole which electrically connects between the conductor circuits of up—and—down both the surfaces of an insulating base is formed, and serves as a core. Another circuit board formed in the field by the side of projection formation of the wiring circuit which has the up—and—down conductor indirect continued use projection which consisted of metal layers and was formed selectively after the insulating layer had penetrated by this up—and—down conductor indirect continued use projection, In the wiring circuit board laminated in the state where the tip of the up—and—down conductor indirect continued use projection is connected to the wiring circuit which consists of the above—mentioned metal layer, since the above—mentioned up—and—down conductor indirect continued use projection and the above—mentioned wiring circuit connected via conductive paste, solder, or a precious—metals layer, The electrical link nature between the circuit boards and the reliability of connection can be improved being integrated highly with a build up.

[0153]The circuit board which serves as the above-mentioned core according to the manufacturing method of the wiring circuit board of claim 32, Since conductive paste or a

precious—metals layer is formed in the surface of the metal layer which accomplishes the wiring circuit of the circuit board which serves as this core beforehand before laminating another circuit board on both the surface, The wiring circuit board of claim 31 which improved the electrical link nature between the circuit boards and the reliability of connection can be obtained being integrated highly with a build up.

[0154]To the metal layer in which the up-and-down conductor indirect continued use projection which changes from the same metal as it to the metal layer used as a conductor circuit is other than the above-mentioned metal layer used as another conductor circuit laminated via the interlayer insulation film by what formed selectively according to the wiring circuit board of claim 33. Since the solder, conductive paste, or the noble metal film which touches the above-mentioned up-and-down conductor indirect continued use projection was provided, this metal layer and a projection can be connected via this solder, conductive paste, or a noble metal film, and electrical link nature in the meantime can be made good.

[0155]Since the bigger hole than the path in the crowning of the above-mentioned up-and-down conductor indirect continued use projection of the metal layer which accomplishes the conductor circuit according to above, and this projection into a corresponding portion was provided according to the wiring circuit board of claim 34, the crowning of the projection — this hole — it is deeply buried in the solder which fills inside, conductive paste, or a noble metal film, and connectivity can be made more into fitness.

[0156]According to the wiring circuit board of claim 35, the up-and-down conductor indirect continued use projection which changes from the same metal as it to the metal layer which accomplishes a conductor circuit to the metal layer which accomplishes the conductor circuit laminated via the interlayer insulation film by what formed selectively. Since the solder, conductive paste, or the noble metal film which touches the above-mentioned up-and-down conductor indirect continued use projection was provided, a metal layer and a projection can be connected via this solder, conductive paste, or a noble metal film, and electrical link nature in the meantime can be made good.

[0157]According to the manufacturing method of the wiring circuit board of claim 36, via a layer insulation layer to the up-and-down conductor indirect continued use projection formation side of what the up-and-down conductor indirect continued use projection which comprises the metal with this same metal layer formed selectively on the metal layer used as a conductor circuit, Since what formed solder, conductive paste, or a noble metal film corresponding to the above-mentioned up-and-down conductor indirect continued use projection on the metal layer used as a conductor circuit other than the above-mentioned conductor circuit is laminated, the wiring circuit board of claims 34 and 35 can be obtained.

[0158] Since it is tinged with conductivity with the welding pressure which the interlayer insulation film receives even if it intervenes between a projection and a metal layer, since the anisotropic conducting film was used for the wiring circuit board of claim 37 as an interlayer insulation film, it can electrically connect between a projection and metal layers certainly.

[Translation done.]

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1](A) – (G) is a sectional view showing process [of a 1st embodiment of the manufacturing method of this invention wiring circuit board] (A) – (G) in order.

[Drawing 2](H) – (K) is a sectional view showing process [of a 1st embodiment of the above] (H) – (K) in order.

[Drawing 3](A) - (F) is a sectional view showing a 2nd embodiment of the manufacturing method of this invention wiring circuit board at process order.

[Drawing 4](A) – (C) is a sectional view showing a 3rd embodiment of the manufacturing method of this invention wiring circuit board at process order.

[Drawing 5](A) – (G) is a sectional view showing process [of a 4th embodiment of the manufacturing method of this invention wiring circuit board] (A) – (G) in order.

[Drawing 6](H) and (I) are the sectional views showing the process (H) of a 5th embodiment of the above – (I) in order.

[Drawing 7](A) – (H) is a sectional view showing process [of a 6th embodiment of the manufacturing method of this invention wiring circuit board] (A) – (H) in order.

[Drawing 8] – (K) (I) – process (I) of a 6th embodiment of the manufacturing method of this invention wiring circuit board – it is a sectional view showing – (K) in order.

[Drawing 9](A) – (E) is a sectional view showing a 7th embodiment of this invention wiring circuit board at process order.

[Drawing 10](A) and (B) — the up-and-down conductor indirect continued use projection of this invention wiring circuit board — each — it is a sectional view showing another example.

Drawing 11 It is a perspective view showing the important section of the embodiment which has arranged the projection of this invention wiring circuit board on each intersection of a lattice.

[Drawing 12]It is a perspective view showing the embodiment arranged so that the welding pressure which each projection receives at the time of lamination of this invention wiring circuit board may become uniform for every projection.

<u>Drawing 13</u>In order to make uniform the height of an up-and-down conductor indirect continued use projection of this invention wiring circuit board, and a path, it is a sectional view showing the embodiment which provided the straw-man projection for making an etching rate uniform.

[Drawing 14](A) - (D) provided the straw-man projection -- another -- each -- it is a top view showing another embodiment.

[Drawing 15] It is a sectional view showing the embodiment made to correspond to the plane of composition which makes the up-and-down conductor indirect continued use projection from which the height of this invention wiring circuit board differs intermingled, and has a level difference.

[Drawing 16](A) and (B) show the same material as the projection of this invention wiring circuit board, and the embodiment which formed the spacer of height, (A) is a perspective view and (B) is a sectional view.

[Drawing 17] It is a sectional view showing the embodiment which made the up-and-down conductor indirect continued use projection from which the path of this invention wiring circuit

board differs intermingled.

[Drawing 18](A) – (C) shows the embodiment for which the recognition mark which consists of the same material as the projection of this invention wiring circuit board was provided, and the thing of (B) is a top view of another recognition mark in which (A) differs in a perspective view, (B) differs in the top view of a recognition mark, and (C) differs in a pattern.

[Drawing 19](A) - (D) is a sectional view showing an 8th embodiment of the manufacturing method of this invention wiring circuit board at process order.

[Drawing 20](A) – (C) is what shows the example to which it was presupposed that a bigger hole than the path of this projection crowning is formed in the projection of a conductor circuit, and a corresponding portion, The top view showing the shape of a portion where (A) is connected with a sectional view and (B) is connected with the projection of a conductor circuit, (C) is a sectional view showing the example which grinds the surface and removes the portion on the conductor circuit of this layer after formation of the layer which consists of conductive paste, solder, or the precious metals, and to which it was made for conductive paste, solder, or the precious metals to exist only in the above–mentioned hole.

[Drawing 21](A) - (C) is a sectional view showing a 9th embodiment of the manufacturing method of this invention wiring circuit board at process order.

[Drawing 22] It is a sectional view showing the embodiment using the anisotropic conducting film as an interlayer insulation film of this invention wiring circuit board.

[Drawing 23](A) – (F) is for explaining one conventional example about the wiring circuit board for high density assembly, and is a sectional view showing process [of the manufacturing method of a wiring circuit board] (A) – (F) in order.

[Drawing 24]It is a sectional view showing the process (G) of the manufacturing method of the wiring circuit board of the above-mentioned conventional example – (I) in order.

[Drawing 25](A) – (G) is for explaining another conventional example about the wiring circuit board for high density assembly, and is a sectional view showing the manufacturing method of a wiring circuit board at process order (A) – (G).

[Description of Notations]

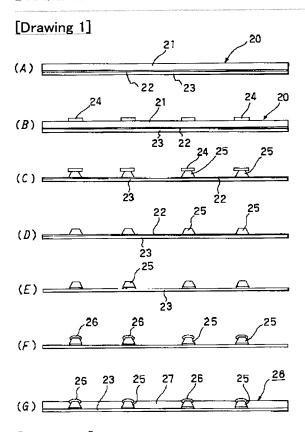
20 ... A base material, 21, 21a ... The metal layer for projection formation (copper layer), 22 ... An etching barrier layer, 23 ... The metal layer for conductor circuit formation (copper foil), 25 ... A projection, 26 ... Conductive paste, 27 ... Interlayer insulation film, 28 ... A layered product, 29 ... The metal layer for conductor circuit formation (copper foil), and 30 ... Layered product, 31, 32 ... A conductor circuit, 33, 33a ... A wiring circuit board, 35 ... Conductor circuit, 36 ... A wiring circuit board, 37 ... The mask and projection covering solder plate film for projection formation, 40 [... Insulator layer,] ... An insulator layer, 41 ... An opening, 42 ... A conductor circuit, 43 44 ... An opening, 45 ... A protuberance form terminal, 46, 47 ... Wiring circuit board, 48 ... An LSI chip, 51 ... Base material (metal layer which consists of copper), 53, 57 ... An up-and-down conductor indirect continued use projection, 54 ... Conductive paste, Solder or a noble metal film, 55 ... An interlayer insulation film, 55a ... The anisotropic conducting film which accomplishes an interlayer insulation film, 56 [... A recognition mark, 70 / ... The wiring circuit board of a core 72 / ... A metal layer, 72a / ... A hole, 73 / ... A through hole, 74 / ... Conductive paste, solder, or noble metal film.] ... A metal layer, 58 ... A straw-man projection, 61 ... A spacer, 63

* NOTICES *

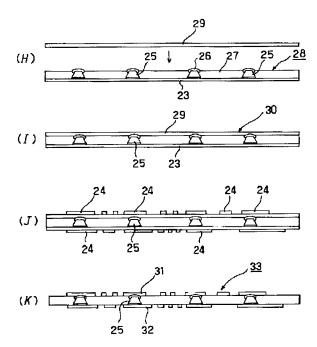
JPO and INPIT are not responsible for any damages caused by the use of this translation.

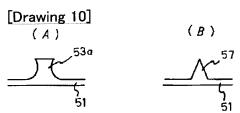
- 1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

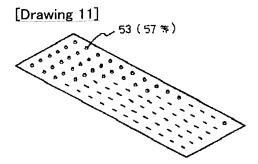
DRAWINGS

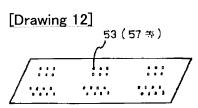


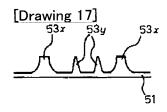
[Drawing 2]



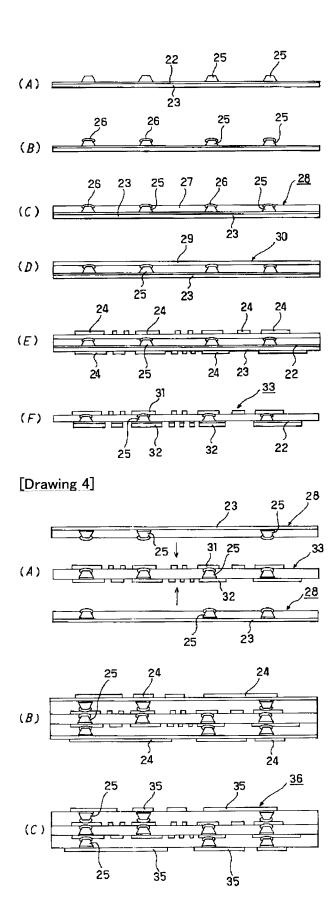




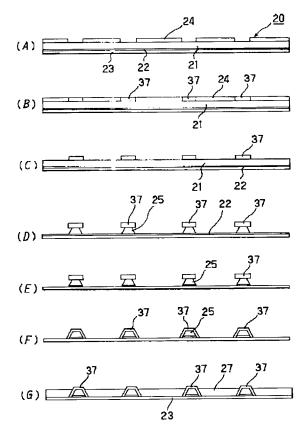


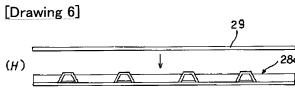


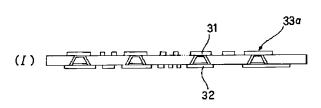
[Drawing 3]

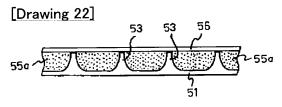


[Drawing 5]

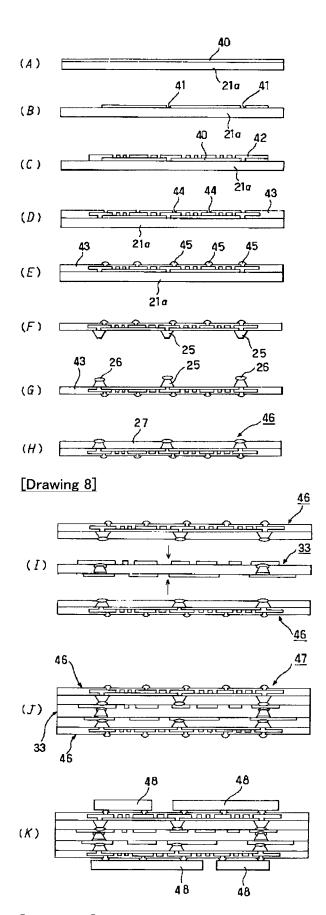






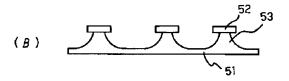


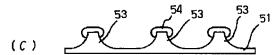
[Drawing 7]

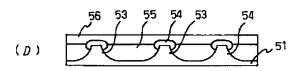


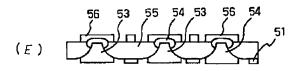
[Drawing 9]

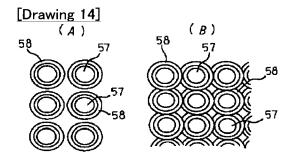


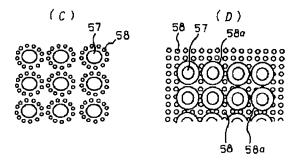


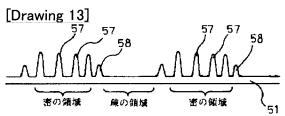




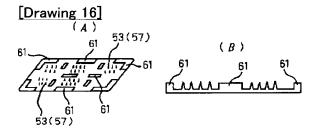


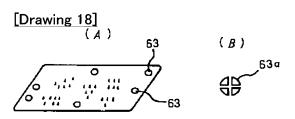






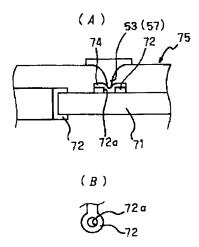
[Drawing 15] 54a 100 54 54 54 54a 53h 53l 60 54a

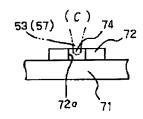


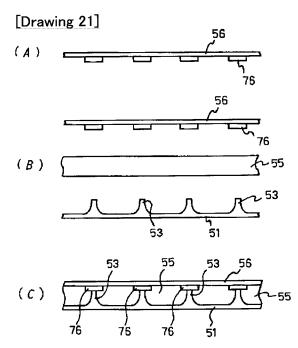




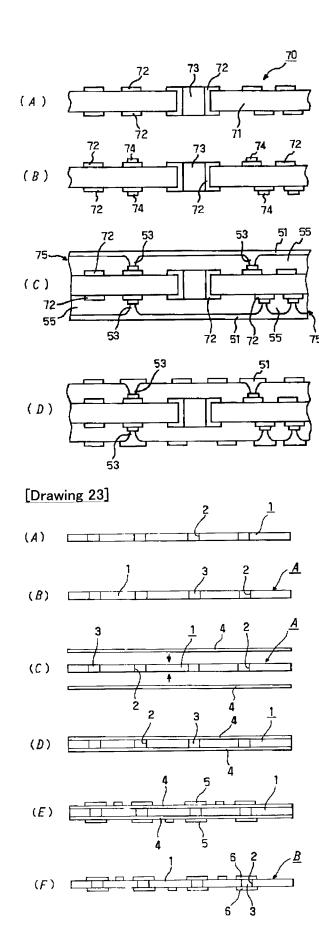
[Drawing 20]



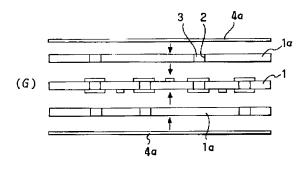


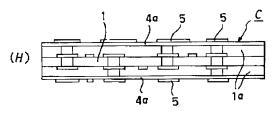


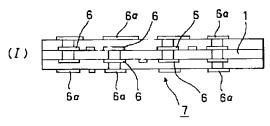
[Drawing 19]



[Drawing 24]



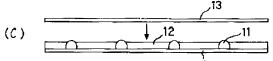


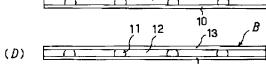


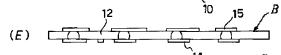
[Drawing 25]

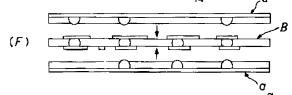


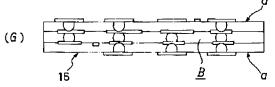












[Translation done.]

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号 特開2001-326459 (P2001-326459A)

(43)公開日 平成13年11月22日(2001.11.22)

(51) Int.Cl.7		識別記号		FΙ			テーマコート ゙(参考)				
H05K	3/46			H0	5 K	3/46		В	5 E 3	17	
								G	5 E 3 3	3 8	
								N	5 E 3	3 9	
H01L	23/12					1/02		R	5 E 3 4	4 3	
H05K	1/02					1/11		N	5 E 3 4	5 E 3 4 6	
		‡	審查請求	未請求	請求	項の数34	OL	(全 47 頁)	最終到	ミに続く	
(21)出願番号		特顧2000-142658(P2000-142658)		(71) 出願人 598023090							
						株式会	社ノー	ス			
(22)出顧日		平成12年 5 月16日 (2000. 5. 16			東京都	豊島区	南大塚三丁	132番1号			
				(72)	発明者	飯島 1	朝雄				
						東京都	豊島区	南大塚三丁	37番5号	株式	
						会社ノ	ース内				
				(72)	発明者	大沢	正 行				
						東京都	豊島区	南大塚三丁	37番5号	株式	
				ŀ		会社ノ	ース内				
				(74)	代理人	100082	979				

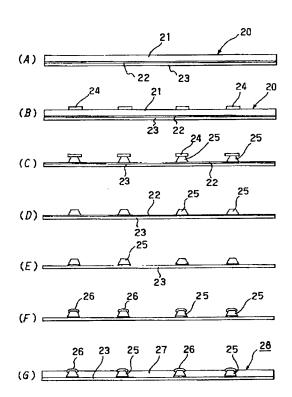
最終頁に続く

(54) 【発明の名称】 配線回路基板とその製造方法

(57) 【要約】

【課題】 製造過程で曲がり、折れ、寸法の狂いが生じないようにし、製造過程における寸法の安定性を高めることにより上下導体回路間の接続の確実性を高め、上下導体回路間接続手段のコスト低減を図る。

【解決手段】突起形成用銅層21上に別の金属から成るエッチングバリア層22を介して導体回路形成用銅箔23を形成したものを用意し、突起形成用銅層21を、エッチングバリア層22を侵さないエッチング液により選択的にエッチングすることにより突起25を形成し、エッチングバリア層22を突起25をマスクとして導体回路を成す銅箔23を侵さないエッチング液で除去し、銅箔23の突起形成側の面に層間絶縁膜27を形成して突起25を導体回路に接続された層間接続手段とする。



弁理士 尾川 秀昭

【特許請求の範囲】

【請求項1】 導体回路となる金属層上に、該金属層と は別の金属から成るエッチングバリア層を介して金属か ら成る突起が、選択的に形成され、

上記導体回路の上記突起が形成された側の面に層間絶縁 層が形成され、

上記突起が上記絶縁層を貫通して上記導体回路となる金 属層と他との層間接続手段を成していることを特徴とす る配線回路基板。

【請求項2】 上記突起の表面に表面処理剤として導電 10 性ペースト材料がコーティングされたことを特徴とする 請求項1記載の配線回路基板。

【請求項3】 突起形成用の金属層上にそれとは別の金 属から成るエッチングバリア層を形成し、該エッチング バリア層上に導体回路となる金属層を形成したものを用 意する工程と、

上記突起形成用の金属層を、上記エッチングバリア層を 侵さないエッチング液により選択的にエッチングするこ とにより突起を形成する工程と、

上記エッチングバリア層のみを上記突起をマスクとして 20 上記導体回路を成す金属層を侵さないエッチング液で除 去する工程と、

上記導体回路を成す金属層の上記突起形成側の面に層間 絶縁用の絶縁層を形成して該突起を上記導体回路に接続 された層間接続手段とする工程と、

を有することを特徴とする配線回路基板の製造方法。

【請求項4】 突起形成用の金属層上にそれとは別の金 属から成るエッチングバリア層を形成し、該エッチング バリア層上に導体回路となる金属層を形成したものを用 意する工程と、

上記突起形成用の金属層を、上記エッチングバリア層を 侵さないエッチング液により選択的にエッチングするこ とにより突起を形成する工程と、

上記導体回路を成す金属層の上記突起形成側の面に層間 絶縁用の絶縁層を形成して該突起を上記導体回路に接続 された層間接続手段とする工程と、

上記導体回路となる上記エッチングバリア層上の金属層 を該エッチングバリア層と共にエッチングマスク層をマ スクとする選択エッチングにより除去することによって 導体回路を形成する工程と、

を有することを特徴とする配線回路基板の製造方法。

【請求項5】 上記突起形成用の金属層を選択的にエッ チングして上記突起を形成する際に、エッチングマスク として金属層を用い、

上記突起の形成後においても上記エッチングマスクとし て用いた金属層を残存させてその金属層で突起表面を全 面的に覆う状態にすることを特徴とする請求項3又は4 記載の配線回路基板の製造方法。

請求項1記載の配線回路基板の上記突起 【請求項6】 及び上記層間絶縁膜が形成された側の面に、上記導体回 50 ることを特徴とする配線回路基板。

路とは別の導体回路を形成する導体回路形成用の金属箔 を積層して加圧加熱することにより一体化し、

その後、上記導体回路形成用の金属層及び導体回路形成 用の金属箔を選択的にエッチングすることにより両面に 導体回路を形成することを特徴とする配線回路基板の製 造方法。

【請求項7】 請求項6の配線回路基板の製造方法によ り製造された第1の配線回路基板と、導体回路形成用金 属層上に、該金属層とは別の金属から成るエッチングバ リア層を介して金属から成る突起が、選択的に形成さ れ、上記導体回路の上記突起が形成された側の面に層間 絶縁層が形成され、上記突起が上記絶縁層を貫通して上 記導体回路となる金属層と他との層間接続手段を成して いる2個の第2の配線回路基板を用意し、

上記第1の配線回路基板の両面に、上記2個の第2の配 線回路基板を、この配線回路基板の突起及び層間絶縁膜 の形成された側の面が内側を向くようにサンドイッチ状 に重ねて積層して加圧加熱することにより一体化し、

上記一体化されたものの両面に位置する2つの導体回路 形成用金属層を選択的にエッチングすることにより両面 に導体回路を形成することを特徴とする配線回路基板の 製造方法。

【請求項8】 一層又は多層の導体回路の一方の主面に 開口を有した絶縁層を介して導体形成用金属層からなり 上記開口を通じて上記導体回路と電気的に接続された突 起を形成し上記絶縁層の該突起が形成された側に層間絶 縁膜を形成した2個の配線回路基板を、突起及び層間絶 縁膜が形成された側が内側を向くように直接に又は配線 回路基板を介して積層加圧されて一体化されたことを特 徴とする配線回路基板。

【請求項9】 一層又は多層の導体回路の一方の主面に 開口を有した絶縁層を介して導体回路形成用金属層から なり上記開口を通じて上記導体回路と電気的に接続され た突起を形成し上記絶縁層の該突起が形成された側に層 間絶縁膜を形成した2個の配線回路基板を用意し、

上記2個の配線回路基板を上記突起及び層間絶縁膜が形 成された側が内側を向くようにして直接に又は別の配線 回路基板を介して積層加圧して一体化することを特徴と する配線回路基板の製造方法

【請求項10】 請求項8に記載された配線回路基板の 40 両面にLSIチップ若しくはパッケージを搭載されてな ることを特徴とする配線回路基板。

【請求項11】 導体回路を成す金属層上に、該金属層 とは同じ金属から成る上下導体間接続用突起が、選択的 に形成され、

上記導体回路の上記突起が形成された側の面に層間絶縁 層が形成され、

上記上下導体間接続用突起が上記絶縁層を貫通して上記 導体回路となる金属層と他との層間接続手段を成してい

-2-

【請求項12】 第1の導体回路を成す金属層上に、該金属層とは同じ金属から成る上下導体間接続用突起が、 選択的に形成され、

上記導体回路の上記突起が形成された側の面に層間絶縁 層が該突起に貫通された状態で形成され、

上記突起及び上記層間絶縁層の表面に金属層からなる第 2の導体回路が形成され、

上記第1と第2の導体回路が上記突起を介して電気的に 接続されたことを特徴とする配線回路基板。

【請求項13】 上記第2の導体回路を成す金属層の上 10 記上下導体間接続用突起と対応する部分に該突起の頂部 における径よりも小さな径の孔が形成されてなることを 特徴とする請求項12記載の配線回路基板。

【請求項14】 上記突起が槍状に形成されたことを特 徴とする請求項11、12又は13記載の配線回路基 板。

【請求項15】 上記突起がコニーデ状に形成されたことを特徴とする請求項11、12又は13記載の配線回路基板。

【請求項16】 上記突起が鼓状に形成されたことを特徴とする請求項11、12又は13記載の配線回路基板。

【請求項17】 上記突起の表面が粗化或いはつぶメッキされたことを特徴とする請求項11、12、13、14、15又は16記載の配線回路基板。

【請求項18】 突起が銅からなり、その表面が電解クロメート処理されてなることを特徴とする請求項11、12、13、14、15、16又は17記載の配線回路基板。

【請求項19】 導体回路を成す金属層と突起を形成するための金属板を用意し、その一方の表面に選択的にマスク膜を形成する工程と、

上記マスク膜をマスクとして上記金属板をハーフエッチングすることにより導体回路となる金属層とその上記一方の表面に一体に選択的に形成された突起を形成する工程と、

上記導体回路となる金属層の上記突起が形成された側の 表面に層間絶縁層を介して金属層を積層する工程と、

上記絶縁層の両方の表面の金属層を同時又は異時に選択 的にパターニングすることにより配線膜を形成する工程 40 と、

を有することを特徴とする配線回路基板の製造方法。

【請求項20】 上記上下導体間接続用突起とそれに接続される上記金属層との間に異方性導電層を介在させたことを特徴とする請求項12又は13記載の配線回路基板の製造方法。

【請求項21】 金属層を積層する前に、上記突起と該 金属層との間に異方性導電膜を介在させる工程を有する ことを特徴とする請求項19記載の配線回路基板の製造 方法。 【請求項22】 金属層の表面に多数の金属からなる導
*問辞结用空起を一定の問題をおいて配列された格子の

体間接続用突起を一定の間隔をおいて配列された格子の 各交点上に配置し、

上記金属層の上記導体間接続用突起が形成された表面上 に層間絶縁層を該導体間接続用突起に貫通された状態で 設け.

上記層間絶縁層の上記上下導体間接続用突起を含む表面 に金属層を形成してなることを特徴とする配線回路基 板

10 【請求項23】 金属層の表面に多数の金属からなる導 体間接続用突起を配置し、

上記金属層の上記導体間接続用突起が形成された表面上 に層間絶縁層を該突起に貫通された状態で設け、

上記層間絶縁層の上記導体間接続用突起を含む表面に上 記金属層とは別の金属層を形成してなる配線回路基板で あって、

上記各上下導体間接続用突起を、上記基板両面から加圧 したとき各上下導体間接続用突起が均一な加圧力を受け るように配置してなることを特徴とする配線回路基板。

20 【請求項24】 金属層の表面に多数の金属からなる導 体間接続用突起を配置し、

上記金属層の上記導体間接続用突起が形成された表面上 に層間絶縁層を該突起に貫通された状態で設け、

上記層間絶縁層の上記導体間接続用突起を含む表面に上 記金属層とは別の金属層を形成してなる配線回路基板で あって、

上記上下導体間接続用突起の周辺又は上下導体間が密集 した密集領域の周辺に上下導体間接続用突起よりも背の 小さなダミー突起を配置してなることを特徴とする配線 回路基板。

【請求項25】 金属層の表面に多数の金属からなる導体間接続用突起を配置し、

上記金属層の上記導体間接続用突起が形成された表面上 に層間絶縁層を該突起に貫通された状態で設け、

上記層間絶縁層の上記導体間接続用突起を含む表面に上 記金属層とは別の金属層を形成してなる配線回路基板で あって、

上下導体間接続用突起が複数通りの異なる高さを持つよ うにされたことを特徴とする配線回路基板

) 【請求項26】 金属層の表面に多数の金属からなる導体間接続用突起を配置し、

上記金属層の上記導体間接続用突起が形成された表面上 に層間絶縁層を該突起に貫通された状態で設け、

上記層間絶縁層の上記導体間接続用突起を含む表面に上 記金属層とは別の金属層を形成してなる配線回路基板で あって、

上下導体間接続用突起が複数通りの異なる径を持つよう にされたことを特徴とする配線回路基板

【請求項27】 金属層の表面に多数の金属からなる導 50 体間接続用突起を配置し、

-3-

上記金属層の上記導体間接続用突起が形成された表面上 に層間絶縁層を該突起に貫通された状態で設け、

上記層間絶縁層の上記導体間接続用突起を含む表面に上 記金属層とは別の金属層を形成してなる配線回路基板で あって、

上下導体間接続用突起と同じ材料で同じ高さで形成され たスペーサを有することを特徴とする配線回路基板

【請求項28】 金属層の表面に多数の金属からなる導体間接続用突起を配置し、

上記金属層の上記導体間接続用突起が形成された表面上 に層間絶縁層を該突起に貫通された状態で設け、

上記層間絶縁層の上記導体間接続用突起を含む表面に上 記金属層とは別の金属層を形成してなり、

上下導体間接続用突起と同じ材料で同じ高さで形成されたスペーサを有する配線回路基板の製造方法であって、 上記上下導体間接続用突起と同じ工程でスペーサを形成することを特徴とする配線回路基板の製造方法。

【請求項29】 金属層の表面に多数の金属からなる導体間接続用突起を配置し、

上記金属層の上記導体間接続用突起が形成された表面上 20 に層間絶縁層を該突起に貫通された状態で設け、

上記層間絶縁層の上記導体間接続用突起を含む表面に上 記金属層とは別の金属層を形成してなる、

上記上下導体間接続用突起と同じ材料で同じ高さに形成 された認識マークを有することを特徴とする配線回路基 板。

【請求項30】 金属層の表面に多数の金属からなる導体間接続用突起を配置し、上記金属層の上記導体間接続用突起が形成された表面上に層間絶縁層を該突起に貫通された状態で設け、上記層間絶縁層の上記導体間接続用突起を含む表面に上記金属層とは別の金属層を形成してなり、上記上下導体間接続用突起と同じ材料で同じ高さに形成された認識マークを有する配線回路基板の製造方法であって、

上記上下導体間接続用突起と同じ工程で認識マークを形成することを特徴とする配線回路基板の製造方法。

【請求項31】 絶縁性樹脂からなるベースの上下両表面に金属層からなる配線回路が形成され、上記両表面の配線間を電気的に接続するスルーホールが上記ベースを成す絶縁性樹脂に形成されたコアとなる回路基板と、上記回路基板の両表面に、それぞれ、金属層からなり選択的に形成された上下導体間接続用突起を有する配線回路の突起形成側の面に絶縁層が該上下導体間接続用突起によって貫通された状態で形成された別の回路基板を、その上下導体間接続用突起の先端が上記金属層からなる配線回路に接続される状態で積層した配線回路基板であって、

上記上下導体間接続用突起と上記配線回路とが導電ペースト又は貴金属層を介して接続されたことを特徴とする 配線回路基板。 6

【請求項32】 絶縁性樹脂からなるベースの上下両表面に金属層からなる配線回路が形成され、上記両表面の配線間を電気的に接続するスルーホールが上記ベースを成す絶縁性樹脂に形成されたコアとなる回路基板と、該回路基板の両表面に、それぞれ、金属層からなり選択的に形成された上下導体間接続用突起を有する配線回路の突起形成側の面に絶縁層が該上下導体間接続用突起によって貫通された状態で形成された別の回路基板を、その上下導体間接続用突起の先端が上記金属層からなる配線回路に導電ペースト又は貴金属層を介して接続された状態で積層された配線回路基板の製造方法であって、

上記コアとなる回路基板と、その両表面に別の回路基板 を積層する前に、予め該コアとなる回路基板の配線回路 を成す金属層の表面に、導電ペースト又は貴金属層を形成しておくことを特徴とする配線回路基板の製造方法。

【請求項33】 導体回路を成す金属層上に、該金属層 とは同じ金属から成る上下導体間接続用突起が、選択的 に形成され、

上記導体回路の上記上下導体間接続用突起が形成された の 側の面に層間絶縁層が該上下導体間接続用突起によって 貫通された状態で形成され、

上記層間絶縁層上に、上記導体回路とは別の導体回路を成す金属層の一表面に上記上下導体間接続用突起と対応して半田、導電ペースト又は貴金属膜が形成されたものの上記一表面が、その半田、導電ペースト又は貴金属膜に上記上下導体間接続用突起が接続されるように積層されてなることを特徴とする配線回路基板。

【請求項34】 上記別の導体回路を成す金属膜の上記上下導体間接続用突起と対応と対応する部分に大きい孔 30 を有することを特徴とする請求項33記載の配線回路基板。

【請求項35】 導体回路を成す金属層上に、該金属層 とは同じ金属から成る上下導体間接続用突起が、選択的 に形成され、

上記導体回路の上記上下導体間接続用突起が形成された 側の面に層間絶縁層が該上下導体間接続用突起によって 貫通された状態で形成され、

上記層間絶縁層上に、上記導体回路とは別の導体回路を成す金属層の一表面に上記上下導体間接続用突起と対応して半田、導電ペースト又は貴金属膜が形成されたものの上記一表面が、その半田、導電ペースト又は貴金属膜に上記上下導体間接続用突起が接続されるように積層されてなることを特徴とする配線回路基板。

【請求項36】 導体回路を成す金属層上に、該金属層とは同じ金属から成る上下導体間接続用突起が選択的に形成され、上記導体回路の上記上下導体間接続用突起が形成された側の面に層間絶縁層が該上下導体間接続用突起によって貫通された状態で形成され、上記層間絶縁層上に、上記導体回路とは別の導体回路を成す金属層の一表面に上記上下導体間接続用突起と対応して半田、導電

ペースト又は貴金属膜が形成したものの上記一表面が、 その半田、導電ペースト又は貴金属膜に上記上下導体間 接続用突起が接続されるように積層されてなる配線回路 基板の製造方法において、

導体回路となる金属層上に、該金属層とは同じ金属から成る上下導体間接続用突起が選択的に形成したものの上下導体間接続用突起形成側に、層間絶縁層を介して、上記導体回路とは別の導体回路となる金属層上に上記上下導体間接続用突起に対応して半田、導電ペースト又は貴金属膜を印刷したものの該半田、導電ペースト又は貴金 10 属膜形成側を当てて加圧することにより、上記各上下導体間接続用突起が上記層間絶縁層を突き破って対応する半田、導電ペースト又は貴金属膜に接続された状態を形成して積層することを特徴とする配線回路基板の製造方法

【請求項37】 金属層に上下導体間接続用突起を形成 したものに層間絶縁膜を介して導体回路を成す或いは導 体回路となる金属層、又は回路基板を積層した配線回路 基板において、

上記層間絶縁膜として異方性導電膜を用いたことを特徴 20 とする配線回路基板。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、例えばIC、LS I等の電子デバイス実装用の配線回路基板、特に高密度 実装を実現できる配線回路基板と、その製造方法に関す る。

[0002]

り形成する。

【従来の技術】図23(A) \sim (F)及び図24(G) \sim (I)は高密度実装用配線回路基板に関する一つの従 30来例を説明するためのもので、配線回路基板の製造方法を工程順(A) \sim (I)に示す断面図である。

【0003】 (A) 先ず、 $25\sim100\mu$ m程度の厚さの絶縁シートからなる絶縁ベース1を用意し、図23 (A) に示すように、該絶縁シート1に層間接続用の孔2をパンチング、ドリルにより或いはレーザー加工によ

(B) 次に、図23 (B) に示すように、上記孔2を導電性ペースト (例えば銀或いは銅等を主材料とする。) 3により例えば印刷法で充填する。これにより、絶縁べ 40 ース1は孔2、2、・・・が導電性ペースト3により充填された半硬化状態のシートAになる。

【0004】(C)、(D)次に、図23(C)に示すように、上記シートAの両面に例えば銅からなる金属箔4、4を臨ませ、図23(D)に示すようにその金属箔4、4を加圧加熱プレスで積層する。これにより両面に金属箔4、4が形成され、その間に絶縁シート1が存在し、孔2、2、・・・にて導電性ペースト3、3、・・・により上記両面の金属箔4・4間が電気的に接続された積層体が構成される。

(E) 次に、上記金属箔4、4上に形成すべき導体回路 と同じパターンを有するレジスト膜5、5を形成する。 図23 (E) はレジスト膜5、5形成後の状態を示す。

【0005】(F)次に、上記レジスト膜5、5をマスクとして上記金属箔4、4をエッチングすることにより図23(F)に示すように導体回路6、6を形成する。これにより両面に絶縁シート1により層間分離され、孔2内の導電性ペースト3により層間接続された導体回路6、6が形成された積層体Bが構成される。

(G)次に、図24(G)に示すように、上記積層体Bの両面に、孔2、2、・・・を有し、その孔2、2、・・・が導電性ペースト3、3、・・・で充填された絶縁シート1a、1aと金属箔4a、4aを重ね、その後、加圧プレスでこれらを積層する。この積層により形成された積層体をCとする。

【0006】(H)次に、図24(H)に示すように、 積層体Cの両面の金属箔4a、4a上にレジスト膜5、 5を選択的に形成する。

【0007】図25 (A) ~ (G) は高密度実装用配線回路基板に関する別の従来例を説明するためのもので、配線回路基板の製造方法を工程順(A)~(G)に示す断面図である。

(A) 例えば銅からなる金属箔(厚さ例えば $18\mu m$) 10を用意し、図25 (A) に示すように、該金属箔 1 0上に導電性の突起11、11、・・・を銅或いは銀等の導電性ペーストをメタル版を介して印刷により形成し、加熱硬化する。突起11、11、・・・の厚さは例えば100~ $300\mu m$ 程度である。

【0008】(B)次に、図25(B)に示すように、上記金属箔10の突起11、11、・・・が形成された面上に絶縁性の接着シート12を接着する。この接着シート12として記突起11、11、・・・の厚さよりも適宜薄いものを用いることより、上記突起11、11、・・・の頂部が接着シート12の表面から突出するようにする。この金属箔10に突起11、11、・・・を形成し、接着シート12をそれから突起11、11、・・・の頂部が突出するように接着した積層体Aが出来上がる。

【0009】(C)、(D)次に、図25(C)に示すように、上記金属箔10と同様の金属箔13を上記接着シート10の接着シート12表面上方に臨ませ、熱加圧プレス法により、図24(D)に示すように、金属箔13を接着シート12及び突起11、11、・・・上に積層する。Bはそれによりできた積層体である。

50 (E) 次に、上記積層体Bの両面の金属箔10、13上

残している。

にパターニングした例えばレジスト膜を形成し、該レジ スト膜をマスクとして上記金属箔10、13をエッチン グすることにより導体回路14、15を形成する。図2 5 (E) は導体回路形成後マスクとして用いたレジスト 膜を除去した状態を示す。

【0010】(F)次に、上記図25(B)に示す積層 体Aと同じ方法でつくられた積層体 a を二つ用意し、そ の二つの積層体a、aを、図25(F)に示すように、 上記積層体Bの両面に臨ませる。

(G) 次に、上記積層体Bをその両面側から積層体 a、 a でサンドイッチ状に挟んで上述した熱加圧プレス法に より加圧して積層し、図25 (G) に示すような配線回 路基板16が出来上がる。

[0011]

【発明が解決しようとする課題】ところで、図23、図 24に示した従来例には、第1に、絶縁シート1の孔2 を銀等の高価な金属を主材料とする導電性ペースト3で 埋めて層間接続に用いるので、コストアップに繋がると いう問題があった。特に、高密度化に伴い、孔2の配設 密度が増えるので、無視できないコストアップが生じ る。第2に、孔2を導電性ペースト3で埋める際に、孔 2以外の部分にも導電性材料が微量ながら付着し、特に 高湿下において絶縁抵抗が低下するという問題があっ た。

【0012】第3に、絶縁シート1に孔2、2、・・・ を形成した後加圧積層するときに、加わる圧力によりシ ート1が横方向に伸延され、孔2、2、・・・の位置ず れが生じ、補正を行って孔明けをしても高密度パターン においては補正しきれない場合が生じるという問題があ った。斯かる孔2の位置ずれは層間接続不良の原因にな 30 り看過できない重大な問題となり、特に高密度実装の配 線回路基板の場合には致命的となる。第4に、銅等から なる金属箔4、4と導電性ペースト3との接合の信頼性 が不充分であるという問題があった。即ち、孔2を埋め た導電性ペースト3は半硬化状になるように溶剤分を除 去するが、半硬化後の導電ペーストは溶剤分の除去等に より収縮し、体積が小さくなり、導電ペースト3の上下 両面が凹状になることが多い。その結果、金属箔4、4 との間に接合不良が生じやすく、歩留まり、信頼性が低 くなると言う問題があったのである。

【0013】次に、図25に示す従来例にも問題があっ た。第1に、突起11は高価な材料である導電性ペース トで形成するので、コストアップになるという問題があ った。第2に、突起11の導電性ペーストによる形成に は、スクリーン印刷法を用いる結果、導電性ペーストを 厚くすることに限界があり、その結果、突起11の形成 にスクリーン印刷を複数回繰り返すことが必要になる場 合が多い。そして、そのように印刷回数が多くなると、 位置ずれによる突起11の形状の変形が生じ易くなり、 延いては後における金属箔4との接続の信頼度が低くな 50 属層と他との層間接続手段を成していることを特徴とす

ると言う問題があるし、スクリーン印刷するときの位置 合わせ作業が非常に難しく、面倒で、熟練を要すると か、位置合わせ時間が長くなるという問題が生じる。こ のような傾向は、突起11の径が小さくなる程顕著であ る。因みに、直径が0.3mmの突起の場合、2回印刷 が必要であり、直径0.2mmの突起の場合、4回印刷 する必要がある。これはかなり面倒であり、生産性向上 の障害にもなり、高密度配線回路基板への対応に課題を

【0014】第3に、突起11、11、・・・の高さに ばらつきが生じやすいと言う問題があった。即ち、スク リーン印刷には、形成される膜の厚さを均一にすること が難しいので、当然にスクリーン印刷により形成した突 起11、11、・・・の高さにはばらつきが生じやす く、その結果、その厚さのばらつきにより、金属箔13 と突起11、11、・・・との接続が不良になるおそれ が生じ、歩留まり、信頼性が低くなるという問題があっ たのである。第4に、製造過程において配線回路基板の ベースとなる金属箔10が例えば18μmと薄く、上記 20 スクリーン印刷の際に、金属箔13側にしわ、変形、折 れ曲がり等が生じないように充分な注意が必要であり、 僅かなミスによる歩留まり低下を起こす可能性を有す る。これは当然のことながら、コストアップの原因とな り、看過できない問題となる。かといって、その金属箔 10を厚くしてベースの剛性を強くしようとすると、導 体回路のファインパターン化を妨げることになるという 問題に直面する。

【0015】また、上記各従来例に共通する問題点とし ては高密度化、即ち微小な層間接続には限界があり、一 つの従来例には孔径の微細化と導電ペーストの充填の難 しさのため、また、別の従来例ではバンプ印刷で微小径 になればなるほど印刷が難しくなり、200μm以下の 径は実際上作り得なかった。また、導電ペーストと銅箔 の間の接合強度が低く、パットオンビアとして使用しよ うとした場合、ビア状のパッド強度が充分でなく必要以 上に面積をとる必要があった。

【0016】本発明はこのような問題点を解決すべく為 されたものであり、製造過程において曲がり、折れ、変 形等が生じないようにし、製造過程における寸法の安定 性を高めることにより上下導体回路間の接続の確実性を 高め、上下導体回路間接続手段のコスト低減を図ること を目的とする。

[0017]

【課題を解決するための手段】請求項1の配線回路基板 は、導体回路となる導体回路形成用金属層上に、該金属 層とは別の金属から成るエッチングバリア層を介して金 属から成る突起が、選択的に形成され、上記導体回路の 上記突起が形成された側の面に層間絶縁層が形成され、 上記突起が上記絶縁層を貫通して上記導体回路となる金

る。

【0018】請求項2の配線回路基板は、請求項1記載 の配線回路基板において、上記突起の表面に表面処理剤 として導電性ペースト材料がコーティングされたことを 特徴とする。

【0019】請求項3の配線回路基板の製造方法は、突 起形成用の金属層上にそれとは別の金属から成るエッチ ングバリア層を形成し、該エッチングバリア層上に導体 回路となる金属層を形成したものを用意する工程と、上 記突起形成用の金属層を、上記エッチングバリア層を侵 さないエッチング液により選択的にエッチングすること により突起を形成する工程と、上記エッチングバリア層 のみを上記突起をマスクとして上記導体回路を成す金属 層を侵さないエッチング液で除去する工程と、上記導体 回路を成す金属層の上記突起形成側の面に層間絶縁用の 絶縁層を形成して該突起を上記導体回路に接続された層 間接続手段とする工程と、を有することを特徴とする。

【0020】請求項4の配線回路基板の製造方法は、突 起形成用の金属層上にそれとは別の金属から成るエッチ ングバリア層を形成し、該エッチングバリア層上に導体 20 回路となる金属層を形成したものを用意し、上記突起形 成用の金属層を、上記エッチングバリア層を侵さないエ ッチング液により選択的にエッチングすることにより突 起を形成し、上記導体回路を成す金属層の上記突起形成 側の面に層間絶縁用の絶縁層を形成して該突起を上記導 体回路に接続された層間接続手段とし、そして、上記導 体回路となる上記エッチングバリア層上の金属層を該エ ッチングバリア層と共にエッチングマスク層をマスクと する選択エッチングにより除去することによって導体回 路を形成することを特徴とする。

【0021】請求項5の配線回路基板の製造方法は、請 求項3又は4記載の配線回路基板の製造方法において、 上記ベースメタルからなる層を選択的にエッチングして 上記突起を形成する際に、エッチングマスクとして例え ば半田メッキ、銀メッキ、金メッキ或いはパラジウムメ ッキ等により形成した金属層を用い、上記突起の形成後 においても上記エッチングマスクとして用いた金属層を 残存させてその金属層で突起表面を全面的に覆う状態に することを特徴とする。

【0022】請求項6の配線回路基板の製造方法は、請 求項1の配線回路基板の上記突起及び上記層間絶縁膜が 形成された側の面に、上記導体回路とは別の導体回路形 成用の金属箔を積層して加圧することにより一体化し、 その後、導体回路形成用の金属層及び金属箔を選択的に エッチングすることにより両面に導体回路を形成するこ とを特徴とする。

【0023】請求項7の配線回路基板の製造方法は、請 求項6の配線回路基板の製造方法により製造された配線 回路基板の両面に、請求項1の配線回路基板を、この配 線回路基板の突起及び層間絶縁膜の形成された側が内側 50 れたことを特徴とする。

を向くようにサンドイッチ状に重ねて積層して加圧する ことにより一体化し、その一体化をされたものの両面に 位置する2個の金属層を選択的にエッチングすることに より両面に導体回路を形成することを特徴とする。

【0024】請求項8の配線回路基板、請求項9の配線 回路基板の製造方法は、一層又は多層の導体回路の一方 の主面に開口を有した絶縁層を介してベースメタルから なり、上記開口を通じて上記導体回路と電気的に接続さ れた突起を有し、上記絶縁層の該突起が形成された側に 10 層間絶縁膜を形成した2個の配線回路基板を、突起及び 層間絶縁膜が形成された側が内側を向くように直接に又 は配線回路基板を介して積層して加圧することにより一 体化してなる、或いは一体化する。

【0025】請求項10の配線回路基板は、請求項7の 配線回路基板の両面にLSIチップ若しくはパッケージ を搭載してなることを特徴とする。

【0026】請求項11の配線回路基板は、導体回路を 成す金属層上に、該金属層とは同じ金属から成る上下導 体間接続用突起が、選択的に形成され、上記導体回路の 上記突起が形成された側の面に層間絶縁層が形成され、 上記上下導体間接続用突起が上記絶縁層を貫通して上記 導体回路となる金属層と他との層間接続手段を成してい ることを特徴とする。

【0027】請求項12の配線回路基板は、第1の導体 回路を成す金属層上に、該金属層とは同じ金属から成る 突起が、選択的に形成され、上記導体回路の上記突起が 形成された側の面に層間絶縁層が該突起に貫通された状 態で形成され、上記突起及び上記層間絶縁層の表面に金 属層からなる第2の導体回路が形成され、上記第1と第 2の導体回路が上記突起を介して電気的に接続されたこ とを特徴とする。

【0028】請求項13の配線回路基板は、請求項12 の配線回路基板において、上記第2の導体回路を成す金 属層の上記上下導体間接続用突起と対応する部分に該突 起の頂部における径よりも小さな径の孔が形成されてな ることを特徴とする。

【0029】請求項14の配線回路基板は、請求項1 1、12又は13記載の配線回路基板において、上記突 起が槍状に形成されたことを特徴とする。

40 【0030】請求項15の配線回路基板は、請求項1 1、12又は13記載の配線回路基板において、上記突 起がコニーデ状(富士山状)に形成されたことを特徴と する。

【0031】請求項16の配線回路基板は、請求項1 1、12又は13記載の配線回路基板において、上記突 起が鼓状に形成されたことを特徴とする。

【0032】請求項17の配線回路基板は、請求項1 1、12、13、14、15又は16記載の配線回路基 板において、上記突起の表面が粗化或いはつぶメッキさ

20

30

13

【0033】請求項18の配線回路基板は、請求項1 1、12、13、14、15、16又は17記載の配線 回路基板において、突起が銅からなり、その表面が電解 クロメート処理されてなることを特徴とする。

【0034】請求項19の配線回路基板は、導体回路を成す金属層と突起を形成するための金属板を用意し、その一方の表面に選択的にマスク膜を形成する工程と、該マスク膜をマスクとして上記金属板をハーフエッチングすることにより導体回路となる金属層とその上記一方の表面に一体に選択的に形成された突起を形成する工程と、上記導体回路となる金属層の上記突起が形成された側の表面に層間絶縁層を該突起により貫通されるように形成する工程と、上記絶縁層及び突起の表面に金属層を形成する工程と、上記絶縁層の両方の表面の金属層を同時又は異時に選択的にパターニングすることにより配線膜を形成する工程と、を有することを特徴とする。

【0035】請求項20の配線回路基板は、請求項12 記載の配線回路基板において、上記上下導体間接続用突 起と上記金属層との間に異方性導電膜を介在させたこと を特徴とする。

【0036】請求項21の配線回路基板の製造方法は、 請求項19記載の配線回路基板の製造方法において、金 属層を積層する前に、上記突起と該金属層との間に異方 性導電膜を介在させる工程を有することを特徴とする。

【0037】請求項22の配線回路基板は、金属層の表面に多数の金属からなる導体間接続用突起を一定の間隔をおいて配列された格子の各交点上に配置し、上記金属層の上記導体間接続用突起が形成された表面上に層間絶縁層を該導体間接続用突起に貫通された状態で設け、上記層間絶縁層の上記上下導体間接続用突起を含む表面に金属層を形成してなることを特徴とする。

【0038】請求項23の配線回路基板は、金属層の表面に多数の金属からなる導体間接続用突起を配置し、上記金属層の上記導体間接続用突起が形成された表面上に層間絶縁層を該突起に貫通された状態で設け、上記層間絶縁層の上記導体間接続用突起を含む表面に上記金属層とは別の金属層を形成してなる配線回路基板であって、上記各上下導体間接続用突起を、上記基板両面から加圧したとき各上下導体間接続用突起が均一な加圧力を受けるように配置してなることを特徴とする。

【0039】請求項24の配線回路基板は、金属層の表面に多数の金属からなる導体間接続用突起を配置し、上記金属層の上記導体間接続用突起が形成された表面上に層間絶縁層を該突起に貫通された状態で設け、上記層間絶縁層の上記導体間接続用突起を含む表面に上記金属層とは別の金属層を形成してなる配線回路基板であって、上記上下導体間接続用突起の周辺又は上下導体間が密集した密集領域の周辺に上下導体間接続用突起よりも背の小さなダミー突起を配置してなることを特徴とする。

【0040】請求項25の配線回路基板は、金属層の表 50

面に多数の金属からなる導体間接続用突起を配置し、上記金属層の上記導体間接続用突起が形成された表面上に層間絶縁層を該突起に貫通された状態で設け、上記層間絶縁層の上記導体間接続用突起を含む表面に上記金属層とは別の金属層を形成してなる配線回路基板であって、上下導体間接続用突起が複数通りの異なる高さを持つよ

うにされたことを特徴とする。

【0041】請求項26の配線回路基板は、金属層の表面に多数の金属からなる導体間接続用突起を配置し、上記金属層の上記導体間接続用突起が形成された表面上に層間絶縁層を該突起に貫通された状態で設け、上記層間絶縁層の上記導体間接続用突起を含む表面に上記金属層とは別の金属層を形成してなる配線回路基板であって、上下導体間接続用突起が複数通りの異なる径を持つようにされたことを特徴とする。

【0042】請求項27の配線回路基板は、金属層の表面に多数の金属からなる導体間接続用突起を配置し、上記金属層の上記導体間接続用突起が形成された表面上に層間絶縁層を該突起に貫通された状態で設け、上記層間絶縁層の上記導体間接続用突起を含む表面に上記金属層とは別の金属層を形成してなる配線回路基板であって、上下導体間接続用突起と同じ材料で同じ高さで形成されたスペーサを有することを特徴とする。

【0043】請求項28の配線回路基板の製造方法は、金属層の表面に多数の金属からなる導体間接続用突起を配置し、上記金属層の上記導体間接続用突起が形成された表面上に層間絶縁層を該突起に貫通された状態で設け、上記層間絶縁層の上記導体間接続用突起を含む表面に上記金属層とは別の金属層を形成してなり、上下導体間接続用突起と同じ材料で同じ高さで形成されたスペーサを有する配線回路基板の製造方法であって、上記上下導体間接続用突起と同じ工程でスペーサを形成することを特徴とする。

【0044】請求項29の配線回路基板は、金属層の表面に多数の金属からなる導体間接続用突起を配置し、上記金属層の上記導体間接続用突起が形成された表面上に層間絶縁層を該突起に貫通された状態で設け、上記層間絶縁層の上記導体間接続用突起を含む表面に上記金属層とは別の金属層を形成してなり、上記上下導体間接続用突起と同じ材料で同じ高さに形成された認識マークを有することを特徴とする。

【0045】請求項30の配線回路基板の製造方法は、 金属層の表面に多数の金属からなる導体間接続用突起を 配置し、上記金属層の上記導体間接続用突起が形成され た表面上に層間絶縁層を該突起に貫通された状態で設 け、上記層間絶縁層の上記導体間接続用突起を含む表面 に上記金属層とは別の金属層を形成してなり、上記上下 導体間接続用突起と同じ材料で同じ高さに形成された認 識マークを有する配線回路基板の製造方法であって、上 記上下導体間接続用突起と同じ工程で認識マークを形成

15

することを特徴とする。

【0046】請求項31の配線回路基板は、絶縁性樹脂からなるベースの上下両表面に金属層からなる導体回路が形成され、上記両表面の配線間を電気的に接続するスルーホールが上記ベースを成す絶縁性樹脂に形成されたコアとなる回路基板と、上記回路基板の両表面に、それぞれ、金属層からなり選択的に形成された上下導体間接続用突起を有する配線回路の突起形成側の面に絶縁層が該上下導体間接続用突起によって貫通された状態で形成された別の回路基板を、その上下導体間接続用突起の先端が上記金属層からなる配線回路に接続される状態で積層した配線回路基板であって、上記上下導体間接続用突起と上記配線回路とが導電ペースト又は貴金属層を介して接続されたことを特徴とする。

【0047】請求項32の配線回路基板の製造方法は、 絶縁性樹脂からなるベースの上下両表面に金属層からな る配線回路が形成され、上記両表面の配線間を電気的に 接続するスルーホールが上記ベースを成す絶縁性樹脂に 形成されたコアとなる回路基板と、該回路基板の両表面 に、それぞれ、金属層からなり選択的に形成された上下 導体間接続用突起を有する配線回路の突起形成側の面に 絶縁層が該上下導体間接続用突起によって貫通された状 態で形成された別の回路基板を、その上下導体間接続用 突起の先端が上記金属層からなる配線回路に導電ペース ト又は貴金属層を介して接続された状態で積層された配 線回路基板の製造方法であって、上記コアとなる回路基 板と、その両表面に別の回路基板を積層する前に、予め 該コアとなる回路基板の配線回路を成す金属層の表面 に、導電ペースト又は貴金属層を形成しておくことを特 徴とする。

【0048】請求項33の配線回路基板は、導体回路を成す金属層上に、該金属層とは同じ金属から成る上下導体間接続用突起が、選択的に形成され、上記導体回路の上記上下導体間接続用突起が形成された側の面に層間絶縁層が該上下導体間接続用突起によって貫通された状態で形成され、上記層間絶縁層上に、上記導体回路とは別の導体回路を成す金属層の一表面に上記上下導体間接続用突起と対応して半田、導電ペースト又は貴金属膜が形成されたものの上記一表面が、その半田、導電ペースト又は貴金属膜に上記上下導体間接続用突起が接続されるように積層されてなることを特徴とする。

【0049】請求項34の配線回路基板は、請求項33 記載の配線回路基板において、上記別の導体回路を成す 金属膜の上記上下導体間接続用突起と対応と対応する部 分に大きい孔を有することを特徴とする。

【0050】請求項35の配線回路基板は、導体回路を成す金属層上に、該金属層とは同じ金属から成る上下導体間接続用突起が、選択的に形成され、上記導体回路の上記上下導体間接続用突起が形成された側の面に層間絶縁層が該上下導体間接続用突起によって貫通された状態

で形成され、上記層間絶縁層上に、上記導体回路とは別の導体回路を成す金属層の一表面に上記上下導体間接続用突起と対応して半田、導電ペースト又は貴金属膜が形成されたものの上記一表面が、その半田、導電ペースト又は貴金属膜に上記上下導体間接続用突起が接続されるように積層されてなることを特徴とする。

【0051】請求項36の配線回路基板の製造方法は、 導体回路を成す金属層上に、該金属層とは同じ金属から 成る上下導体間接続用突起が選択的に形成され、上記導 体回路の上記上下導体間接続用突起が形成された側の面 に層間絶縁層が該上下導体間接続用突起によって貫通さ れた状態で形成され、上記層間絶縁層上に、上記導体回 路とは別の導体回路を成す金属層の一表面に上記上下導 体間接続用突起と対応して半田、導電ペースト又は貴金 属膜が形成したものの上記一表面が、その半田、導電ペ ースト又は貴金属膜に上記上下導体間接続用突起が接続 されるように積層されてなる配線回路基板の製造方法に おいて、導体回路となる金属層上に、該金属層とは同じ 金属から成る上下導体間接続用突起が選択的に形成した ものの上下導体間接続用突起形成側に、層間絶縁層を介 して、上記導体回路とは別の導体回路となる金属層上に 上記上下導体間接続用突起に対応して半田、導電ペース ト又は貴金属膜を印刷したものの該半田、導電ペースト 又は貴金属膜形成側を当てて加圧することにより、上記 各上下導体間接続用突起が上記層間絶縁層を突き破って 対応する半田、導電ペースト又は貴金属膜に接続された 状態を形成して積層することを特徴とする。

【0052】請求項37の配線回路基板は、金属層に上下導体間接続用突起を形成したものに層間絶縁膜を介して導体回路を成す或いは導体回路となる金属層、又は回路基板を積層した配線回路基板において、上記層間絶縁膜として異方性導電膜を用いたことを特徴とする。

[0053]

30

【発明の実施の形態】以下、本発明を図示実施形態に従って詳細に説明する。図1 (A)~(G)及び図2

(H) ~ (K) は本発明配線回路基板の製造方法の第1の実施の形態を工程順に示す断面図である。

(A) 図1 (A) に示すように、ベース材(例えばガラスエポキシプリプレグ)20を用意する。該ベース材20は厚さ例えば100 μ mの突起形成用の銅層(突起形成用金属層)21の一方の主面に例えばニッケルからなるエッチングバリア層(厚さ例えば2 μ m)22を例えばメッキにより形成し、該エッチングバリア層22の表面に導体回路形成用銅箔(導体回路形成用金属箔、厚さ例えば18 μ m)23を形成してなる。

【0054】(B)次に、図1(B)に示すように、上記突起形成用の銅層21の表面にレジスト膜24を選択的に形成する。このレジスト膜24は突起を形成すべき部分を覆うように形成する。

(C) 次に、上記レジスト膜24をマスクとして上記銅

層21をエッチングすることにより、突起25、25、 ・・・を形成する。このエッチングはウェットエッチン グにより行うこととし、使用するエッチング液はニッケ ルからなるところの上記エッチングバリア層22を侵し 得ないが、銅層21を侵食できるエッチング液を用い

【0055】(D)次に、上記エッチングにおけるエッ チングマスクとして用いたレジスト膜24を除去する。 図1 (D) はエッチングマスク除去後の状態を示す。

(E) 次に、図1 (E) に示すように、上記エッチング 10 バリア層22を、上記突起25、25、・・・をマスク としてエッチングする。このエッチングには、突起2 5、25、・・・を成す金属(本実施の形態では銅)を 侵さないが、エッチングバリア層22を成す金属(本実 施の形態ではニッケル)を侵すエッチング液(ニッケル 剥離液)を使用する。

【0056】(F)次に、図1(E)に示すように、必 要に応じ上記各突起25、25、・・・の頂部(上部) に薄く導電性ペースト26を塗布し、硬化させる。この 工程は不可欠ではない。但し、この工程により、突起2 5、25、・・・と後で形成される銅箔との接続の信頼 度を非常に高めることができる。

【0057】(G)次に、絶縁剤シートを、上記銅層2 1の上記突起25、25、・・・が形成された側の面に 熱ローラで圧着することにより、図1(G)に示すよう に、該絶縁剤シートからなる層間絶縁層27を形成す る。この場合、突起25、25、・・・の上部が突出す るように絶縁剤シートとしてその突起25、25、・・ ・の高さ(導電性ペースト26を塗布した場合はそのペ ースト26をも含めた高さ)よりも適宜薄いものを用い る。さもないと、突起25、25、・・・による層間接 続を確実に行うことができないからである。この工程に より、銅箔23上に層間絶縁層27が形成され、更に、 上記銅箔23とエッチングバリア層22、22、・・・ を介して接続された突起25、25、・・・が上記層間 絶縁層27を貫通してその表面から突出した積層体28 が構成される。この工程は、エポキシ樹脂が軟化する温 度で行い、すぐに室温にもどし、実質的にエポキシの硬 化反応がないようにする。

【0058】(H)、(I)次に、図2(H)に示すよ うに、上記積層体28の、層間絶縁層27が形成され、 突起25、25、・・・の頂部が突出する側に、例えば 厚さ18μm程度の銅箔(導体形成用の金属層)29を 臨ませ、図2(I)に示すように、積層プレスにて熱圧 着することにより積層する。この工程により、層間絶縁 層27の両主面に形成された金属層23、29を上記突 起25、25・・・により層間接続した積層体30が構 成される。

【0059】(J)、(K)次に、図2(J)に示すよ うに、上記金属層23、29の表面にエッチングマスク 50 要に応じ上記各突起25、25、・・・の頂部(上部)

となるレジスト膜24、24を形成し、その後、該レジ スト膜24、24をマスクとして上記金属層23、29 をエッチングすることにより導体回路31、32を形成 する。これにより、両面の導体回路31、32が突起2 5、25、・・・により層間接続された、図1 (K) に 示すような配線回路基板33が出来上がる。この配線回 路基板33が本発明配線回路基板の第1の実施の形態で ある。

【0060】このような第1の実施の形態によれば、突 起25を構成し得る厚い(例えば50~200 μm)突 起形成用金属層である銅層21を少なくとも含むベース 材20をベースとして加工を始めるので、変形等の不具 合が生じにくく、且つ、寸法の安定性が高いという利点 がある。そして、寸法の安定性があるが故に、突起形成 後における突起の位置ずれが生じないため、例えば図2 3、図24に示す従来例における孔2内の導電性ペース ト3 (謂わばスルーホール) が位置ずれして上下導体回 路5・5間のとるべき接続がとれないという類の問題は 生じない。従って、微小径の突起25を高密度に配設 し、且つ導体回路間の層間接続を確実にとる超高密度配 線回路基板33を得ることができる。

【0061】また、突起25は例えば銅等からなる銅層 21により形成するので、その形成に要する材料費は安 くて済み、従って、突起25の配設密度を高め、配設数 を増やしても、従来におけるように銀等貴金属を主材料 とする高価な導電性ペーストを使用するため配線回路基 板が高価になることはなく、配線回路基板の低価格化に 大きく寄与する。

【0062】また、突起25は銅層21の選択的にエッ チングにより形成するので、突起25の高さは銅層21 の厚さにより決まり、この銅層21の厚さは極めて均一 性を高く製造できるので、突起25の高さを均一にでき る。従って、図25に示す従来例におけるような、導電 性ペーストにより印刷により突起11を形成するために 突起11の高さが不均一になって上下導体回路間の接続 が不完全になる虞があるとか、図23、図24に示す従 来例におけるような導電性ペースト3の硬化過程での溶 剤成分の揮散により上部が凹部になり、上下導体回路間 の接続が不完全になる虞があると言う問題は生じない。 従って、突起25の微細化、高密度化が進んでも上下導 体回路間の確実な接続が期待でき、歩留まり、信頼性の

【0063】図3(A)~(F)は本発明配線回路基板 の製造方法の第2の実施の形態を工程順に示すものであ

向上を図ることができる。

(A) 図1 (A) ~ (D) に示すと同じ方法で、突起2 5を形成した状態にする。図3(A)はその突起25が 形成された状態を示す。

【0064】(B)次に、図3(B)に示すように、必

20

に薄く導電性ペースト26を塗布し、硬化させる。この工程は不可欠ではない。但し、この工程により、突起25、25、・・・と後で形成される銅箔との接続の信頼度を非常に高めることができる。尚、本実施の形態においては、突起25、25、・・・をマスクとしてエッチングバリア層22を除去することはしない。このエッチングバリア層22は、後の説明で明らかになるが、金属層23を選択的にエッチングすることによりパターニングして導体回路を形成するときに金属層23と共に同時にエッチングすることにより不要部分の除去が為される。これが図1、図2に示す第1の実施の形態との大きな相違である。。

【0065】(C)次に、図3(C)に示すように、層間絶縁膜27を形成する。28はこの形成工程終了後における積層体である。

(D) 次に、図3(D) に示すように、その積層体28に銅箔(導体形成用の金属層)29を積層プレスにて熱圧着で積層することにより、層間絶縁層27の両主面に形成された金属層23、29を上記突起25、25・・・により層間接続した積層体30が構成される。

【0066】(E)次に、図3(E)に示すように、上記金属層23、29の表面にエッチングマスクとなるレジスト膜24、24を形成し、その後、該レジスト膜24、24をマスクとして上記金属層23、29をエッチングすることにより導体回路31、32を形成するが、更に、そのエッチングにより金属層23と接するところのニッケルからなるエッチングバリア層22をも同時にエッチングする。これにより、両面の導体回路31、32が突起25、25、・・・により層間接続された配線回路基板33が出来上がる。

【0067】(F) その後、図3(F)に示すように、エッチングマスクとして用いたレジスト膜24、24を除去する。その除去後における配線回路基板33が本発明配線回路基板の第2の実施の形態である。尚、この導体回路31、32を形成するところのレジスト膜24、24をマスクとするエッチングは当然のことながら、ニッケル系金属も銅系金属もエッチングできるエッチング液を使用して行う。すると、ニッケルからなるエッチングバリア層22を金属層23と共に同じレジスト膜24をマスクとする1回の選択的エッチングにより選択的に除去するので、突起25形成後これをマスクとしてエッチングバリア層22を選択的に除去する必要がなく、従って、工程数の低減を図ることができるという利点がある。

【0068】図3に示す第2の実施の形態によれば、図 1、図2に示した第1の実施の形態によると同様の利点 を得ることができるのみならず、エッチングバリア層2 2を金属層23と共に同じレジスト膜24をマスクとす る1回の選択的エッチングにより選択的に除去できるの で、第1の実施の形態よりも工程数の低減を図ることが 50 できるという利点もある。

【0069】図4(A)~(C)は本発明配線回路基板の製造方法の第3の実施の形態を工程順に示すものである。本実施の形態は、第1の実施の形態により製造された配線回路基板33の両面に、第1の実施の形態における工程(A)から工程(G)迄の工程でつくられた積層体28、28を積層し、該各積層体28、28の金属層23、23を選択的エッチングによりパターニングして導体回路を形成し、4層の導体回路を得るものである。

【0070】(A) 先ず、図4(A) に示すように上記配線回路基板33の両面に上記積層体28、28を突起25及び層間絶縁層27が形成された面が配線回路基板33側を向くように対向させ位置決めして臨ませる。そして、積層プレスにより熱圧着により積層一体化する。(B) 次に、図4(B) に示すように、上記積層体2

(B) 次に、図4 (B) に示すように、上記傾層体2 8、28の金属層23、23上にレジスト膜24、24 を選択的に形成する。

【0071】(C)上記レジスト膜24、24をマスクとして上記金属層23、23をエッチングすることにより導体回路35、35を形成する。これにより配線回路基板36が出来上がる。この配線回路基板36が本発明配線回路基板の第2の実施の形態である。この実施の形態によれば、導体回路を4層有する配線回路基板36を得ることができ、より一層の高密度化を図ることができる。

【0072】図5 (A) ~ (G) 及び図6 (H) ~

(I) は本発明配線回路基板の製造方法の第4の実施の 形態を工程順に示す断面図である。

(A) 図1 (A) に示すベース材と同じベース材20を30 用意し、その後、後で突起(25、25、・・・)となる、銅層21の表面に、レジスト膜24を塗布し、その露光、現像により図5 (A) に示すようにパターニングする。具体的には、各突起(25、25、・・・)となる部分のみが開口し、突起(25、25、・・・)を形成しない部分を覆うようにレジスト膜24をパターニングする。

【0073】(B)次に、図5(B)に示すように、上記レジスト膜24をマスクとして電解メッキ法で半田メッキ層(厚さ例えば20µm)37、37、・・・を形のする。半田メッキ層は例えば錫Sn/鉛Pb或いは錫Sn/銀Ag/銅Cu等からなる。尚、金Au、銀Ag或いはパラジウムPdのメッキ層を形成する場合もある。

(C) 次に、図5 (C) に示すように、上記レジスト膜 24を剥離する。

(D) 次に、図5 (D) に示すように、上記半田メッキ層37、37、・・・をマスクとして上記銅からなる金属層21を選択的にエッチングすることにより突起25、25、・・・を形成する。

(E)次に、図5(E)に示すように、ニッケルからな

るエッチングバリア層22を剥離する。

【0074】(F)次に、半田リフロー処理により、図 5 (F) に示すように、上記半田メッキ層37、37、 ・・・で突起25、25、・・・の表面を覆うような状 態にする。

(G) 次に、絶縁剤シートを、上記突起25、25、・ ・・が形成された側の面に熱ローラで圧着することによ り、図5 (G) に示すように、該絶縁剤シートからなる 層間絶縁層27を形成する。この場合、突起25、2 その突起25、25、・・・の半田メッキ層36をも含 めた高さよりも適宜薄いものを用いる。さもないと、突 起25、25、・・・の頂部が層間絶縁層27の表面か ら突出せず、上下導体回路間を確実に接続することがで きないからである。この工程でできた積層体を28aと する。

【0075】(H)次に、第6図(H)に示すように、 上記積層体28の、層間絶縁層27が形成され、突起2 5、25、・・・の頂部が突出する側に、例えば厚さ1 8 μ m程度の導体回路形成用の金属層を成す銅箔 2 9 を 臨ませる。

(I) その後、積層プレスにて熱圧着することにより積 層し、上記銅箔29及び上記金属層23上にレジスト膜 を選択的に形成し、該レジスト膜をマスクとして上記銅 箔29及び金属層23をエッチングすることにより導体 回路31、32を形成する。これにより配線回路基板3 3 a ができる。この配線回路基板 3 3 a が本発明配線回 路基板の第3の実施の形態である。

【0076】本実施の形態は、図1、図2に示した実施 の形態とは、銅層21を選択的エッチングして突起2 5、25、・・・を形成する際にエッチングマスクとし てレジスト膜24に代えて半田メッキ層36を用い、そ の後、その半田メッキ層36を除去することなく残存さ せ、絶縁シートからなる層間絶縁層27を形成する前 に、半田リフローにより突起25、25、・・・をその 半田メッキ層36で覆う状態にするという点で相違す る。従って、本実施の形態によれば、図1、図2に示し た実施の形態のように各突起25、25、・・・上部に 導電性ペースト26を塗布すると言うことが必要ではな くなる。その点でのみ、本実施の形態は図1、図2の実 40 施の形態と異なり、外には相違点はない。

【0077】図7(A)~(H)及び図8(I)~

(K) は本発明配線回路基板の製造方法の第5の実施の 形態を工程順に示す断面図である。

(A) 先ず、銅からなり突起形成用の金属層を成すべー スメタル (厚さ例えば50~150μm) 21aを用意 し、図7(A)に示すように、その一方の表面に感光性 樹脂膜40を塗布する。

【0078】(B)次に、図7(B)に示すように、上 記感光性樹脂膜40を開口41、41、・・・を有する 50 ・・が上記積層体47の導体回路と、LSIチップ4

ように形成する。この開口41、41、・・・は後で突 起 (25、25、・・・) を形成する位置と対応すると ころに形成する。

(C) 次に、図7 (C) に示すように、ベースメタル2 1 a の上記感光性樹脂膜 4 O が形成された側に例えば銅 からなる配線膜42を形成する。尚、この配線膜42は 例えば次のようにして形成することができる。

【0079】先ず、例えばNi-Pからなる薄い導電層 を無電解メッキにより形成し、その表面に、形成すべき 5、・・・の上部が突出するように絶縁剤シートとして 10 配線膜42に対してネガのパターンのレジスト膜を形成 し、このレジスト膜をマスクとして例えば銅を電解メッ キすることにより配線膜42を形成し、その後、その配 線膜42をマスクとして上記無電解メッキによるNi-Pからなる導電層を除去することにより配線膜42間の ショート状態をなくす。

> 【0080】(D)次に、上記ベースメタル21aの上 記配線膜42が形成された側の表面を感光性樹脂膜43 を塗布し、その後、該感光性樹脂膜43を露光、現像す ることにより、端子形成用の開口44、44、・・・を 20 形成する。図7 (D) は該開口44、44、・・・形成 後の状態を示す。

(E) 次に、図7 (E) に示すように、例えば電解メッ キにより上記開口44、44、・・・に突起状のマイク ロボール45、45、・・・を形成する。

【0081】(F)次に、上記各実施の形態におけると 同じ方法で、図7 (F) に示すように、突起25、2 5、・・・を形成する。

(G) 次に、図1、図2に示した実施の形態と同じ方法 で、図7(E)に示すように、上記各突起25、25、 ・・・上面に導電性ペースト26、26、・・・を塗布 30 する。

【0082】(H)次に、図1、図2に示した実施の形 態と同じ方法で、図7(H)に示すように、絶縁剤シー トからなる層間絶縁膜27を形成する。この形成を終え たものを便宜上基板46とする。

(I) 次に、本実施の形態の工程(H) 迄進んだ状態の 上記基板46を2個46、46と、図1、図2に示した 実施の形態の配線回路基板33を1個を用意し、図8

(I) に示すように、配線回路基板33の両面側に上記 基板46、46を上記突起25及び層間絶縁膜27が形 成された側を向く向きで臨ませ、位置決めする。

【0083】(J)そして、上記配線回路基板33とそ れをサンドイッチ状に挟む基板46、46を加圧接着す ることにより、図8 (J) に示すように配線回路基板 4 7を得る。この配線回路基板47が本発明配線回路基板 の第4の実施の形態である。

(K) その後、図8 (K) に示すように、上記配線回路 基板47の両面にLSIチップ48、48、・・・を搭 載する。この場合、上記マイクロボール45、45、・

8、48、・・・とを接続する接続手段として機能する。

【0084】このような配線回路基板47によれば、極めて高い集積密度でLSIチップ48、48、・・・を実装することができる。尚、図8に示す実施の形態には種々の変形例があり得る。先ず、配線回路基板46、46として、反突起形成側にする導体回路の層数が1層のものが用いられていたが、必ずしもその層数は1層である必要はなく、2層或いはそれ以上の層数であっても良い。層数の増加は、例えば感光性絶縁樹脂の選択的形成、無電解メッキによる薄い導体層の形成、形成しようとするパターンに対してネガのパターンを有するレジスト膜の形成、上記導体層を下地とし該レジスト膜をマスクとする電解メッキによる例えば銅等からなる導体回路の形成、該導体回路をマスクとする上記導体膜の除去の一連の工程を行うことにより容易に為し得る。

【0085】また、配線回路基板46、46を配線回路基板33を介して積層して一体化して配線回路基板46を得るようにしていたが、必ずしもそのようにすることは不可欠ではなく、例えば配線回路基板46・46同士 20を直接積層し一体化するようにしても良いし、逆に配線回路基板46・46間に介在させる配線回路基板の数を一個ではなく、複数個にするというようにすることもでき得る。また、配線回路基板に搭載するものは必ずしもベアのLSIチップ48であることは必要ではなく、パッケージに収納されたLSIであっても良い。

【0086】図9(A)~(E)は本発明配線回路基板の第7の実施の形態を工程順に示す断面図である。

(A) 先ず、図9(A) に示すように、例えば銅等の金 属板からなる単層構造のベース材51を用意し、その一 *30* 方の表面にレジスト膜52を選択的に形成する。

【0087】(B)次に、図9(B)に示すように、上記レジスト膜52をマスクとして上記ベース材51をその上記表面からハーフエッチングすることにより上下導体間接続用突起53を形成する。尚、ハーフエッチングとは、文字通り厚さの2分の1エッチングするということではなく、回路層となる部分を残してエッチングすることを意味します。

(C) 次に、図9(C) に示すように、上記突起53の 頂部に必要に応じて導電ペースト、半田、或いは金等の 貴金属、或いは異方性導電膜等接続性を向上させる或い は接続性について信頼度を高める膜54をコーティング する。該膜54は不可欠というわけではないが、接続性 或いは信頼性をより高くする必要のある場合には設ける と良い。

【0088】(D)次に、図9(D)に示すように、銅等からなる金属箔56を上記ベース材51の上記一方の表面に層間絶縁膜55を介して積層する。

(E) 次に、図9 (E) に示すように、上記ベース材5 ジスト膜等をマスクとする選択的エッチング(勿論ハーロの他方の表面部と、上記金属箔56の表面を選択的に 50 フエッチング)により形成した後、そのマスクを除去

エッチングすることにより導体回路を形成する。これにより、図1 (K) に示すのと実質的に同じ配線回路基板が出来上がる。従って、この配線回路基板を図4 (C) に示す実施の形態の配線回路基板36、図8の実施の形態の配線回路基板47に配線回路基板33に代えて用いることができる。即ち、配線回路基板33を使用する部分には総てそれに代えて本配線回路基板を用いることができる。

【0089】また、銅等の金属箔56を形成する前の状態の配線回路基板を、図4に示す実施の形態の配線回路基板28、図8に示す実施の形態の配線回路基板46に代えて用いることができる。更に、上記金属箔56を形成する前の状態の配線回路基板を、図8に示す配線回路基板46と同様に多層配線化してより集積密度を高めることもできる。

【0090】このような配線回路基板の製造方法によれば、ベース材としてエッチングバリア層のある多層構造のものを用いる必要はなく、且つ、エッチングバリア層を除去する工程が必要なので、配線回路基板の製造コストの低減を図ることができる。

【0091】尚、突起53の形成後、その先端部を粗化して針状の棘が多数できるようにして、金属箔56からなる導体回路との接続性を高めるようにしても良い。粗化はスプレーエッチングや、CZ処理により為し得る。また、つぶ銅メッキにより粗化することもできる。また、突起53を含め銅の表面全面を電解クロメート処理して電解クロメート膜を形成し、以て突起53、銅表面の酸化防止性を向上させ、酸化による銅箔の品質低下を防止するようにしても良い。

【0092】尚、図9に示した配線回路基板の上下導体間接続用突起53はその形状がコニーデ状(富士山状)であったが、必ずしもこのようにすることは不可欠ではなく、図10(A)に示すように鼓状にしても良い(53aは鼓状の突起を示す。)。エッチング条件を変えることにより突起の形状は変わり、鼓状の突起53aを形成することもできる。この突起53aは頂部の面が広いので、半田、導電ペースト処理などがやりやすく、また、導体回路との接続性を良好にし易いという利点がある。

【0093】また、図10(B)に示すように、槍状の突起57を形成するようにしても良い。このように槍状の突起57は先が尖っているので層間絶縁膜55の貫通性、特にガラスクロス入りのプリプレグに対する貫通性を向上させ易く、且つ導体回路に食い込み易いので、導体回路との接続性を高くできるという利点がある。このような槍状突起57は、形成すべき突起よりもレジストマスクの径を小さくしてエッチングすることにより形成できる。或いは、一旦コニーデ状或いは鼓状の突起をレジスト膜等をマスクとする選択的エッチング(勿論ハーフェッチング)により形成した後、そのマスクを除去

30

し、再度エッチング(勿論ハーフエッチング)をするこ とにより形成することができる。

【0094】図11は本発明配線回路基板の突起53、 57或いは25 (突起25については図1~図8参照) を格子の各交点上に配置したことに特徴のある実施の形 熊の要部を示す斜視図である。本実施形態においては、 所定の間隔をおいて縦横に(観念的に)設けたラインか らなる格子の各交点上に突起例えば57を配置すること としたものであり、それ以外の点では他の実施の形態と 異なるところはない。

【0095】このような配線回路基板によれば、配線回 路基板の機種の如何を問わず、両面の導体回路を選択的 エッチングにより形成するよりも前の段階までは、量産 しておき、その後、機種に応じて異なるパターンの導体 回路を形成することとすることができるので、特定の突 起だけ層間接続用に利用し、その他のものは回路を構成 しないようにすることにより、或いは少しオーバーエッ チングすることにより不要な突起をエッチングにより取 り除くことができ、他品種の配線回路基板についてその 生産性を高めることができる。

【0096】図12は突起例えば57等を、金属層例え ば56等を層間絶縁膜55を介して積層するときの加圧 力が各突起毎に均一になるように配置した実施形態を示 すもので、このような実施の形態によれば、積層時のプ レス圧の面内均一性を向上させることができるので、突 起57のつぶれの度合いの均一性を高めることができ、 また、配線板の板圧の均一度を向上させ、配線回路基板 の信頼度を高めることができる。

【0097】図13は上下導体間接続用突起例えば57 の配置密度が一定でなく、疎の領域と、密の領域がある 場合における密の領域の周りに、上下導体間接続用突起 57よりも背の低いダミー突起58を配置し以て上下導 体間接続用突起57の径、高さの均一性を高めるように した実施の形態の要部を示す断面図である。即ち、密集 領域においては周辺部と中央部ではエッチング液のスプ レー後の液の流れが異なるためにエッチングレートが異 なり、液の流れの速い周辺部の突起の方がエッチングレ ートが高く、径が小さく且つ低くなりがちである。そこ で、その周囲を回路には直接関与しない(回路を構成し ない) ダミー突起58で囲むことにより周辺部の上下導 40 体間接続用突起57に対するエッチングレートを低く し、以て周辺部の上下導体間接続用突起57も中央部の 上下導体間接続用突起57と同じ径、同じ高さにしよう とするのが本実施の形態である。ダミー突起58がエッ チング後消失するように他の突起57よりもマスクとな るレジスト径を小さくすることも効果的である。

【0098】また、上下導体間接続用突起間の間隔が大 きい場合には、突起の周辺部と中央とでエッチングレー トに違いが生じるので、それによる弊害が生じる。そこ で、各上下導体間接続用突起57に対してそのまわりに 50 に、同配線膜54に突起、例えば53(或いは57)の

ダミー突起58を配置するようにしても良い。図14 (A) ~ (D) はそのような各別の例を示す平面図であ

26

【0099】図14(A)、(B) に示すものは各上下 導体間接続用突起57の周りにリング状のダミー突起5 8を形成したものであり、そのうち(A)に示すものは 各隣接ダミー突起58が離間しているもの、(B)に示 すものは、隣接ダミー突起58同士が部分的に重なるよ うにしたものである。

10 【0100】図14(C)、(D) に示すものは各上下 導体間接続用突起57の周りに複数のダミー突起58を 配置したものであり、(C)に示すものは各突起57の 周りの一つの円形ライン上のみに複数のダミー突起58 を配置したものであり、(D)に示すものは各突起57 を取り巻く円形ライン58aよりも外側領域に所定間隔 で縦横にダミー突起58を配置したものである。

【0101】図15は上下導体間接続用突起、例えば5 3として高さの異なるもの53h、531を混在させた 実施の形態を示す断面図であり、高さの異なる上下導体 間接続用突起、例えば53を混在させるのは、段差のあ る接合面に各上下導体間接続用突起、例えば53を接合 させることができるようにするためである。図15にお いて、60は段差のある接合面を有するコア基板であ る。該コア基板60は通常工法による両面配線板のスル ーホールに銅ペースト100を充填し、硬化してなり、 銅ペースト100と銅配線部54との高さが異なる。そ して、このコア基板60の両面に突起53を上下導体間 接続手段とする配線回路基板が積層されるのである。そ して、高い突起53hが銅ペースト110に、低い突起 531が銅配線部54にそれぞれ接続される。

【0102】尚、高さの異なる突起53h、531を形 成することは、ベース材51の表面を選択的エッチング するときに用いるレジスト膜によるマスクの各マスク部 分の径を異ならせ、高い突起53aを形成すべき部分を 覆うマスク部分の径を大きく、低い突起53bを形成す べき部分を覆うマスク部分の径を小さくすることによ り、可能である。

【0103】ところで、図15に示す配線回路基板にお いては、コア基板60の銅配線膜54には導電ペース ト、半田或いは貴金属等の被膜が形成されておらず、こ れに銅からなる突起、例えば53 (或いは57)が直接 的に接続されている。このような形態でも本発明は実施 できるのである。このことは、高い突起53aと、低い 突起53bを有する形態に対しても、突起53 (或いは 57) の高さが均一な形態に対しても当てはまる。

【0104】そして、銅配線膜54に導電ペースト、半 田或いは貴金属等の被膜を介することなく銅からなる突 起、例えば53(或いは57)を直接的に接続したタイ プのものにおいては、図15において破線で示すよう

(15)

28

頂部における径よりも小さな孔54aを形成するようにしても良い。このようにすると、突起53(或いは57)が銅配線膜54と接続されるとき突起53(或いは57)の頂部がその孔54aに突き当たってこれを崩し、突起53と金属膜54との接続をより強固にすることができるからである。勿論、孔54aを形成することは、図15に示すような高さの異なる突起53h、531を有する実施の形態においてであろうと、均一な高さの突起53を有する実施の形態であろうと極めて有効である。

【0105】図16(A)、(B)は上下導体間接続用 突起、例えば57等と同じ材料及び同じ高さのスペーサ 61を突起を形成する工程の中で形成し、配線回路基板 の銅ベース材51からなる導体回路と、該配線回路基板 に積層される図16では図示しないコア基板等との間隔 を所定どおりに一定に保ち絶縁層の厚さを予め設定した 所定位置にさせ、延いては回路板のインピーダンスコントロール性を高めるようにした実施の形態の導体回路形 成前における要部を示すもので、(A)は斜視図、

(B) は断面図である。

【0106】即ち、銅ベース材51の選択的エッチング により突起を形成し、それを上下導体間の接続用として 用いるが、絶縁シートはもともと厚み公差の良いもので はなく、また積層時の温度、圧力で出来上がり厚みが変 動するので、絶縁層厚の一定化が難しいものであった。 そのため、それに積層される銅箔、コア基板との間の間 隔が一定にならず、インピーダンスコントロールが難し かった。そこで、突起と同じ工程でスペーサ61を適宜 な場所に形成してプレ筋に各スペーサ61がコア基板に ぶつかる迄押圧し残余の絶縁材を周辺に押し出すことに 30 より上下の銅パターン間の間隔を一定にし、インピーダ ンスコントロール性を高めるようにするのが本実施の形 態なのである。スペーサ61は例えば格子状に或いは枠 状に形成する等設けるパターンは導体回路の形成に支障 を来さない限りどのように形成しても良い。尚、このス ペーサ61を接地ラインとして静電シールドに用いるよ うにすることもできる。

【0107】図17は上下導体間接続用突起として径の大きいもの53xと径の小さいもの53yを混在させて、径の大きい上下導体間接続用突起53xを大電流を通す上下導体間接続用として、径の小さい上下導体間接続用突起53yを小電流を通す上下導体間接続用として用いるようにした実施の形態の要部を示す断面図である。

【0108】本実施の形態によれば、小電流でも大電流でも同じ小ささの上下導体間接続用突起に通すことにより大電流を通す上下導体間接続用突起で無視できない電圧降下が生じたり、発熱が生じたりするおそれがなくなり、また、小電流でも大電流でも同じ大きさの比較的大きな上下導体間接続用突起に通すことにより小電流を通

す突起が無駄に大きな面積を専有して集積度向上の妨げ になるというおそれもなくなる。

【0109】図18(A)~(C)は突起例えば53、57等と同時に位置合わせ用マーク、或いは機種等用の認識マーク63を形成するという実施の形態の要部を示すもので、(A)は突起のある側に銅箔等を層間絶縁膜を介して積層する前の段階における斜視図、(B)はマークの一例63aである、位置合わせ用マークのパターン図、(C)はマークの別の例63bである、位置合わせ用マークのパターン図、(C)はマークの別の例63bである。

【0110】本実施の形態は、突起、例えば53、57等を形成するとき同時にマーク63を形成するので、マーク63は突起、例えば53、57等と同じ材料からなり同じ高さを有する。本実施の形態によれば、マーク63を突起、例えば53、57等と同時に形成するので、マーク63を形成するために特別の工程を有しないという利点があると共に、マーク63と各突起とは同一工程で形成するので、マーク63と各突起との位置関係のずれは最小に抑えることができる。

20 【0111】図19(A)~(D)は本発明配線回路基板の製造方法の第9の実施の形態を工程順に示す断面図である。

(A) 先ず、図19(A) に示すように、コア基板70を用意する。71は樹脂からなる絶縁基板、72はその両面に形成された導体回路で、銅からなる。73は上下導体間接続用スルーホールである。このコア基板20の両面に突起53或いは57を有する配線回路基板が積層されるのである。

【0112】(B)次に、上記コア基板20の上下両面の導体回路72のうちの少なくとも積層しようとする配線回路基板の突起と接続される部分に、図19(A)に示すように、導電ペースト、半田或いは貴金属からなる層74を形成する。

(C) 次に、図19(C) に示すように、上記コア基板20の上下両面に配線回路基板75を各突起、例えば53が導体回路72の対応する部分に接するようにして層間絶縁膜55を介して積層する。

【0113】(D)次に、図19(D)に示すように、上下両面の配線回路基板75各々のベース材51を選択的エッチングことによりパターニングして導体回路を形成する。これにより2個の配線回路基板75及びコア基板20によりビルドアップしたより高集積化し、且つ突起と導体回路との接続に関して信頼度の高い配線回路基板を得ることができる。

【0114】尚、各配線回路基板75のベース材51の 選択的エッチングによる導体回路の形成は、配線回路基 板75のコア基板20両面への積層の前に行うようにし ても良い

り、また、小電流でも大電流でも同じ大きさの比較的大 【0115】図20(A)、(B)は上記実施例においきな上下導体間接続用突起に通すことにより小電流を通 50 て、導体回路72の上記突起、例えば53或いは57と

対応する部分に該突起53の頂部の径よりも大きな孔7 2 a を形成することとした例を示すものであり、(A) は断面図、(B)は導体回路72の突起と接続される部 分の形状を示す平面図である。このような例によれば、 突起53を孔72aに、導電ペースト、半田或いは貴金 属からなる層74を介して部分的に挿入させることがで きるので、接続強度をより強めることができ、信頼度を 高めることができる。

【0116】図20 (C) は導電ペースト、半田或いは 貴金属からなる層74の形成後、表面を研磨して該層7 4の導体回路72上の部分を除去し、上記孔72a内の みに導電ペースト、半田或いは貴金属74が存在するよ うにした例を示す断面図である。この場合、例えば配線 回路基板75を積層するとき突起53或いは57がその 孔72a内の導電ペースト、半田或いは貴金属74に突 き刺さった状態で導体回路72と接続される。

【0117】図21 (A) ~ (C) は本発明配線回路基 板の製造方法の第10の実施の形態を工程順に示す断面 図である。

(A) 図21 (A) に示すように、配線回路基板の突 起、例えば53或いは57等のある側の面に層間絶縁膜 55を介して積層する銅箔として、上記突起と接続され るべき部分に予め導電ペースト、半田乃至貴金属(例え ば金) 等の接続性を向上乃至確保する金属膜76を形成 したもの56を用意する。

【0118】(B)次に、図21(B)に示すように、 上記銅箔56の上記金属膜76形成側の面を層間絶縁膜 55を介してベース材51の突起53形成側の面に臨ま せる。

(C) 次に、図21 (C) に示すように、上記銅箔56 を層間絶縁膜55を介して突起、例えば53のあるべー ス材51を積層する。すると、突起、例えば53が層間 絶縁膜55を突き破り、金属膜76に接した状態にな

【0119】その後は、図示はしないが、ベース材51 と銅箔56を同時乃至異時に選択的エッチングすること により両面に導体回路を形成する。このような実施の形 態によれば、突起、例えば53と銅箔56からなる導体 回路との接続性を良好にすることができる。

【0120】図22は本発明配線回路基板の層間絶縁膜 55として異方性導電膜55aを用いる実施の形態を示 す断面図である。本実施の形態によれば、層間絶縁膜と して金属粒子を分散させた異方性導電膜55aを用いる ので、突起53と銅箔56とにより挟まれている部分に おいてはその部分における上下方向の加圧力により突起 53銅箔56との間に導電粒子が介在し、その粒子が押 圧されることにより両面に突き刺さる等接続の信頼を向 上させ、導電性を帯びるが、それ以外の部分では絶縁性 を保持する。従って、突起53と銅箔56との接続性を

間絶縁膜に要求される絶縁性も確保できる。

【0121】尚、異方性導電膜を突起上、例えば53上 のみに形成し、層間絶縁膜は普通の絶縁性樹脂により形 成するようにしても良い。その場合は、突起と例えば銅 箔56との間の電気的接続はその異方性導電膜によりと り、絶縁は普通の絶縁性樹脂により確保することにな

[0122]

【発明の効果】請求項1の配線回路基板によれば、導体 回路からなる金属層上に、該金属層とは別の金属から成 るエッチングバリア層を介して金属から成る突起が、選 択的に形成されており、上記エッチングバリア層により 導体回路となる上記金属層の侵食を防止しつつ金属層の 選択的エッチングにより上記突起を形成できる。従っ て、ベース材として少なくとも突起の高さ或いはそれ以 上の厚さを有するものを使用して配線回路基板を得るこ とができる。依って、製造過程でベース材が折れ曲がっ たり、変形したりする虞が少なくなる。また、寸法が製 造過程で変動するおそれがなく、突起の位置が横方向に ずれるおそれがないので、突起を微細に形成し、配設密 20 度を高めても突起の位置ずれに起因して上下導体回路間 の層間接続不良が生じるおそれがなく、歩留まり、信頼 度が高くなる。

【0123】更に、突起を金属層により形成することが でき、金属層を例えば銅等比較的低価格材料で形成する ことができるので、従来の孔を埋める或いは印刷により 形成された導電性ペーストを上下導体回路間接続手段と して用いた場合よりも配線回路基板の低価格化を図るこ とができる。また、上述したように、突起を金属層の選 択的エッチングにより形成するので、高さを均一にで 30 き、高さの不均一による上下導体回路間接続不良の発生 するおそれがない。また、突起が導体回路を成す金属層 と一体的であるから、従来よりも突起形成部の機械的強 度を強めることができる。

【0124】請求項2の配線回路基板によれば、上記突 起の表面に表面処理剤として導電性ペースト材料がコー ティングしたので、突起と導体回路の接合性をその導電 性ペーストにより高めることができる。

【0125】請求項3の配線回路基板の製造方法によれ ば、突起形成用の金属層上にエッチングバリア層を形成 40 し、該エッチングバリア層上に導体回路となる金属層を 形成したものを用意し、上記突起形成用の金属層を、上 記エッチングバリア層を侵さないエッチング液により選 択的にエッチングすることにより突起を形成し、上記エ ッチングバリア層のみを上記突起をマスクとして上記導 体回路を成す金属層を侵さないエッチング液で除去し、 上記導体回路を成す金属層の上記突起形成側の面に層間 絶縁用の絶縁層を形成して該突起を上記導体回路に接続 された層間接続手段とするので、請求項1の配線回路基 異方性導電膜55aにより確保することができ、且つ層 50 板を得ることができ、請求項1の配線回路基板について 述べたと同様の効果を奏する。

【0126】請求項4の配線回路基板の製造方法によれ ば、請求項3の配線回路基板の製造方法における突起を マスクとするエッチングバリア層の選択的エッチングを 行わないで、導体回路を成す金属層の選択的エッチング の際にその金属層と共に上記エッチングバリア層をもエ ッチングすることととするので、エッチングバリア層の 不要部分を除去するためだけの工程をなくすことができ る。従って、製造工程の低減を図ることができる。

【0127】請求項5の配線回路基板の製造方法によれ 10 ば、請求項3又は4記載の配線回路基板の製造方法にお いて、上記ベースメタルからなる層を選択的にエッチン グして上記突起を形成する際に、エッチングマスクとし て金属層を用い、上記突起の形成後においても上記エッ チングマスクとして用いた金属層を残存させてその金属 層で突起表面を全面的に覆う状態にするので、各突起上 部に導電性ペーストを塗布する面倒な作業をしなくて も、エッチングマスクとして用いた金属層を該各突起と 導体回路との間の接続性を高める手段として用いること ができる。

【0128】請求項6の配線回路基板の製造方法によれ ば、請求項1の配線回路基板と金属箔を積層し、該配線 回路基板の金属層と該金属箔を共に選択的にエッチング することにより、層間絶縁膜により層間絶縁された導体 回路を両面に有し、その導体回路間を層間絶縁膜を貫通 する突起で電気的に接続した配線回路基板を得ることが できる。

【0129】請求項7の配線回路基板の製造方法によれ ば、請求項6の配線回路基板の製造方法により製造され た配線回路基板の両面に、請求項1の配線回路基板を積 30 層し、加圧して一体化し、その上で一体化されたものの 両面に存在する金属層を選択的にエッチングすることに より両面に導体回路を形成するので、4層の導体回路を 有する配線回路基板を得ることができる。

【0130】請求項8の配線回路基板、請求項9の配線 回路基板の製造方法によれば、一層又は多層の導体回路 の一方の主面に開口を有した絶縁層を介してベースメタ ルからなり、上記開口を通じて上記導体回路と電気的に 接続された突起を有し、上記絶縁層の該突起が形成され た側に層間絶縁膜を形成した2個の配線回路基板を、突 40 起及び層間絶縁膜が形成された側が内側を向くように直 接に又は配線回路基板を介して積層加圧されて一体化す るので、配線回路基板の導体回路の層数を極めて多くす ることができ、実装密度を高めることができる。

【0131】請求項10の配線回路基板によれば、請求 項8の配線回路基板の両面にLSIチップ若しくはパッ ケージを搭載したので、LSIチップ若しくはパッケー ジを高密度に実装した配線回路基板を得ることができ る。そして、パッドが配線膜と一体なので、パットオン ビアの構造強化が可能であり、配線回路基板の小型化も 50 電気的接続の信頼度を高めることができる。

容易となる。

【0132】請求項11の配線回路基板によれば、導体 回路を成す金属層上に、該金属層とは同じ金属から成る 上下導体間接続用突起を形成したので、金属層及びそれ に選択的に形成される突起を成すベース材として単層構 造のものを用いることができるので、材料費を節減でき る。そして、突起をベース材のハーフエッチングにより 形成することが可能となり、延いてはエッチングバリア 層を除去する工程が必要ではなくなるので、工数の低減 を図ることができる。従って、配線回路基板の低価格化 を図ることができる。

32

【0133】請求項12の配線回路基板によれば、請求 項11の配線回路基板と同様に、金属層及びそれに選択 的に形成される突起を成すベース材として単層構造のも のを用いることができるので、材料費を節減することが 可能となり、工数の低減を図ることができる。従って、 配線回路基板の低価格化を図ることができる。

【0134】請求項13の配線回路基板によれば、金属 膜の突起と対応する部分に、その突起の頂部よりも小さ 20 い径の孔を形成したので、その突起が金属膜と接続され るとき突起の頂部がその孔に突き当たってこれを崩し、 突起と金属膜との接続をより強固にすることができる。 従って、接続をより強固にし、接続の信頼性を向上させ ることができる。

【0135】請求項14の配線回路基板によれば、上下 導体間接続用突起が槍状に形成されているので、突起に より層間絶縁膜を、通常使用されるガラスクロス入りガ ラエポプリプレグにおいては効果的且つ確実に突き破 り、更には積層される金属層に突き刺さり、突起と金属 層との接続性をより確実なものにできる。

【0136】請求項15の配線回路基板よれば、上下導 体間接続用がコニーデ状なので、その頂部を平面にで き、突起高さが不均一になるおそれがなく、また、導体 回路を成すベース材とそれに層間絶縁膜を介して積層さ れる導体回路を成す金属層との間隔を上下導体間接続用 により一定の値に確保できる。

【0137】請求項16の配線回路基板によれば、上下 導体間接続用突起が鼓状なので、その頂部の平面の面積 をより広くでき、より確実に導体回路を成すベース材・ 金属層間の間隔を一定に確保する効果をより確実に得る ことができる。

【0138】請求項17の配線回路基板によれば、上下 導体間接続用突起の表面が粗化或いはつぶメッキされて いるので、その頂部と金属層間の接続性をより高めるこ とができる。

【0139】請求項18の配線回路基板によれば、上下 導体間接続用突起が銅からなり、その表面が電解クロメ ート処理されているので、金属層の表面が酸化されるこ とを防止することができ、延いては該突起と金属層との

【0140】請求項19の配線回路基板の製造方法によれば、金属板(ベース材)その一方の表面に選択的にマスク膜を形成し、これをマスクとして上記金属板をハーフエッチングすることにより導体回路となる金属層と突起を形成し、上記導体回路となる金属層の上記突起が形成された側の表面に層間絶縁層を介して金属層を積層し、上記層間絶縁層の両方の表面の金属層を同時又は異時に選択的にパターニングすることにより配線膜を形成するので、請求項12の配線回路基板を得ることができる。

【0141】請求項20の配線回路基板によれば、上下 導体間接続用突起とそれに接続された金属層との間に異 方性導電膜を介在させたので、該上下導体間接続用突起 と金属層との接続を異方性導電膜中の金属粒子を介する ことにより確実にとることができる。

【0142】請求項21の配線回路基板の製造方法によれば、金属層を積層する前に突起と該金属層との間に異方性導電膜を介在させる工程を設けたので、請求項20の配線回路基板を得ることができる。

【0143】請求項22の配線回路基板によれば、金属層の表面に多数の金属からなる導体間接続用突起を一定の間隔をもった格子の交点上に配置したので、配線回路基板の機種の如何を問わず、両面の導体回路を選択的エッチングにより形成するよりも前の段階までは、標準品として量産しておき、その後、機種に応じて異なるパターンの導体回路を形成することとすることができるので、他品種の配線回路基板についてその生産性を高めることができる。それと共に、マスクも品種により変える必要がなく、銅エッチング量も少なくて済むことから、他品種少量生産から少品種大量生産まで対応することができ、経済性向上に大きく寄与する。

【0144】請求項23の配線回路基板によれば、各上下導体間接続用突起を、上記基板両面から加圧したとき 各上下導体間接続用突起が均一な加圧力を受けるように 配置したので、各突起の潰れ具合を均一にすることがで き、延いては接続性を均一にすることができ、信頼度を 高めることができる。

【0145】請求項24の配線回路基板によれば、各上下導体間接続用密集領域の周辺部には密集した上下導体間接続用突起とは別に小さいダミー突起を配置したので、密集領域の周辺部の上下導体間接続用のエッチングレートを中央部の上下導体間接続用並に小さくすることが可能となり、上下導体間接続用のエッチングレートの均一化を図ることができ、延いては各上下導体間接続用の径、高さの均一化を図ることができる。

【0146】請求項25の配線回路基板によれば、導体間接続用突起が複数通りの異なる高さを持つので、段差のある接合面、或いは銅ペーストと銅パターン面等、接合機構の異なる面に支障なく積層することが可能となる。

【0147】請求項26の配線回路基板によれば、導体間接続用突起が複数通りの異なる径を持つようにされたので、通る電流に応じて大電流が通る突起は径を大きくし、小電流が通る突起は径を小さくすることができ、小さな径の突起に大きな電流が流れて電圧降下が生じたり、ジュール熱が発生したり、小さな電流しか流れないのに径が大きいため突起が無駄に面積を専有するという問題の生じるおそれがない。

【0148】請求項27の配線回路基板は、上下導体間 10 接続用突起と同じ材料で同じ高さで形成されたスペーサ を有するので、該スペーサによりベース材と金属層との 間隔を一定にし、インピーダンスコントロール性を高め ることができる。また、このスペーサを接地して静電シールドに用いるようにすることもできる。

【0149】請求項28の配線回路基板の製造方法は、上下導体間接続用突起と同じ工程でスペーサを形成するので、このスペーサによりベース材と金属層との間隔を確保することのできる請求項27の配線回路基板を工程を増すことなく形成することができる。

20 【0150】請求項29の配線回路基板は、認識マークを有するので、位置合わせや機種の認識を該認識マークにより為し得る。

【0151】請求項30の配線回路基板の製造方法は、 上記上下導体間接続用突起と同じ工程で認識マークを形成するので、工程数を増すことなく認識マークを形成した請求項29の配線回路基板を得ることができる。

【0152】請求項31の配線回路基板によれば、絶縁性ベースの上下両表面の導体回路間を電気的に接続するスルーホールが形成されコアとなる回路基板の両表面に、金属層からなり選択的に形成された上下導体間接続用突起を有する配線回路の突起形成側の面に絶縁層が該上下導体間接続用突起によって貫通された状態で形成された別の回路基板を、その上下導体間接続用突起の先端が上記金属層からなる配線回路に接続される状態で積層した配線回路基板において、上記上下導体間接続用突起と上記配線回路とが導電ペースト、半田又は貴金属層を介して接続したので、ビルドアップにより高集積化しつつ、回路基板間の電気的接続性、接続の信頼性を高めることができる。

40 【0153】請求項32の配線回路基板の製造方法によれば、上記コアとなる回路基板と、その両表面に別の回路基板を積層する前に、予め該コアとなる回路基板の配線回路を成す金属層の表面に、導電ペースト又は貴金属層を形成しておくので、ビルドアップにより高集積化しつつ、回路基板間の電気的接続性、接続の信頼性を高めた請求項31の配線回路基板を得ることができる。

【0154】請求項33の配線回路基板によれば、導体回路となる金属層にそれと同じ金属から成る上下導体間接続用突起が選択的に形成されたものに層間絶縁膜を介して積層された別の導体回路となる上記金属層とは別の

30

35

金属層に、上記上下導体間接続用突起と接する半田、導電ペースト又は貴金属膜を設けたので、該金属層と突起とを該半田、導電ペースト又は貴金属膜を介して接続することができ、その間の電気的接続性を良好にできる。

【0155】請求項34の配線回路基板によれば、上記別の導体回路を成す金属層の上記上下導体間接続用突起と対応する部分に該突起の頂部における径よりも大きな孔を設けたので、その突起の頂部が該孔内を埋める半田、導電ペースト又は貴金属膜内に深く埋まり、接続性をより良好にすることができる。

【0156】請求項35の配線回路基板によれば、導体回路を成す金属層にそれと同じ金属から成る上下導体間接続用突起が選択的に形成されたものに層間絶縁膜を介して積層された導体回路を成す金属層に、上記上下導体間接続用突起と接する半田、導電ペースト又は貴金属膜を設けたので、金属層と突起とを該半田、導電ペースト又は貴金属膜を介して接続することができ、その間の電気的接続性を良好にできる。

【0157】請求項36の配線回路基板の製造方法によれば、導体回路となる金属層上に該金属層とは同じ金属から成る上下導体間接続用突起が選択的に形成したものの上下導体間接続用突起形成側に、層間絶縁層を介して、上記導体回路とは別の導体回路となる金属層上に上記上下導体間接続用突起に対応して半田、導電ペースト又は貴金属膜を形成したものを積層するので、請求項34、35の配線回路基板を得ることができる。

【0158】請求項37の配線回路基板は、層間絶縁膜として異方性導電膜を用いたので、突起と金属層との間に介在してもその層間絶縁膜が受ける加圧力により導電性を帯びるので、突起と金属層との間を確実に電気的に接続することができる。

【図面の簡単な説明】

【図1】 $(A) \sim (G)$ は本発明配線回路基板の製造方法の第1の実施の形態の工程 $(A) \sim (G)$ を順に示す断面図である。

【図2】 $(H) \sim (K)$ は上記第1の実施の形態の工程 $(H) \sim (K)$ を順に示す断面図である。

【図3】(A)~(F)は本発明配線回路基板の製造方法の第2の実施の形態を工程順に示す断面図である。

【図4】(A)~(C)は本発明配線回路基板の製造方 40 法の第3の実施の形態を工程順に示す断面図である。

【図5】(A)~(G)は本発明配線回路基板の製造方法の第4の実施の形態の工程(A)~(G)を順に示す断面図である。

【図6】 (H)、(I) は上記第5の実施の形態の工程(H)~(I) を順に示す断面図である。

【図7】(A)~(H)は本発明配線回路基板の製造方法の第6の実施の形態の工程(A)~(H)を順に示す断面図である。

【図8】(I)~(K)は本発明配線回路基板の製造方 50

法の第6の実施の形態の工程(I) \sim (K) を順に示す 断面図である。

【図9】(A)~(E)は本発明配線回路基板の第7の 実施の形態を工程順に示す断面図である。

【図10】(A)、(B)は本発明配線回路基板の上下 導体間接続用突起の各別の例を示す断面図である。

【図11】本発明配線回路基板の突起を格子の各交点上 に配置した実施の形態の要部を示す斜視図である。

【図12】本発明配線回路基板の積層時に各突起が受ける加圧力が各突起毎に均一になるように配置した実施の 形態を示す斜視図である。

【図13】本発明配線回路基板の上下導体間接続用突起 の高さ、径を均一にするために、エッチングレートを均 ーにするためのダミー突起を設けた実施の形態を示す断 面図である。

【図14】 (A) \sim (D) はダミー突起を設けた別の各別の実施の形態を示す平面図である。

【図15】本発明配線回路基板の高さの異なる上下導体間接続用突起を混在させて段差のある接合面に対応させた実施の形態を示す断面図である。

【図16】(A)、(B)は本発明配線回路基板の突起と同じ材料、高さのスペーサを設けた実施の形態を示すもので、(A)は斜視図、(B)は断面図である。

【図17】本発明配線回路基板の径の異なる上下導体間接続用突起を混在させた実施の形態を示す断面図である

【図18】 $(A) \sim (C)$ は本発明配線回路基板の突起 と同じ材料からなる認識マークを設けた実施の形態を示すもので、(A) は斜視図、(B) は認識マークの平面図、(C) は(B) のものとはパターンの異なる別の認識マークの平面図である。

【図19】(A)~(D)は本発明配線回路基板の製造 方法の第8の実施の形態を工程順に示す断面図である。

【図20】(A)~(C)は導体回路の突起と対応する部分に該突起頂部の径よりも大きな孔を形成することとした例を示すものであり、(A)は断面図、(B)は導体回路の突起と接続される部分の形状を示す平面図、

(C) は導電ペースト、半田或いは貴金属からなる層の 形成後、表面を研磨して該層の導体回路上の部分を除去 し、上記孔内のみに導電ペースト、半田或いは貴金属が 存在するようにした例を示す断面図である。

【図21】(A)~(C)は本発明配線回路基板の製造 方法の第9の実施の形態を工程順に示す断面図である。

【図22】本発明配線回路基板の層間絶縁膜として異方 性導電膜を用いた実施の形態を示す断面図である。

【図23】(A)~(F)は高密度実装用配線回路基板に関する一つの従来例を説明するためのもので、配線回路基板の製造方法の工程(A)~(F)を順に示す断面図である。

0 【図24】上記従来例の配線回路基板の製造方法の工程

-- 19 ---

(G) ~ (I) を順に示す断面図である。

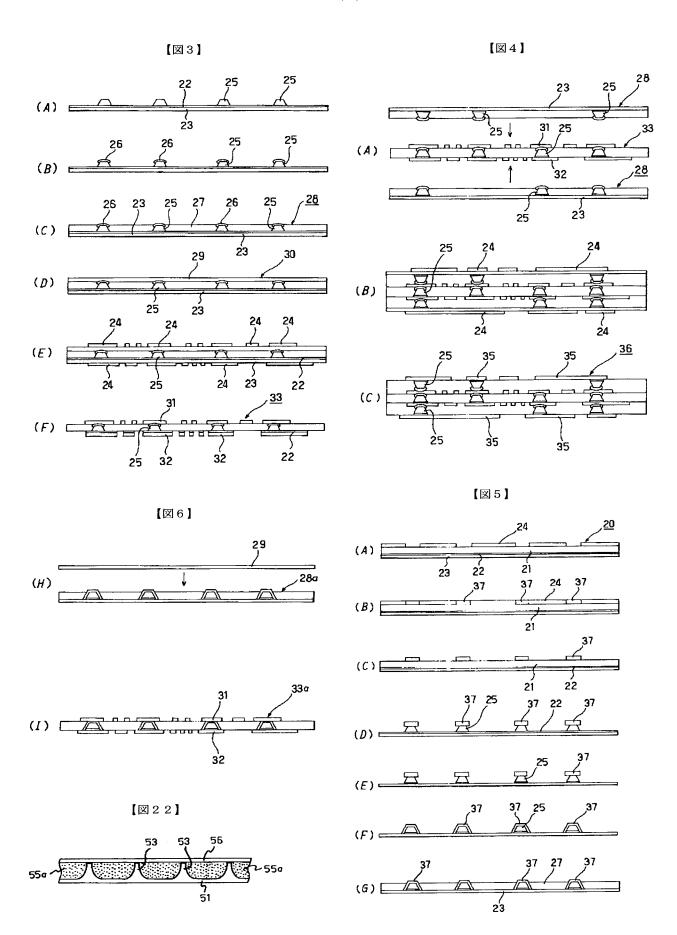
【図25】(A)~(G)は高密度実装用配線回路基板に関する別の従来例を説明するためのもので、配線回路基板の製造方法を工程順(A)~(G)に示す断面図である。

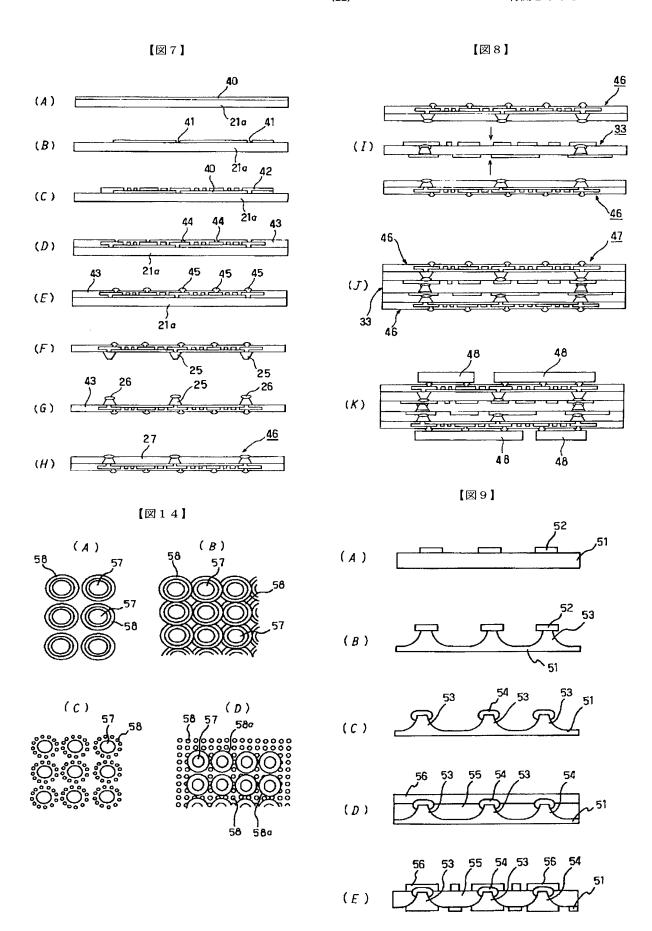
【符号の説明】

20・・・ベース材、21、21 a・・・突起形成用金属層(銅層)、22・・・エッチングバリア層、23・・・導体回路形成用金属層(銅箔)、25・・・突起、26・・・導電性ペースト、27・・・層間絶縁膜、28・・・積層体、29・・・導体回路形成用金属層(銅箔)、30・・・積層体、31、32・・・導体回路、33、33 a・・・配線回路基板、35・・・導体

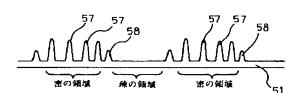
回路、36・・・配線回路基板、37・・・突起形成用マスク兼突起被覆半田メッキ膜、40・・・絶縁膜、41・・・開口、42・・・導体回路、43・・・絶縁膜、44・・・開口、45・・・突起状端子、46、47・・・配線回路基板、48・・・LSIチップ、51・・・ベース材(銅からなる金属層)、53、57・・・上下導体間接続用突起、54・・・導体ペースト、半田或いは貴金属膜、55・・・層間絶縁膜、55a・・・層間絶縁膜を成す異方性導電膜、56・・・金属層、1058・・・ダミー突起、61・・・スペーサ、63・・・認識マーク、70・・・コアの配線回路基板、72・・・金属層、72a・・・孔、73・・・スルーホール、74・・・導電ペースト、半田或いは貴金属膜。

【図2】 【図1】 (H)22 (I)25 32 25 【図12】 53 (57 🛪) 【図10】 【図11】 ::: ::: **....** *.....* 444 (B)53 (57 %) (A)【図17】

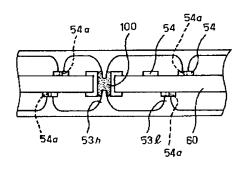




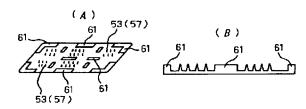
【図13】



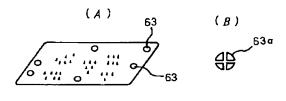
【図15】



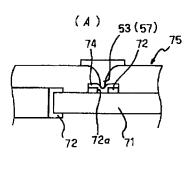
【図16】



【図18】



【図20】



(c)



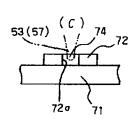
(B)



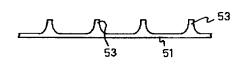
【図21】

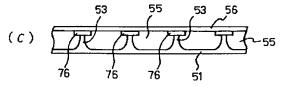


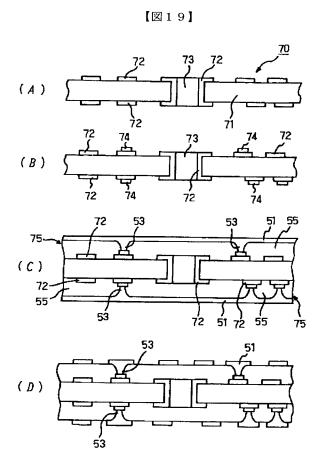


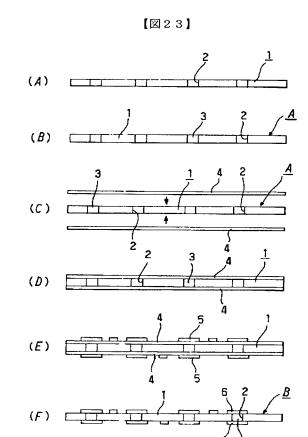












 $(6) \qquad (7) \qquad (1) \qquad (1) \qquad (25)$ $(6) \qquad (1) \qquad (1) \qquad (25)$ $(1) \qquad (1) \qquad (25)$ $(1) \qquad (25)$ $(2) \qquad (25)$ $(3) \qquad (4) \qquad (4) \qquad (4)$ $(4) \qquad (6) \qquad (7)$ $(7) \qquad (7) \qquad (7)$ $(8) \qquad (11) \qquad (12) \qquad (13)$ $(11) \qquad (12) \qquad (13)$ $(13) \qquad (13) \qquad (14)$ $(14) \qquad (15) \qquad (15)$ $(15) \qquad (16) \qquad (17)$ $(17) \qquad (17) \qquad (18)$ $(18) \qquad (19) \qquad (19)$ $(19) \qquad (19)$ (1

【手続補正書】

【提出日】平成13年5月10日(2001.5.10)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正内容】

【書類名】

明細書

【発明の名称】 配線回路基板とその製造方法

【特許請求の範囲】

【請求項1】 導体回路となる金属層上に、該金属層とは別の金属から成るエッチングバリア層を介して金属から成る突起が、選択的に形成され、

上記導体回路の上記突起が形成された側の面に層間絶縁 層が形成され、

上記突起が上記絶縁層を貫通して上記導体回路となる金 属層と他との層間接続手段を成していることを特徴とす る配線回路基板。

【請求項2】 上記突起の表面に表面処理剤として導電

性ペースト材料がコーティングされたことを特徴とする 請求項1記載の配線回路基板。

【請求項3】 突起形成用の金属層上にそれとは別の金属から成るエッチングバリア層を形成し、該エッチングバリア層上に導体回路となる金属層を形成したものを用意する工程と、

上記突起形成用の金属層を、上記エッチングバリア層を 侵さないエッチング液により選択的にエッチングするこ とにより突起を形成する工程と、

上記エッチングバリア層のみを上記突起をマスクとして 上記導体回路を成す金属層を侵さないエッチング液で除 去する工程と、

上記導体回路を成す金属層の上記突起形成側の面に層間 絶縁用の絶縁層を形成して該突起を上記導体回路に接続 された層間接続手段とする工程と、

を有することを特徴とする配線回路基板の製造方法。

【請求項4】 突起形成用の金属層上にそれとは別の金属から成るエッチングバリア層を形成し、該エッチングバリア層上に導体回路となる金属層を形成したものを用

意する工程と、

上記突起形成用の金属層を、上記エッチングバリア層を 侵さないエッチング液により選択的にエッチングするこ とにより突起を形成する工程と、

上記導体回路を成す金属層の上記突起形成側の面に層間 絶縁用の絶縁層を形成して該突起を上記導体回路に接続 された層間接続手段とする工程と、

上記導体回路となる上記エッチングバリア層上の金属層 を該エッチングバリア層と共にエッチングマスク層をマ スクとする選択エッチングにより除去することによって 導体回路を形成する工程と、

を有することを特徴とする配線回路基板の製造方法。

【請求項5】 上記突起形成用の金属層を選択的にエッチングして上記突起を形成する際に、エッチングマスクとして金属層を用い、

上記突起の形成後においても上記エッチングマスクとして用いた金属層を残存させてその金属層で突起表面を全面的に覆う状態にすることを特徴とする請求項3又は4記載の配線回路基板の製造方法。

【請求項6】 請求項1記載の配線回路基板の上記突起及び上記層間絶縁膜が形成された側の面に、上記導体回路とは別の導体回路を形成する導体回路形成用の金属箔を積層して加圧加熱することにより一体化し、

その後、上記導体回路形成用の金属層及び導体回路形成 用の金属箔を選択的にエッチングすることにより両面に 導体回路を形成することを特徴とする配線回路基板の製 造方法。

【請求項7】 請求項6の配線回路基板の製造方法により製造された第1の配線回路基板と、導体回路形成用金属層上に、該金属層とは別の金属から成るエッチングバリア層を介して金属から成る突起が、選択的に形成され、上記導体回路の上記突起が形成された側の面に層間絶縁層が形成され、上記突起が上記絶縁層を貫通して上記導体回路となる金属層と他との層間接続手段を成している2個の第2の配線回路基板を用意し、

上記第1の配線回路基板の両面に、上記2個の第2の配線回路基板を、この配線回路基板の突起及び層間絶縁膜の形成された側の面が内側を向くようにサンドイッチ状に重ねて積層して加圧加熱することにより一体化し、

上記一体化されたものの両面に位置する2つの導体回路 形成用金属層を選択的にエッチングすることにより両面 に導体回路を形成することを特徴とする配線回路基板の 製造方法。

【請求項8】 一層又は多層の導体回路の一方の主面に 開口を有した絶縁層を介して導体形成用金属層からなり 上記開口を通じて上記導体回路と電気的に接続された突 起を形成し上記絶縁層の該突起が形成された側に層間絶 縁膜を形成した2個の配線回路基板を、突起及び層間絶 縁膜が形成された側が内側を向くように直接に又は配線 回路基板を介して積層加圧されて一体化されたことを特 徴とする配線回路基板。

【請求項9】 一層又は多層の導体回路の一方の主面に 開口を有した絶縁層を介して導体回路形成用金属層から なり上記開口を通じて上記導体回路と電気的に接続され た突起を形成し上記絶縁層の該突起が形成された側に層 間絶縁膜を形成した2個の配線回路基板を用意し、

上記2個の配線回路基板を上記突起及び層間絶縁膜が形成された側が内側を向くようにして直接に又は別の配線回路基板を介して積層加圧して一体化することを特徴とする配線回路基板の製造方法

【請求項10】 請求項8に記載された配線回路基板の 両面にLSIチップ若しくはパッケージを搭載されてな ることを特徴とする配線回路基板。

【請求項11】 導体回路を成す金属層上に、該金属層とは同じ金属から成る上下導体間接続用突起が、選択的に形成され、

上記導体回路の上記突起が形成された側の面に層間絶縁 層が形成され、

上記上下導体間接続用突起が上記絶縁層を貫通して上記 導体回路となる金属層と他との層間接続手段を成してい ることを特徴とする配線回路基板。

【請求項12】 第1の導体回路を成す金属層上に、該金属層とは同じ金属から成る上下導体間接続用突起が、 選択的に形成され、

上記導体回路の上記突起が形成された側の面に層間絶縁 層が該突起に貫通された状態で形成され、

上記突起及び上記層間絶縁層の表面に金属層からなる第 2の導体回路が形成され、

上記第1と第2の導体回路が上記突起を介して電気的に 接続されたことを特徴とする配線回路基板。

【請求項13】 上記第2の導体回路を成す金属層の上記上下導体間接続用突起と対応する部分に該突起の頂部における径よりも小さな径の孔が形成されてなることを特徴とする請求項12記載の配線回路基板。

【請求項14】 上記突起が槍状に形成されたことを特 徴とする請求項11、12又は13記載の配線回路基 板

【請求項15】 上記突起がコニーデ状に形成されたことを特徴とする請求項11、12又は13記載の配線回路基板。

【請求項16】 上記突起が鼓状に形成されたことを特徴とする請求項11、12又は13記載の配線回路基板。

【請求項17】 上記突起の表面が粗化或いはつぶメッキされたことを特徴とする請求項11、12、13、14、15又は16記載の配線回路基板。

【請求項18】 突起が銅からなり、その表面が電解クロメート処理されてなることを特徴とする請求項11、12、13、14、15、16又は17記載の配線回路基板。

【請求項19】 導体回路を成す金属層と突起を形成するための金属板を用意し、その一方の表面に選択的にマスク膜を形成する工程と、

上記マスク膜をマスクとして上記金属板をハーフエッチングすることにより導体回路となる金属層とその上記一方の表面に一体に選択的に形成された突起を形成する工程と、

上記導体回路となる金属層の上記突起が形成された側の 表面に層間絶縁層を介して金属層を積層する工程と、

上記絶縁層の両方の表面の金属層を同時又は異時に選択 的にパターニングすることにより配線膜を形成する工程 と、

を有することを特徴とする配線回路基板の製造方法。

【請求項20】 上記上下導体間接続用突起とそれに接続される上記金属層との間に異方性導電層を介在させたことを特徴とする請求項12又は13記載の配線回路基板の製造方法。

【請求項21】 金属層を積層する前に、上記突起と該 金属層との間に異方性導電膜を介在させる工程を有する ことを特徴とする請求項19記載の配線回路基板の製造 方法。

【請求項22】 金属層の表面に多数の金属からなる導体間接続用突起を一定の間隔をおいて配列された格子の 各交点上に配置し、

上記金属層の上記導体間接続用突起が形成された表面上 に層間絶縁層を該導体間接続用突起に貫通された状態で 設け、

上記層間絶縁層の上記上下導体間接続用突起を含む表面 に金属層を形成してなることを特徴とする配線回路基 板。

【請求項23】 金属層の表面に多数の金属からなる導体間接続用突起を配置し、

上記金属層の上記導体間接続用突起が形成された表面上 に層間絶縁層を該突起に貫通された状態で設け、

上記層間絶縁層の上記導体間接続用突起を含む表面に上 記金属層とは別の金属層を形成してなる配線回路基板で あって.

上記各上下導体間接続用突起を、上記基板両面から加圧 したとき各上下導体間接続用突起が均一な加圧力を受け るように配置してなることを特徴とする配線回路基板。

【請求項24】 金属層の表面に多数の金属からなる導体間接続用突起を配置し、

上記金属層の上記導体間接続用突起が形成された表面上 に層間絶縁層を該突起に貫通された状態で設け、

上記層間絶縁層の上記導体間接続用突起を含む表面に上 記金属層とは別の金属層を形成してなる配線回路基板で あって、

上記上下導体間接続用突起の周辺又は上下導体間が密集 した密集領域の周辺に上下導体間接続用突起よりも背の 小さなダミー突起を配置してなることを特徴とする配線 回路基板。

【請求項25】 金属層の表面に多数の金属からなる導体間接続用突起を配置し、

上記金属層の上記導体間接続用突起が形成された表面上 に層間絶縁層を該突起に貫通された状態で設け、

上記層間絶縁層の上記導体間接続用突起を含む表面に上 記金属層とは別の金属層を形成してなる配線回路基板で あって、

上下導体間接続用突起が複数通りの異なる高さを持つよ うにされたことを特徴とする配線回路基板

【請求項26】 金属層の表面に多数の金属からなる導体間接続用突起を配置し、

上記金属層の上記導体間接続用突起が形成された表面上 に層間絶縁層を該突起に貫通された状態で設け、

上記層間絶縁層の上記導体間接続用突起を含む表面に上記金属層とは別の金属層を形成してなる配線回路基板で なるて

上下導体間接続用突起が複数通りの異なる径を持つよう にされたことを特徴とする配線回路基板

【請求項27】 金属層の表面に多数の金属からなる導体間接続用突起を配置し、

上記金属層の上記導体間接続用突起が形成された表面上 に層間絶縁層を該突起に貫通された状態で設け、

上記層間絶縁層の上記導体間接続用突起を含む表面に上 記金属層とは別の金属層を形成してなる配線回路基板で あって、

上下導体間接続用突起と同じ材料で同じ高さで形成され たスペーサを有することを特徴とする配線回路基板

【請求項28】 金属層の表面に多数の金属からなる導体間接続用突起を配置し、

上記金属層の上記導体間接続用突起が形成された表面上 に層間絶縁層を該突起に貫通された状態で設け、

上記層間絶縁層の上記導体間接続用突起を含む表面に上 記金属層とは別の金属層を形成してなり、

上下導体間接続用突起と同じ材料で同じ高さで形成されたスペーサを有する配線回路基板の製造方法であって、 上記上下導体間接続用突起と同じ工程でスペーサを形成することを特徴とする配線回路基板の製造方法。

【請求項29】 金属層の表面に多数の金属からなる導体間接続用突起を配置し、

上記金属層の上記導体間接続用突起が形成された表面上 に層間絶縁層を該突起に貫通された状態で設け、

上記層間絶縁層の上記導体間接続用突起を含む表面に上記金属層とは別の金属層を形成してなる、上記上下導体間接続用突起と同じ材料で同じ高さに形成された認識マークを有することを特徴とする配線回路基板。

【請求項30】 金属層の表面に多数の金属からなる導体間接続用突起を配置し、上記金属層の上記導体間接続用突起が形成された表面上に層間絶縁層を該突起に貫通された状態で設け、上記層間絶縁層の上記導体間接続用

突起を含む表面に上記金属層とは別の金属層を形成してなり、上記上下導体間接続用突起と同じ材料で同じ高さに形成された認識マークを有する配線回路基板の製造方法であって、

上記上下導体間接続用突起と同じ工程で認識マークを形成することを特徴とする配線回路基板の製造方法。

【請求項31】 絶縁性樹脂からなるベースの上下両表面に金属層からなる配線回路が形成され、上記両表面の配線間を電気的に接続するスルーホールが上記ベースを成す絶縁性樹脂に形成されたコアとなる回路基板と、

上記回路基板の両表面に、それぞれ、金属層からなり選択的に形成された上下導体間接続用突起を有する配線回路の突起形成側の面に絶縁層が該上下導体間接続用突起によって貫通された状態で形成された別の回路基板を、その上下導体間接続用突起の先端が上記金属層からなる配線回路に接続される状態で積層した配線回路基板であって、

上記上下導体間接続用突起と上記配線回路とが導電ペースト又は貴金属層を介して接続されたことを特徴とする 配線回路基板。

【請求項32】 導体回路を成す金属層上に、該金属層とは同じ金属から成る上下導体間接続用突起が、選択的に形成され、

上記導体回路の上記上下導体間接続用突起が形成された 側の面に層間絶縁層が該上下導体間接続用突起によって 貫通された状態で形成され、

上記層間絶縁層上に、上記導体回路とは別の導体回路を成す金属層の一表面に上記上下導体間接続用突起と対応して半田、導電ペースト又は貴金属膜が形成されたものの上記一表面が、その半田、導電ペースト又は貴金属膜に上記上下導体間接続用突起が接続されるように積層されてなることを特徴とする配線回路基板。

【請求項33】 導体回路を成す金属層上に、該金属層とは同じ金属から成る上下導体間接続用突起が選択的に形成され、上記導体回路の上記上下導体間接続用突起が形成された側の面に層間絶縁層が該上下導体間接続用突起によって貫通された状態で形成され、上記層間絶縁層上に、上記導体回路とは別の導体回路を成す金属層の一表面に上記上下導体間接続用突起と対応して半田、導電ペースト又は貴金属膜が形成したものの上記一表面が、その半田、導電ペースト又は貴金属膜に上記上下導体間接続用突起が接続されるように積層されてなる配線回路基板の製造方法において、

導体回路となる金属層上に、該金属層とは同じ金属から成る上下導体間接続用突起が選択的に形成したものの上下導体間接続用突起形成側に、層間絶縁層を介して、上記導体回路とは別の導体回路となる金属層上に上記上下導体間接続用突起に対応して半田、導電ペースト又は貴金属膜を印刷したものの該半田、導電ペースト又は貴金属膜形成側を当てて加圧することにより、上記各上下導

体間接続用突起が上記層間絶縁層を突き破って対応する 半田、導電ペースト又は貴金属膜に接続された状態を形成して積層することを特徴とする配線回路基板の製造方 法。

【請求項34】 金属層に上下導体間接続用突起を形成 したものに層間絶縁膜を介して導体回路を成す或いは導 体回路となる金属層、又は回路基板を積層した配線回路 基板において、

上記層間絶縁膜として異方性導電膜を用いたことを特徴 とする配線回路基板。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、例えばIC、LS I等の電子デバイス実装用の配線回路基板、特に高密度 実装を実現できる配線回路基板と、その製造方法に関す る。

[0002]

【従来の技術】図21 (A) ~ (F) 及び図22 (G) ~ (I) は高密度実装用配線回路基板に関する一つの従来例を説明するためのもので、配線回路基板の製造方法を工程順(A) ~ (I) に示す断面図である。

【0003】 (A) 先ず、 $25\sim100\mu$ m程度の厚さの絶縁シートからなる絶縁ベース1を用意し、図21 (A) に示すように、該絶縁シート1に層間接続用の孔2をパンチング、ドリルにより或いはレーザー加工により形成する。

(B) 次に、図21 (B) に示すように、上記孔2を導電性ペースト (例えば銀或いは銅等を主材料とする。) 3により例えば印刷法で充填する。これにより、絶縁ベース1は孔2、2、・・・が導電性ペースト3により充填された半硬化状態のシートAになる。

【0004】(C)、(D)次に、図21(C)に示すように、上記シートAの両面に例えば銅からなる金属箔4、4を臨ませ、図21(D)に示すようにその金属箔4、4を加圧加熱プレスで積層する。これにより両面に金属箔4、4が形成され、その間に絶縁シート1が存在し、孔2、2、・・・にて導電性ペースト3、3、・・・により上記両面の金属箔4・4間が電気的に接続された積層体が構成される。

(E) 次に、上記金属箔4、4上に形成すべき導体回路 と同じパターンを有するレジスト膜5、5を形成する。 図21 (E) はレジスト膜5、5形成後の状態を示す。

【0005】(F)次に、上記レジスト膜5、5をマスクとして上記金属箔4、4をエッチングすることにより図21(F)に示すように導体回路6、6を形成する。これにより両面に絶縁シート1により層間分離され、孔2内の導電性ペースト3により層間接続された導体回路6、6が形成された積層体Bが構成される。

(G) 次に、図22(G) に示すように、上記積層体B の両面に、孔2、2、・・・を有し、その孔2、2、・ ・・が導電性ペースト3、3、・・・で充填された絶縁シート1 a、1 a と金属箔 4 a 、4 a を重ね、その後、加圧プレスでこれらを積層する。この積層により形成された積層体をCとする。

【0006】(H)次に、図22(H)に示すように、 積層体Cの両面の金属箔4a、4a上にレジスト膜5、 5を選択的に形成する。

(I) 次に、上記レジスト膜5、5をマスクとして金属 箔4a、4aを選択的にエッチングすることによりパターニングして、図22(I) に示すように配線膜6a、6aを形成する。これにより、4層の導体回路6、6、6a、6aを有する配線回路基板7が形成される。

【0007】図23(A)~(G)は高密度実装用配線回路基板に関する別の従来例を説明するためのもので、配線回路基板の製造方法を工程順(A)~(G)に示す断面図である。

(A) 例えば銅からなる金属箔(厚さ例えば $18\mu m$) 10を用意し、図23 (A) に示すように、該金属箔 1 0上に導電性の突起11、11、・・・を銅或いは銀等の導電性ペーストをメタル版を介して印刷により形成し、加熱硬化する。突起11、11、・・・の厚さは例えば100~ $300\mu m$ 程度である。

【0008】(B)次に、図23(B)に示すように、上記金属箔10の突起11、11、・・・が形成された面上に絶縁性の接着シート12を接着する。この接着シート12として記突起11、11、・・・の厚さよりも適宜薄いものを用いることより、上記突起11、11、・・・の頂部が接着シート12の表面から突出するようにする。この金属箔10に突起11、11、・・・を形成し、接着シート12をそれから突起11、11、・・・の頂部が突出するように接着した積層体Aが出来上がる。

【0009】(C)、(D)次に、図23(C)に示すように、上記金属箔10と同様の金属箔13を上記接着シート10の接着シート12表面上方に臨ませ、熱加圧プレス法により、図22(D)に示すように、金属箔13を接着シート12及び突起11、11、・・・上に積層する。Bはそれによりできた積層体である。

(E) 次に、上記積層体Bの両面の金属箔10、13上にパターニングした例えばレジスト膜を形成し、該レジスト膜をマスクとして上記金属箔10、13をエッチングすることにより導体回路14、15を形成する。図23(E)は導体回路形成後マスクとして用いたレジスト膜を除去した状態を示す。

【0010】(F)次に、上記図23(B)に示す積層体Aと同じ方法でつくられた積層体aを二つ用意し、その二つの積層体a、aを、図23(F)に示すように、上記積層体Bの両面に臨ませる。

(G) 次に、上記積層体Bをその両面側から積層体a、aでサンドイッチ状に挟んで上述した熱加圧プレス法に

より加圧して積層し、図23 (G) に示すような配線回 路基板16が出来上がる。

[0011]

【発明が解決しようとする課題】ところで、図21、図22に示した従来例には、第1に、絶縁シート1の孔2を銀等の高価な金属を主材料とする導電性ペースト3で埋めて層間接続に用いるので、コストアップに繋がるという問題があった。特に、高密度化に伴い、孔2の配設密度が増えるので、無視できないコストアップが生じる。第2に、孔2を導電性ペースト3で埋める際に、孔2以外の部分にも導電性材料が微量ながら付着し、特に高湿下において絶縁抵抗が低下するという問題があった。

【0012】第3に、絶縁シート1に孔2、2、・・・ を形成した後加圧積層するときに、加わる圧力によりシ ート1が横方向に伸延され、孔2、2、・・・の位置ず れが生じ、補正を行って孔明けをしても高密度パターン においては補正しきれない場合が生じるという問題があ った。斯かる孔2の位置ずれは層間接続不良の原因にな り看過できない重大な問題となり、特に高密度実装の配 線回路基板の場合には致命的となる。第4に、銅等から なる金属箔4、4と導電性ペースト3との接合の信頼性 が不充分であるという問題があった。即ち、孔2を埋め た導電性ペースト3は半硬化状になるように溶剤分を除 去するが、半硬化後の導電ペーストは溶剤分の除去等に より収縮し、体積が小さくなり、導電ペースト3の上下 両面が凹状になることが多い。その結果、金属箔4、4 との間に接合不良が生じやすく、歩留まり、信頼性が低 くなると言う問題があったのである。

【0013】次に、図23に示す従来例にも問題があっ た。第1に、突起11は高価な材料である導電性ペース トで形成するので、コストアップになるという問題があ った。第2に、突起11の導電性ペーストによる形成に は、スクリーン印刷法を用いる結果、導電性ペーストを 厚くすることに限界があり、その結果、突起11の形成 にスクリーン印刷を複数回繰り返すことが必要になる場 合が多い。そして、そのように印刷回数が多くなると、 位置ずれによる突起11の形状の変形が生じ易くなり、 延いては後における金属箔4との接続の信頼度が低くな ると言う問題があるし、スクリーン印刷するときの位置 合わせ作業が非常に難しく、面倒で、熟練を要すると か、位置合わせ時間が長くなるという問題が生じる。こ のような傾向は、突起11の径が小さくなる程顕著であ る。因みに、直径が0.3mmの突起の場合、2回印刷 が必要であり、直径0.2mmの突起の場合、4回印刷 する必要がある。これはかなり面倒であり、生産性向上 の障害にもなり、高密度配線回路基板への対応に課題を 残している。

【0014】第3に、突起11、11、・・・の高さに ばらつきが生じやすいと言う問題があった。即ち、スク

リーン印刷には、形成される膜の厚さを均一にすること が難しいので、当然にスクリーン印刷により形成した突 起11、11、・・・の高さにはばらつきが生じやす く、その結果、その厚さのばらつきにより、金属箔13 と突起11、11、・・・との接続が不良になるおそれ が生じ、歩留まり、信頼性が低くなるという問題があっ たのである。第4に、製造過程において配線回路基板の ベースとなる金属箔10が例えば18μmと薄く、上記 スクリーン印刷の際に、金属箔13側にしわ、変形、折 れ曲がり等が生じないように充分な注意が必要であり、 僅かなミスによる歩留まり低下を起こす可能性を有す る。これは当然のことながら、コストアップの原因とな り、看過できない問題となる。かといって、その金属箔 10を厚くしてベースの剛性を強くしようとすると、導 体回路のファインパターン化を妨げることになるという 問題に直面する。

【0015】また、上記各従来例に共通する問題点としては高密度化、即ち微小な層間接続には限界があり、一つの従来例には孔径の微細化と導電ペーストの充填の難しさのため、また、別の従来例ではバンプ印刷で微小径になればなるほど印刷が難しくなり、200μm以下の径は実際上作り得なかった。また、導電ペーストと銅箔の間の接合強度が低く、パットオンビアとして使用しようとした場合、ビア状のパッド強度が充分でなく必要以上に面積をとる必要があった。

【0016】本発明はこのような問題点を解決すべく為されたものであり、製造過程において曲がり、折れ、変形等が生じないようにし、製造過程における寸法の安定性を高めることにより上下導体回路間の接続の確実性を高め、上下導体回路間接続手段のコスト低減を図ることを目的とする。

[0017]

【課題を解決するための手段】請求項1の配線回路基板は、導体回路となる導体回路形成用金属層上に、該金属層とは別の金属から成るエッチングバリア層を介して金属から成る突起が、選択的に形成され、上記導体回路の上記突起が形成された側の面に層間絶縁層が形成され、上記突起が上記絶縁層を貫通して上記導体回路となる金属層と他との層間接続手段を成していることを特徴とする。

【0018】請求項2の配線回路基板は、請求項1記載の配線回路基板において、上記突起の表面に表面処理剤として導電性ペースト材料がコーティングされたことを特徴とする。

【0019】請求項3の配線回路基板の製造方法は、突起形成用の金属層上にそれとは別の金属から成るエッチングバリア層を形成し、該エッチングバリア層上に導体回路となる金属層を形成したものを用意する工程と、上記突起形成用の金属層を、上記エッチングバリア層を侵さないエッチング液により選択的にエッチングすること

により突起を形成する工程と、上記エッチングバリア層 のみを上記突起をマスクとして上記導体回路を成す金属 層を侵さないエッチング液で除去する工程と、上記導体 回路を成す金属層の上記突起形成側の面に層間絶縁用の 絶縁層を形成して該突起を上記導体回路に接続された層 間接続手段とする工程と、を有することを特徴とする。

【0020】請求項4の配線回路基板の製造方法は、突起形成用の金属層上にそれとは別の金属から成るエッチングバリア層を形成し、該エッチングバリア層上に導体回路となる金属層を形成したものを用意し、上記突起形成用の金属層を、上記エッチングバリア層を侵さないエッチング液により選択的にエッチングすることにより突起を形成し、上記導体回路を成す金属層の上記突起形成側の面に層間絶縁用の絶縁層を形成して該突起を上記導体回路に接続された層間接続手段とし、そして、上記導体回路となる上記エッチングバリア層上の金属層を該エッチングバリア層と共にエッチングマスク層をマスクとする選択エッチングにより除去することによって導体回路を形成することを特徴とする。

【0021】請求項5の配線回路基板の製造方法は、請求項3又は4記載の配線回路基板の製造方法において、上記ベースメタルからなる層を選択的にエッチングして上記突起を形成する際に、エッチングマスクとして例えば半田メッキ、銀メッキ、金メッキ或いはパラジウムメッキ等により形成した金属層を用い、上記突起の形成後においても上記エッチングマスクとして用いた金属層を残存させてその金属層で突起表面を全面的に覆う状態にすることを特徴とする。

【0022】請求項6の配線回路基板の製造方法は、請求項1の配線回路基板の上記突起及び上記層間絶縁膜が形成された側の面に、上記導体回路とは別の導体回路形成用の金属箔を積層して加圧することにより一体化し、その後、導体回路形成用の金属層及び金属箔を選択的にエッチングすることにより両面に導体回路を形成することを特徴とする。

【0023】請求項7の配線回路基板の製造方法は、請求項6の配線回路基板の製造方法により製造された配線回路基板の両面に、請求項1の配線回路基板を、この配線回路基板の突起及び層間絶縁膜の形成された側が内側を向くようにサンドイッチ状に重ねて積層して加圧することにより一体化し、その一体化をされたものの両面に位置する2個の金属層を選択的にエッチングすることにより両面に導体回路を形成することを特徴とする。

【0024】請求項8の配線回路基板、請求項9の配線回路基板の製造方法は、一層又は多層の導体回路の一方の主面に開口を有した絶縁層を介してベースメタルからなり、上記開口を通じて上記導体回路と電気的に接続された突起を有し、上記絶縁層の該突起が形成された側に層間絶縁膜を形成した2個の配線回路基板を、突起及び層間絶縁膜が形成された側が内側を向くように直接に又

は配線回路基板を介して積層して加圧することにより一 体化してなる、或いは一体化する。

【0025】請求項10の配線回路基板は、請求項7の配線回路基板の両面にLSIチップ若しくはパッケージを搭載してなることを特徴とする。

【0026】請求項11の配線回路基板は、導体回路を成す金属層上に、該金属層とは同じ金属から成る上下導体間接続用突起が、選択的に形成され、上記導体回路の上記突起が形成された側の面に層間絶縁層が形成され、上記上下導体間接続用突起が上記絶縁層を貫通して上記導体回路となる金属層と他との層間接続手段を成していることを特徴とする。

【0027】請求項12の配線回路基板は、第1の導体 回路を成す金属層上に、該金属層とは同じ金属から成る 突起が、選択的に形成され、上記導体回路の上記突起が 形成された側の面に層間絶縁層が該突起に貫通された状態で形成され、上記突起及び上記層間絶縁層の表面に金 属層からなる第2の導体回路が形成され、上記第1と第 2の導体回路が上記突起を介して電気的に接続されたことを特徴とする。

【0028】請求項13の配線回路基板は、請求項12 の配線回路基板において、上記第2の導体回路を成す金 属層の上記上下導体間接続用突起と対応する部分に該突 起の頂部における径よりも小さな径の孔が形成されてな ることを特徴とする。

【0029】請求項14の配線回路基板は、請求項1 1、12又は13記載の配線回路基板において、上記突 起が槍状に形成されたことを特徴とする。

【0030】請求項15の配線回路基板は、請求項1 1、12又は13記載の配線回路基板において、上記突 起がコニーデ状(富士山状)に形成されたことを特徴と する。

【0031】請求項16の配線回路基板は、請求項1 1、12又は13記載の配線回路基板において、上記突 起が鼓状に形成されたことを特徴とする。

【0032】請求項17の配線回路基板は、請求項1 1、12、13、14、15又は16記載の配線回路基 板において、上記突起の表面が粗化或いはつぶメッキさ れたことを特徴とする。

【0033】請求項18の配線回路基板は、請求項1 1、12、13、14、15、16又は17記載の配線 回路基板において、突起が銅からなり、その表面が電解 クロメート処理されてなることを特徴とする。

【0034】請求項19の配線回路基板は、導体回路を成す金属層と突起を形成するための金属板を用意し、その一方の表面に選択的にマスク膜を形成する工程と、該マスク膜をマスクとして上記金属板をハーフエッチングすることにより導体回路となる金属層とその上記一方の表面に一体に選択的に形成された突起を形成する工程と、上記導体回路となる金属層の上記突起が形成された

側の表面に層間絶縁層を該突起により貫通されるように 形成する工程と、上記絶縁層及び突起の表面に金属層を 形成する工程と、上記絶縁層の両方の表面の金属層を同 時又は異時に選択的にパターニングすることにより配線 膜を形成する工程と、を有することを特徴とする。

【0035】請求項20の配線回路基板は、請求項12 記載の配線回路基板において、上記上下導体間接続用突 起と上記金属層との間に異方性導電膜を介在させたこと を特徴とする。

【0036】請求項21の配線回路基板の製造方法は、 請求項19記載の配線回路基板の製造方法において、金 属層を積層する前に、上記突起と該金属層との間に異方 性導電膜を介在させる工程を有することを特徴とする。

【0037】請求項22の配線回路基板は、金属層の表面に多数の金属からなる導体間接続用突起を一定の間隔をおいて配列された格子の各交点上に配置し、上記金属層の上記導体間接続用突起が形成された表面上に層間絶縁層を該導体間接続用突起に貫通された状態で設け、上記層間絶縁層の上記上下導体間接続用突起を含む表面に金属層を形成してなることを特徴とする。

【0038】請求項23の配線回路基板は、金属層の表面に多数の金属からなる導体間接続用突起を配置し、上記金属層の上記導体間接続用突起が形成された表面上に層間絶縁層を該突起に貫通された状態で設け、上記層間絶縁層の上記導体間接続用突起を含む表面に上記金属層とは別の金属層を形成してなる配線回路基板であって、上記各上下導体間接続用突起を、上記基板両面から加圧したとき各上下導体間接続用突起が均一な加圧力を受けるように配置してなることを特徴とする。

【0039】請求項24の配線回路基板は、金属層の表面に多数の金属からなる導体間接続用突起を配置し、上記金属層の上記導体間接続用突起が形成された表面上に層間絶縁層を該突起に貫通された状態で設け、上記層間絶縁層の上記導体間接続用突起を含む表面に上記金属層とは別の金属層を形成してなる配線回路基板であって、上記上下導体間接続用突起の周辺又は上下導体間が密集した密集領域の周辺に上下導体間接続用突起よりも背の小さなダミー突起を配置してなることを特徴とする。

【0040】請求項25の配線回路基板は、金属層の表面に多数の金属からなる導体間接続用突起を配置し、上記金属層の上記導体間接続用突起が形成された表面上に層間絶縁層を該突起に貫通された状態で設け、上記層間絶縁層の上記導体間接続用突起を含む表面に上記金属層とは別の金属層を形成してなる配線回路基板であって、上下導体間接続用突起が複数通りの異なる高さを持つようにされたことを特徴とする。

【0041】請求項26の配線回路基板は、金属層の表面に多数の金属からなる導体間接続用突起を配置し、上記金属層の上記導体間接続用突起が形成された表面上に層間絶縁層を該突起に貫通された状態で設け、上記層間

絶縁層の上記導体間接続用突起を含む表面に上記金属層 とは別の金属層を形成してなる配線回路基板であって、 上下導体間接続用突起が複数通りの異なる径を持つよう にされたことを特徴とする。

【0042】請求項27の配線回路基板は、金属層の表面に多数の金属からなる導体間接続用突起を配置し、上記金属層の上記導体間接続用突起が形成された表面上に層間絶縁層を該突起に貫通された状態で設け、上記層間絶縁層の上記導体間接続用突起を含む表面に上記金属層とは別の金属層を形成してなる配線回路基板であって、上下導体間接続用突起と同じ材料で同じ高さで形成されたスペーサを有することを特徴とする。

【0043】請求項28の配線回路基板の製造方法は、金属層の表面に多数の金属からなる導体間接続用突起を配置し、上記金属層の上記導体間接続用突起が形成された表面上に層間絶縁層を該突起に貫通された状態で設け、上記層間絶縁層の上記導体間接続用突起を含む表面に上記金属層とは別の金属層を形成してなり、上下導体間接続用突起と同じ材料で同じ高さで形成されたスペーサを有する配線回路基板の製造方法であって、上記上下導体間接続用突起と同じ工程でスペーサを形成することを特徴とする。

【0044】請求項29の配線回路基板は、金属層の表面に多数の金属からなる導体間接続用突起を配置し、上記金属層の上記導体間接続用突起が形成された表面上に層間絶縁層を該突起に貫通された状態で設け、上記層間絶縁層の上記導体間接続用突起を含む表面に上記金属層とは別の金属層を形成してなり、上記上下導体間接続用突起と同じ材料で同じ高さに形成された認識マークを有することを特徴とする。

【0045】請求項30の配線回路基板の製造方法は、金属層の表面に多数の金属からなる導体間接続用突起を配置し、上記金属層の上記導体間接続用突起が形成された表面上に層間絶縁層を該突起に貫通された状態で設け、上記層間絶縁層の上記導体間接続用突起を含む表面に上記金属層とは別の金属層を形成してなり、上記上下導体間接続用突起と同じ材料で同じ高さに形成された認識マークを有する配線回路基板の製造方法であって、上記上下導体間接続用突起と同じ工程で認識マークを形成することを特徴とする。

【0046】請求項31の配線回路基板は、絶縁性樹脂からなるベースの上下両表面に金属層からなる導体回路が形成され、上記両表面の配線間を電気的に接続するスルーホールが上記ベースを成す絶縁性樹脂に形成されたコアとなる回路基板と、上記回路基板の両表面に、それぞれ、金属層からなり選択的に形成された上下導体間接続用突起を有する配線回路の突起形成側の面に絶縁層が該上下導体間接続用突起によって貫通された状態で形成された別の回路基板を、その上下導体間接続用突起の先端が上記金属層からなる配線回路に接続される状態で積

層した配線回路基板であって、上記上下導体間接続用突起と上記配線回路とが導電ペースト又は貴金属層を介して接続されたことを特徴とする。

【0047】請求項32の配線回路基板は、導体回路を成す金属層上に、該金属層とは同じ金属から成る上下導体間接続用突起が、選択的に形成され、上記導体回路の上記上下導体間接続用突起が形成された側の面に層間絶縁層が該上下導体間接続用突起によって貫通された状態で形成され、上記層間絶縁層上に、上記導体回路とは別の導体回路を成す金属層の一表面に上記上下導体間接続用突起と対応して半田、導電ペースト又は貴金属膜が形成されたものの上記一表面が、その半田、導電ペースト又は貴金属膜に上記上下導体間接続用突起が接続されるように積層されてなることを特徴とする。

【0048】請求項33の配線回路基板の製造方法は、 導体回路を成す金属層上に、該金属層とは同じ金属から 成る上下導体間接続用突起が選択的に形成され、上記導 体回路の上記上下導体間接続用突起が形成された側の面 に層間絶縁層が該上下導体間接続用突起によって貫通さ れた状態で形成され、上記層間絶縁層上に、上記導体回 路とは別の導体回路を成す金属層の一表面に上記上下導 体間接続用突起と対応して半田、導電ペースト又は貴金 属膜が形成したものの上記一表面が、その半田、導電ペ ースト又は貴金属膜に上記上下導体間接続用突起が接続 されるように積層されてなる配線回路基板の製造方法に おいて、導体回路となる金属層上に、該金属層とは同じ 金属から成る上下導体間接続用突起が選択的に形成した ものの上下導体間接続用突起形成側に、層間絶縁層を介 して、上記導体回路とは別の導体回路となる金属層上に 上記上下導体間接続用突起に対応して半田、導電ペース ト又は貴金属膜を印刷したものの該半田、導電ペースト 又は貴金属膜形成側を当てて加圧することにより、上記 各上下導体間接続用突起が上記層間絶縁層を突き破って 対応する半田、導電ペースト又は貴金属膜に接続された 状態を形成して積層することを特徴とする。

【0049】請求項34の配線回路基板は、金属層に上下導体間接続用突起を形成したものに層間絶縁膜を介して導体回路を成す或いは導体回路となる金属層、又は回路基板を積層した配線回路基板において、上記層間絶縁膜として異方性導電膜を用いたことを特徴とする。

[0050]

【発明の実施の形態】以下、本発明を図示実施形態に従って詳細に説明する。図1 (A)~(G)及び図2

(H) ~ (K) は本発明配線回路基板の製造方法の第1の実施の形態を工程順に示す断面図である。

(A) 図1 (A) に示すように、ベース材(例えばガラスエポキシプリプレグ)20を用意する。該ベース材20は厚さ例えば100 μ mの突起形成用の銅層(突起形成用金属層)21の一方の主面に例えばニッケルからなるエッチングバリア層(厚さ例えば2 μ m)22を例え

ばメッキにより形成し、該エッチングバリア層 22の表面に導体回路形成用銅箔(導体回路形成用金属箔、厚さ 例えば 18μ m) 23を形成してなる。

【0051】(B)次に、図1(B)に示すように、上記突起形成用の銅層21の表面にレジスト膜24を選択的に形成する。このレジスト膜24は突起を形成すべき部分を覆うように形成する。

(C) 次に、上記レジスト膜24をマスクとして上記銅層21をエッチングすることにより、突起25、25、・・・を形成する。このエッチングはウェットエッチングにより行うこととし、使用するエッチング液はニッケルからなるところの上記エッチングバリア層22を侵し得ないが、銅層21を侵食できるエッチング液を用いる。

【0052】(D)次に、上記エッチングにおけるエッチングマスクとして用いたレジスト膜24を除去する。図1(D)はエッチングマスク除去後の状態を示す。

(E) 次に、図1 (E) に示すように、上記エッチング バリア層22を、上記突起25、25、・・・をマスク としてエッチングする。このエッチングには、突起2 5、25、・・・を成す金属(本実施の形態では銅)を 侵さないが、エッチングバリア層22を成す金属(本実 施の形態ではニッケル)を侵すエッチング液(ニッケル 剥離液)を使用する。

【0053】(F)次に、図1(E)に示すように、必要に応じ上記各突起25、25、・・・の頂部(上部)に薄く導電性ペースト26を塗布し、硬化させる。この工程は不可欠ではない。但し、この工程により、突起25、25、・・・と後で形成される銅箔との接続の信頼度を非常に高めることができる。

【OO54】(G)次に、絶縁剤シートを、上記銅層2 1の上記突起25、25、・・・が形成された側の面に 熱ローラで圧着することにより、図1 (G) に示すよう に、該絶縁剤シートからなる層間絶縁層27を形成す る。この場合、突起25、25、・・・の上部が突出す るように絶縁剤シートとしてその突起25、25、・・ ・の高さ(導電性ペースト26を塗布した場合はそのペ ースト26をも含めた高さ)よりも適宜薄いものを用い る。さもないと、突起25、25、・・・による層間接 続を確実に行うことができないからである。この工程に より、銅箔23上に層間絶縁層27が形成され、更に、 上記銅箔23とエッチングバリア層22、22、・・・ を介して接続された突起25、25、・・・が上記層間 絶縁層27を貫通してその表面から突出した積層体28 が構成される。この工程は、エポキシ樹脂が軟化する温 度で行い、すぐに室温にもどし、実質的にエポキシの硬 化反応がないようにする。

【0055】(H)、(I)次に、図2(H)に示すように、上記積層体28の、層間絶縁層27が形成され、 突起25、25、・・・の頂部が突出する側に、例えば 厚さ 18μ m程度の銅箔(導体形成用の金属層)29を臨ませ、図2(I)に示すように、積層プレスにて熱圧着することにより積層する。この工程により、層間絶縁層27の両主面に形成された金属層23、29を上記突起25、25・・・により層間接続した積層体30が構成される。

【0056】(J)、(K)次に、図2(J)に示すように、上記金属層23、29の表面にエッチングマスクとなるレジスト膜24、24を形成し、その後、該レジスト膜24、24をマスクとして上記金属層23、29をエッチングすることにより導体回路31、32を形成する。これにより、両面の導体回路31、32が突起25、25、・・・により層間接続された、図1(K)に示すような配線回路基板33が出来上がる。この配線回路基板33が本発明配線回路基板の第1の実施の形態である。

【0057】このような第1の実施の形態によれば、突起25を構成し得る厚い(例えば50~200μm)突起形成用金属層である銅層21を少なくとも含むベース材20をベースとして加工を始めるので、変形等の不具合が生じにくく、且つ、寸法の安定性が高いという利点がある。そして、寸法の安定性があるが故に、突起形成後における突起の位置ずれが生じないため、例えば図21、図22に示す従来例における孔2内の導電性ペースト3(謂わばスルーホール)が位置ずれして上下導体回路5・5間のとるべき接続がとれないという類の問題は生じない。従って、微小径の突起25を高密度に配設し、且つ導体回路間の層間接続を確実にとる超高密度配線回路基板33を得ることができる。

【0058】また、突起25は例えば銅等からなる銅層21により形成するので、その形成に要する材料費は安くて済み、従って、突起25の配設密度を高め、配設数を増やしても、従来におけるように銀等貴金属を主材料とする高価な導電性ペーストを使用するため配線回路基板が高価になることはなく、配線回路基板の低価格化に大きく寄与する。

【0059】また、突起25は銅層21の選択的にエッチングにより形成するので、突起25の高さは銅層21の厚さにより決まり、この銅層21の厚さは極めて均一性を高く製造できるので、突起25の高さを均一にでった。従って、図23に示す従来例におけるような、導電性ペーストにより印刷により突起11を形成するために突起11の高さが不均一になって上下導体回路間の接続が不完全になる虞があるとか、図21、図22に示す従来例におけるような導電性ペースト3の硬化過程での接が不完全になる虞があるとう問題は生じない。対したの接続が不完全になる虞があると言う問題は生じない。従って、突起25の微細化、高密度化が進んでも上下導体回路間の確実な接続が期待でき、歩留まり、信頼性の向上を図ることができる。

【0060】図3(A)~(F)は本発明配線回路基板の製造方法の第2の実施の形態を工程順に示すものである。

(A) 図1 (A) \sim (D) に示すと同じ方法で、突起 2 5 を形成した状態にする。図 3 (A) はその突起 2 5 が 形成された状態を示す。

【0061】(B)次に、図3(B)に示すように、必要に応じ上記各突起25、25、・・・の頂部(上部)に薄く導電性ペースト26を塗布し、硬化させる。この工程は不可欠ではない。但し、この工程により、突起25、25、・・と後で形成される銅箔との接続の信頼度を非常に高めることができる。尚、本実施の形態においては、突起25、25、・・をマスクとしてエッチングバリア層22を除去することはしない。このエッチングバリア層22な除去することはしない。このエッチングバリア層22は、後の説明で明らかになるが、金属層23を選択的にエッチングすることによりパターニングして導体回路を形成するときに金属層23と共に同時にエッチングすることにより不要部分の除去が為される。これが図1、図2に示す第1の実施の形態との大きな相違である。

【0062】(C)次に、図3(C)に示すように、層間絶縁膜27を形成する。28はこの形成工程終了後における積層体である。

(D) 次に、図3(D) に示すように、その積層体28に銅箔(導体形成用の金属層)29を積層プレスにて熱圧着で積層することにより、層間絶縁層27の両主面に形成された金属層23、29を上記突起25、25・・・により層間接続した積層体30が構成される。

【0063】(E)次に、図3(E)に示すように、上記金属層23、29の表面にエッチングマスクとなるレジスト膜24、24を形成し、その後、該レジスト膜24、24をマスクとして上記金属層23、29をエッチングすることにより導体回路31、32を形成するが、更に、そのエッチングにより金属層23と接するところのニッケルからなるエッチングバリア層22をも同時にエッチングする。これにより、両面の導体回路31、32が突起25、25、・・・により層間接続された配線回路基板33が出来上がる。

【0064】(F) その後、図3(F)に示すように、エッチングマスクとして用いたレジスト膜24、24を除去する。その除去後における配線回路基板33が本発明配線回路基板の第2の実施の形態である。尚、この導体回路31、32を形成するところのレジスト膜24、24をマスクとするエッチングは当然のことながら、ニッケル系金属も銅系金属もエッチングできるエッチング液を使用して行う。すると、ニッケルからなるエッチング液を使用して行う。すると、ニッケルからなるエッチングバリア層22を金属層23と共に同じレジスト膜24をマスクとする1回の選択的エッチングにより選択的に除去するので、突起25形成後これをマスクとしてエッチングバリア層22を選択的に除去する必要がなく、従

って、工程数の低減を図ることができるという利点がある。

【0065】図3に示す第2の実施の形態によれば、図1、図2に示した第1の実施の形態によると同様の利点を得ることができるのみならず、エッチングバリア層22を金属層23と共に同じレジスト膜24をマスクとする1回の選択的エッチングにより選択的に除去できるので、第1の実施の形態よりも工程数の低減を図ることができるという利点もある。

【0066】図4(A)~(C)は本発明配線回路基板の製造方法の第3の実施の形態を工程順に示すものである。本実施の形態は、第1の実施の形態により製造された配線回路基板33の両面に、第1の実施の形態における工程(A)から工程(G)迄の工程でつくられた積層体28、28を積層し、該各積層体28、28の金属層23、23を選択的エッチングによりパターニングして導体回路を形成し、4層の導体回路を得るものである。

【0067】(A) 先ず、図4(A) に示すように上記配線回路基板33の両面に上記積層体28、28を突起25及び層間絶縁層27が形成された面が配線回路基板33側を向くように対向させ位置決めして臨ませる。そして、積層プレスにより熱圧着により積層一体化する。(B) 次に、図4(B) に示すように、上記積層体2

8、28の金属層23、23上にレジスト膜24、24 を選択的に形成する。

【0068】(C)上記レジスト膜24、24をマスクとして上記金属層23、23をエッチングすることにより導体回路35、35を形成する。これにより配線回路基板36が出来上がる。この配線回路基板36が本発明配線回路基板の第2の実施の形態である。この実施の形態によれば、導体回路を4層有する配線回路基板36を得ることができ、より一層の高密度化を図ることができる。

【0069】図5 (A) ~ (G) 及び図6 (H) ~

(I) は本発明配線回路基板の製造方法の第4の実施の 形態を工程順に示す断面図である。

(A) 図1 (A) に示すベース材と同じベース材20を用意し、その後、後で突起(25、25、・・・)となる、銅層21の表面に、レジスト膜24を塗布し、その露光、現像により図5 (A) に示すようにパターニングする。具体的には、各突起(25、25、・・・)となる部分のみが開口し、突起(25、25、・・・)を形成しない部分を覆うようにレジスト膜24をパターニングする。

(B) 次に、図5 (B) に示すように、上記レジスト膜 24 をマスクとして電解メッキ法で半田メッキ層(厚さ 例えば20 μ m) 37、37、・・・を形成する。半田 メッキ層は例えば錫S n / 鉛P b 或いは錫S n / 銀A g / 銅C u 等からなる。尚、金A u、銀A g 或いはパラジ ウムP d のメッキ層を形成する場合もある。

(C) 次に、図5 (C) に示すように、上記レジスト膜24を剥離する。

(D) 次に、図5 (D) に示すように、上記半田メッキ層37、37、・・・をマスクとして上記銅からなる金属層21を選択的にエッチングすることにより突起25、25、・・・を形成する。

(E) 次に、図5 (E) に示すように、ニッケルからなるエッチングバリア層22を剥離する。

【0070】(F)次に、半田リフロー処理により、図5(F)に示すように、上記半田メッキ層37、37、・・・で突起25、25、・・・の表面を覆うような状態にする。

(G) 次に、絶縁剤シートを、上記突起25、25、・・・が形成された側の面に熱ローラで圧着することにより、図5 (G) に示すように、該絶縁剤シートからなる層間絶縁層27を形成する。この場合、突起25、25、・・・の上部が突出するように絶縁剤シートとしてその突起25、25、・・・の半田メッキ層36をも含めた高さよりも適宜薄いものを用いる。さもないと、突起25、25、・・・の頂部が層間絶縁層27の表面から突出せず、上下導体回路間を確実に接続することができないからである。この工程でできた積層体を28aとする

【0071】(H)次に、第6図(H)に示すように、 上記積層体28の、層間絶縁層27が形成され、突起2 5、25、・・・の頂部が突出する側に、例えば厚さ1 8μm程度の導体回路形成用の金属層を成す銅箔29を 臨ませる。

(I) その後、積層プレスにて熱圧着することにより積層し、上記銅箔29及び上記金属層23上にレジスト膜を選択的に形成し、該レジスト膜をマスクとして上記銅箔29及び金属層23をエッチングすることにより導体回路31、32を形成する。これにより配線回路基板33aができる。この配線回路基板33aが本発明配線回路基板の第3の実施の形態である。

【0072】本実施の形態は、図1、図2に示した実施の形態とは、銅層21を選択的エッチングして突起25、25、・・・を形成する際にエッチングマスクとしてレジスト膜24に代えて半田メッキ層36を用い、その後、その半田メッキ層36を除去することなく残存させ、絶縁シートからなる層間絶縁層27を形成する前に、半田リフローにより突起25、25、・・・をその半田メッキ層36で覆う状態にするという点で相違する。従って、本実施の形態によれば、図1、図2に示した実施の形態のように各突起25、25、・・・上部に導電性ペースト26を塗布すると言うことが必要ではなくなる。その点でのみ、本実施の形態は図1、図2の実施の形態と異なり、外には相違点はない。

【0073】図7(A)~(E)は本発明配線回路基板の第6の実施の形態を工程順に示す断面図である。

(A) 先ず、図7 (A) に示すように、例えば銅等の金属板からなる単層構造のベース材51を用意し、その一方の表面にレジスト膜52を選択的に形成する。

【0074】(B)次に、図7(B)に示すように、上記レジスト膜52をマスクとして上記ベース材51をその上記表面からハーフエッチングすることにより上下導体間接続用突起53を形成する。尚、ハーフエッチングとは、文字通り厚さの2分の1エッチングするということではなく、回路層となる部分を残してエッチングすることを意味します。

(C) 次に、図7(C) に示すように、上記突起53の 頂部に必要に応じて導電ペースト、半田、或いは金等の 貴金属、或いは異方性導電膜等接続性を向上させる或い は接続性について信頼度を高める膜54をコーティング する。該膜54は不可欠というわけではないが、接続性 或いは信頼性をより高くする必要のある場合には設ける と良い。

【0075】(D)次に、図7(D)に示すように、銅等からなる金属箔56を上記ベース材51の上記一方の表面に層間絶縁膜55を介して積層する。

(E) 次に、図7(E) に示すように、上記ベース材51の他方の表面部と、上記金属箔56の表面を選択的にエッチングすることにより導体回路を形成する。これにより、図1(K)に示すのと実質的に同じ配線回路基板が出来上がる。従って、この配線回路基板を図4(C)に示す実施の形態の配線回路基板36に配線回路基板33に代えて用いることができる。即ち、配線回路基板33を使用する部分には総てそれに代えて本配線回路基板を用いることができる。

【0076】また、銅等の金属箔56を形成する前の状態の配線回路基板を、図4に示す実施の形態の配線回路基板28に代えて用いることができる。更に、上記金属箔56を形成する前の状態の配線回路基板を、図8に示す配線回路基板46と同様に多層配線化してより集積密度を高めることもできる。

【0077】このような配線回路基板の製造方法によれば、ベース材としてエッチングバリア層のある多層構造のものを用いる必要はなく、且つ、エッチングバリア層を除去する工程が必要なので、配線回路基板の製造コストの低減を図ることができる。

【0078】尚、突起53の形成後、その先端部を粗化して針状の棘が多数できるようにして、金属箔56からなる導体回路との接続性を高めるようにしても良い。粗化はスプレーエッチングや、CZ処理により為し得る。また、つぶ銅メッキにより粗化することもできる。また、突起53を含め銅の表面全面を電解クロメート処理して電解クロメート膜を形成し、以て突起53、銅表面の酸化防止性を向上させ、酸化による銅箔の品質低下を防止するようにしても良い。

【0079】尚、図7に示した配線回路基板の上下導体

間接続用突起53はその形状がコニーデ状(富士山状)であったが、必ずしもこのようにすることは不可欠ではなく、図8(A)に示すように鼓状にしても良い(53aは鼓状の突起を示す。)。エッチング条件を変えることにより突起の形状は変わり、鼓状の突起53aを形成することもできる。この突起53aは頂部の面が広いので、半田、導電ペースト処理などがやりやすく、また、導体回路との接続性を良好にし易いという利点がある。

【0080】また、図8(B)に示すように、槍状の突起57を形成するようにしても良い。このように槍状の突起57は先が尖っているので層間絶縁膜55の貫通性、特にガラスクロス入りのプリプレグに対する貫通性を向上させ易く、且つ導体回路に食い込み易いので、導体回路との接続性を高くできるという利点がある。このような槍状突起57は、形成すべき突起よりもレジストできる。或いは、一旦コニーデ状或いは鼓状の突起をレジスト膜等をマスクとする選択的エッチング(勿論ハーフエッチング)をすることにより形成した後、そのマスクを除去し、再度エッチング(勿論ハーフエッチング)をすることにより形成することができる。

【0081】図9は本発明配線回路基板の突起53、57或いは25(突起25については図1~図6参照)を格子の各交点上に配置したことに特徴のある実施の形態の要部を示す斜視図である。本実施形態においては、所定の間隔をおいて縦横に(観念的に)設けたラインからなる格子の各交点上に突起例えば57を配置することとしたものであり、それ以外の点では他の実施の形態と異なるところはない。

【0082】このような配線回路基板によれば、配線回路基板の機種の如何を問わず、両面の導体回路を選択的エッチングにより形成するよりも前の段階までは、量産しておき、その後、機種に応じて異なるパターンの導体回路を形成することとすることができるので、特定の突起だけ層間接続用に利用し、その他のものは回路を構成しないようにすることにより、或いは少しオーバーエッチングすることにより不要な突起をエッチングにより取り除くことができ、他品種の配線回路基板についてその生産性を高めることができる。

【0083】図10は突起例えば57等を、金属層例えば56等を層間絶縁膜55を介して積層するときの加圧力が各突起毎に均一になるように配置した実施形態を示すもので、このような実施の形態によれば、積層時のプレス圧の面内均一性を向上させることができるので、突起57のつぶれの度合いの均一性を高めることができ、また、配線板の板圧の均一度を向上させ、配線回路基板の信頼度を高めることができる。

【0084】図11は上下導体間接続用突起例えば57の配置密度が一定でなく、疎の領域と、密の領域がある場合における密の領域の周りに、上下導体間接続用突起

57よりも背の低いダミー突起58を配置し以て上下導体間接続用突起57の径、高さの均一性を高めるようにした実施の形態の要部を示す断面図である。即ち、密集領域においては周辺部と中央部ではエッチング液のスプレー後の液の流れが異なるためにエッチングレートが高く、径が小さく且つ低くなりがちである。そこで、その周囲を回路には直接関与しない(回路を構成とない)ダミー突起58で囲むことにより周辺部の上下導体間接続用突起57に対するエッチングレートを低くし、以て周辺部の上下導体間接続用突起57と同じ径、同じ高さにしようとするのが本実施の形態である。ダミー突起58がエッチング後消失するように他の突起57よりもマスクとなるレジスト径を小さくすることも効果的である。

【0085】また、上下導体間接続用突起間の間隔が大きい場合には、突起の周辺部と中央とでエッチングレートに違いが生じるので、それによる弊害が生じる。そこで、各上下導体間接続用突起57に対してそのまわりにダミー突起58を配置するようにしても良い。図12(A)~(D)はそのような各別の例を示す平面図である。

【0086】図12(A)、(B)に示すものは各上下 導体間接続用突起57の周りにリング状のダミー突起5 8を形成したものであり、そのうち(A)に示すものは 各隣接ダミー突起58が離間しているもの、(B)に示 すものは、隣接ダミー突起58同士が部分的に重なるよ うにしたものである。

【0087】図12(C)、(D)に示すものは各上下 導体間接続用突起57の周りに複数のダミー突起58を 配置したものであり、(C)に示すものは各突起57の 周りの一つの円形ライン上のみに複数のダミー突起58 を配置したものであり、(D)に示すものは各突起57 を取り巻く円形ライン58aよりも外側領域に所定間隔 で縦横にダミー突起58を配置したものである。

【0088】図13は上下導体間接続用突起、例えば53として高さの異なるもの53h、53lを混在させた実施の形態を示す断面図であり、高さの異なる上下導体間接続用突起、例えば53を混在させるのは、段差のある接合面に各上下導体間接続用突起、例えば53を接合させることができるようにするためである。図13にかいて、60は段差のある接合面を有するコア基板である。該コア基板60は通常工法による両面配線板のスルーホールに銅ペースト100を充填し、硬化してなり、銅ペースト100と銅配線部54との高さが異なる。そして、このコア基板60の両面に突起53を上下導体間接続手段とする配線回路基板が積層されるのである。そして、高い突起53hが銅ペースト110に、低い突起53lが銅配線部54にそれぞれ接続される。

【0089】尚、高さの異なる突起53h、531を形

成することは、ベース材51の表面を選択的エッチング するときに用いるレジスト膜によるマスクの各マスク部 分の径を異ならせ、高い突起53aを形成すべき部分を 覆うマスク部分の径を大きく、低い突起53bを形成す べき部分を覆うマスク部分の径を小さくすることによ り、可能である。

【0090】ところで、図13に示す配線回路基板においては、コア基板60の銅配線膜54には導電ペースト、半田或いは貴金属等の被膜が形成されておらず、これに銅からなる突起、例えば53(或いは57)が直接的に接続されている。このような形態でも本発明は実施できるのである。このことは、高い突起53aと、低い突起53bを有する形態に対しても、突起53(或いは57)の高さが均一な形態に対しても当てはまる。

【0091】そして、銅配線膜54に導電ペースト、半田或いは貴金属等の被膜を介することなく銅からなる突起、例えば53(或いは57)を直接的に接続したタイプのものにおいては、図13において破線で示すように、同配線膜54に突起、例えば53(或いは57)の頂部における径よりも小さな孔54aを形成するようにしても良い。このようにすると、突起53(或いは57)が銅配線膜54と接続されるとき突起53(或いは57)の頂部がその孔54aに突き当たってこれを崩し、突起53と金属膜54との接続をより強固にすることができるからである。勿論、孔54aを形成することは、図13に示すような高さの異なる突起53h、531を有する実施の形態においてであろうと、均一な高さの突起53を有する実施の形態であろうと極めて有効である。

【0092】図12(A)、(B)は上下導体間接続用 突起、例えば57等と同じ材料及び同じ高さのスペーサ 61を突起を形成する工程の中で形成し、配線回路基板の銅ベース材51からなる導体回路と、該配線回路基板に積層される図12では図示しないコア基板等との間隔を所定どおりに一定に保ち絶縁層の厚さを予め設定した所定位置にさせ、延いては回路板のインピーダンスコントロール性を高めるようにした実施の形態の導体回路形成前における要部を示すもので、(A)は斜視図、

(B) は断面図である。

【0093】即ち、銅ベース材51の選択的エッチングにより突起を形成し、それを上下導体間の接続用として用いるが、絶縁シートはもともと厚み公差の良いものではなく、また積層時の温度、圧力で出来上がり厚みが変動するので、絶縁層厚の一定化が難しいものであった。そのため、それに積層される銅箔、コア基板との間の間隔が一定にならず、インピーダンスコントロールが難しかった。そこで、突起と同じ工程でスペーサ61を適宜な場所に形成してプレ筋に各スペーサ61がコア基板にぶつかる迄押圧し残余の絶縁材を周辺に押し出すことにより上下の銅パターン間の間隔を一定にし、インピーダ

ンスコントロール性を高めるようにするのが本実施の形態なのである。スペーサ61は例えば格子状に或いは枠状に形成する等設けるパターンは導体回路の形成に支障を来さない限りどのように形成しても良い。尚、このスペーサ61を接地ラインとして静電シールドに用いるようにすることもできる。

【0094】図15は上下導体間接続用突起として径の大きいもの53xと径の小さいもの53yを混在させて、径の大きい上下導体間接続用突起53xを大電流を通す上下導体間接続用として、径の小さい上下導体間接続用突起53yを小電流を通す上下導体間接続用として用いるようにした実施の形態の要部を示す断面図である。

【0095】本実施の形態によれば、小電流でも大電流でも同じ小ささの上下導体間接続用突起に通すことにより大電流を通す上下導体間接続用突起で無視できない電圧降下が生じたり、発熱が生じたりするおそれがなくなり、また、小電流でも大電流でも同じ大きさの比較的大きな上下導体間接続用突起に通すことにより小電流を通す突起が無駄に大きな面積を専有して集積度向上の妨げになるというおそれもなくなる。

【0096】図16(A)~(C)は突起例えば53、57等と同時に位置合わせ用マーク、或いは機種等用の認識マーク63を形成するという実施の形態の要部を示すもので、(A)は突起のある側に銅箔等を層間絶縁膜を介して積層する前の段階における斜視図、(B)はマークの一例63aである、位置合わせ用マークのパターン図、(C)はマークの別の例63bである、位置合わせ用マークのパターン図である。

【0097】本実施の形態は、突起、例えば53、57等を形成するとき同時にマーク63を形成するので、マーク63は突起、例えば53、57等と同じ材料からなり同じ高さを有する。本実施の形態によれば、マーク63を突起、例えば53、57等と同時に形成するので、マーク63を形成するために特別の工程を有しないという利点があると共に、マーク63と各突起とは同一工程で形成するので、マーク63と各突起との位置関係のずれは最小に抑えることができる。

【0098】図17(A)~(D)は本発明配線回路基板の製造方法の第8の実施の形態を工程順に示す断面図である。

(A) 先ず、図17(A) に示すように、コア基板70 を用意する。71は樹脂からなる絶縁基板、72はその両面に形成された導体回路で、銅からなる。73は上下導体間接続用スルーホールである。このコア基板20の両面に突起53或いは57を有する配線回路基板が積層されるのである。

【0099】(B)次に、上記コア基板20の上下両面 の導体回路72のうちの少なくとも積層しようとする配 線回路基板の突起と接続される部分に、図17(A)に 示すように、導電ペースト、半田或いは貴金属からなる 層74を形成する。

(C) 次に、図17 (C) に示すように、上記コア基板20の上下両面に配線回路基板75を各突起、例えば53が導体回路72の対応する部分に接するようにして層間絶縁膜55を介して積層する。

【0100】(D)次に、図17(D)に示すように、上下両面の配線回路基板75各々のベース材51を選択的エッチングことによりパターニングして導体回路を形成する。これにより2個の配線回路基板75及びコア基板20によりビルドアップしたより高集積化し、且つ突起と導体回路との接続に関して信頼度の高い配線回路基板を得ることができる。

【0101】尚、各配線回路基板75のベース材51の 選択的エッチングによる導体回路の形成は、配線回路基 板75のコア基板20両面への積層の前に行うようにし ても良い。

【0102】図18(A)、(B)は上記実施例において、導体回路72の上記突起、例えば53或いは57と対応する部分に該突起53の頂部の径よりも大きな孔72aを形成することとした例を示すものであり、(A)は断面図、(B)は導体回路72の突起と接続される部分の形状を示す平面図である。このような例によれば、突起53を孔72aに、導電ペースト、半田或いは貴金属からなる層74を介して部分的に挿入させることができるので、接続強度をより強めることができ、信頼度を高めることができる。

【0103】図18 (C) は導電ペースト、半田或いは 貴金属からなる層74の形成後、表面を研磨して該層7 4の導体回路72上の部分を除去し、上記孔72a内の みに導電ペースト、半田或いは貴金属74が存在するよ うにした例を示す断面図である。この場合、例えば配線 回路基板75を積層するとき突起53或いは57がその 孔72a内の導電ペースト、半田或いは貴金属74に突 き刺さった状態で導体回路72と接続される。

【0104】図19 (A) ~ (C) は本発明配線回路基板の製造方法の第10の実施の形態を工程順に示す断面図である。

(A) 図19(A) に示すように、配線回路基板の突起、例えば53或いは57等のある側の面に層間絶縁膜55を介して積層する銅箔として、上記突起と接続されるべき部分に予め導電ペースト、半田乃至貴金属(例えば金)等の接続性を向上乃至確保する金属膜76を形成したもの56を用意する。

【0105】(B)次に、図19(B)に示すように、上記銅箔56の上記金属膜76形成側の面を層間絶縁膜55を介してベース材51の突起53形成側の面に臨ませる。

(C) 次に、図19 (C) に示すように、上記銅箔56 を層間絶縁膜55を介して突起、例えば53のあるべー ス材 5 1 を積層する。すると、突起、例えば 5 3 が層間 絶縁膜 5 5 を突き破り、金属膜 7 6 に接した状態にな ス

【0106】その後は、図示はしないが、ベース材51 と銅箔56を同時乃至異時に選択的エッチングすること により両面に導体回路を形成する。このような実施の形 態によれば、突起、例えば53と銅箔56からなる導体 回路との接続性を良好にすることができる。

【0107】図20は本発明配線回路基板の層間絶縁膜55として異方性導電膜55aを用いる実施の形態を示す断面図である。本実施の形態によれば、層間絶縁膜として金属粒子を分散させた異方性導電膜55aを用いるので、突起53と銅箔56とにより挟まれている部分においてはその部分における上下方向の加圧力により突起53銅箔56との間に導電粒子が介在し、その粒子が押圧されることにより両面に突き刺さる等接続の信頼を向上させ、導電性を帯びるが、それ以外の部分では絶縁性を保持する。従って、突起53と銅箔56との接続性を異方性導電膜55aにより確保することができ、且つ層間絶縁膜に要求される絶縁性も確保できる。

【0108】尚、異方性導電膜を突起上、例えば53上のみに形成し、層間絶縁膜は普通の絶縁性樹脂により形成するようにしても良い。その場合は、突起と例えば銅箔56との間の電気的接続はその異方性導電膜によりとり、絶縁は普通の絶縁性樹脂により確保することになる。

[0109]

【発明の効果】請求項1の配線回路基板によれば、導体回路からなる金属層上に、該金属層とは別の金属から成るエッチングバリア層を介して金属から成る突起が、選択的に形成されており、上記エッチングバリア層により導体回路となる上記金属層の侵食を防止しつつ金属層の選択的エッチングにより上記突起を形成できる。従って、ベース材として少なくとも突起の高さ或いはそれ、上の厚さを有するものを使用して配線回路基板を得ることができる。依って、製造過程でベース材が折れ曲がったり、変形したりする虞が少なくなる。また、寸法が製造過程で変動するおそれがなく、突起の位置が横方向にずれるおそれがないので、突起を微細に形成し、配設密度を高めても突起の位置ずれに起因して上下導体回路間の層間接続不良が生じるおそれがなく、歩留まり、信頼度が高くなる。

【0110】更に、突起を金属層により形成することができ、金属層を例えば銅等比較的低価格材料で形成することができるので、従来の孔を埋める或いは印刷により形成された導電性ペーストを上下導体回路間接続手段として用いた場合よりも配線回路基板の低価格化を図ることができる。また、上述したように、突起を金属層の選択的エッチングにより形成するので、高さを均一にでき、高さの不均一による上下導体回路間接続不良の発生

するおそれがない。また、突起が導体回路を成す金属層 と一体的であるから、従来よりも突起形成部の機械的強 度を強めることができる。

【0111】請求項2の配線回路基板によれば、上記突起の表面に表面処理剤として導電性ペースト材料がコーティングしたので、突起と導体回路の接合性をその導電性ペーストにより高めることができる。

【0112】請求項3の配線回路基板の製造方法によれば、突起形成用の金属層上にエッチングバリア層を形成し、該エッチングバリア層上に導体回路となる金属層を形成したものを用意し、上記突起形成用の金属層を、上記エッチングバリア層を侵さないエッチング液により選択的にエッチングすることにより突起を形成し、上記エッチングバリア層のみを上記突起をマスクとして上記導体回路を成す金属層を侵さないエッチング液で除去し、上記導体回路を成す金属層の上記突起形成側の面に層間絶縁用の絶縁層を形成して該突起を上記導体回路に接続された層間接続手段とするので、請求項1の配線回路基板を得ることができ、請求項1の配線回路基板について述べたと同様の効果を奏する。

【0113】請求項4の配線回路基板の製造方法によれば、請求項3の配線回路基板の製造方法における突起をマスクとするエッチングバリア層の選択的エッチングを行わないで、導体回路を成す金属層の選択的エッチングの際にその金属層と共に上記エッチングバリア層をもエッチングすることととするので、エッチングバリア層の不要部分を除去するためだけの工程をなくすことができる。従って、製造工程の低減を図ることができる。

【0114】請求項5の配線回路基板の製造方法によれば、請求項3又は4記載の配線回路基板の製造方法において、上記ベースメタルからなる層を選択的にエッチングして上記突起を形成する際に、エッチングマスクとして金属層を用い、上記突起の形成後においても上記エッチングマスクとして用いた金属層を残存させてその金属層で突起表面を全面的に覆う状態にするので、各突起上部に導電性ペーストを塗布する面倒な作業をしなくても、エッチングマスクとして用いた金属層を該各突起と導体回路との間の接続性を高める手段として用いることができる。

【0115】請求項6の配線回路基板の製造方法によれば、請求項1の配線回路基板と金属箔を積層し、該配線回路基板の金属層と該金属箔を共に選択的にエッチングすることにより、層間絶縁膜により層間絶縁された導体回路を両面に有し、その導体回路間を層間絶縁膜を貫通する突起で電気的に接続した配線回路基板を得ることができる。

【0116】請求項7の配線回路基板の製造方法によれば、請求項6の配線回路基板の製造方法により製造された配線回路基板の両面に、請求項1の配線回路基板を積層し、加圧して一体化し、その上で一体化されたものの

両面に存在する金属層を選択的にエッチングすることにより両面に導体回路を形成するので、4層の導体回路を 有する配線回路基板を得ることができる。

【0117】請求項8の配線回路基板、請求項9の配線回路基板の製造方法によれば、一層又は多層の導体回路の一方の主面に開口を有した絶縁層を介してベースメタルからなり、上記開口を通じて上記導体回路と電気的に接続された突起を有し、上記絶縁層の該突起が形成された側に層間絶縁膜を形成した2個の配線回路基板を、突起及び層間絶縁膜が形成された側が内側を向くように直接に又は配線回路基板を介して積層加圧されて一体化するので、配線回路基板の導体回路の層数を極めて多くすることができ、実装密度を高めることができる。

【0118】請求項10の配線回路基板によれば、請求項8の配線回路基板の両面にLSIチップ若しくはパッケージを搭載したので、LSIチップ若しくはパッケージを高密度に実装した配線回路基板を得ることができる。そして、パッドが配線膜と一体なので、パットオンビアの構造強化が可能であり、配線回路基板の小型化も容易となる。

【0119】請求項11の配線回路基板によれば、導体回路を成す金属層上に、該金属層とは同じ金属から成る上下導体間接続用突起を形成したので、金属層及びそれに選択的に形成される突起を成すベース材として単層構造のものを用いることができるので、材料費を節減できる。そして、突起をベース材のハーフエッチングにより形成することが可能となり、延いてはエッチングバリア層を除去する工程が必要ではなくなるので、工数の低減を図ることができる。従って、配線回路基板の低価格化を図ることができる。

【0120】請求項12の配線回路基板によれば、請求項11の配線回路基板と同様に、金属層及びそれに選択的に形成される突起を成すベース材として単層構造のものを用いることができるので、材料費を節減することが可能となり、工数の低減を図ることができる。従って、配線回路基板の低価格化を図ることができる。

【0121】請求項13の配線回路基板によれば、金属膜の突起と対応する部分に、その突起の頂部よりも小さい径の孔を形成したので、その突起が金属膜と接続されるとき突起の頂部がその孔に突き当たってこれを崩し、突起と金属膜との接続をより強固にすることができる。従って、接続をより強固にし、接続の信頼性を向上させることができる。

【0122】請求項14の配線回路基板によれば、上下 導体間接続用突起が槍状に形成されているので、突起に より層間絶縁膜を、通常使用されるガラスクロス入りガ ラエポプリプレグにおいては効果的且つ確実に突き破 り、更には積層される金属層に突き刺さり、突起と金属 層との接続性をより確実なものにできる。

【0123】請求項15の配線回路基板よれば、上下導

体間接続用がコニーデ状なので、その頂部を平面にでき、突起高さが不均一になるおそれがなく、また、導体 回路を成すベース材とそれに層間絶縁膜を介して積層される導体回路を成す金属層との間隔を上下導体間接続用 により一定の値に確保できる。

【0124】請求項16の配線回路基板によれば、上下 導体間接続用突起が鼓状なので、その頂部の平面の面積 をより広くでき、より確実に導体回路を成すベース材・ 金属層間の間隔を一定に確保する効果をより確実に得る ことができる。

【0125】請求項17の配線回路基板によれば、上下 導体間接続用突起の表面が粗化或いはつぶメッキされて いるので、その頂部と金属層間の接続性をより高めるこ とができる。

【0126】請求項18の配線回路基板によれば、上下 導体間接続用突起が銅からなり、その表面が電解クロメ ート処理されているので、金属層の表面が酸化されるこ とを防止することができ、延いては該突起と金属層との 電気的接続の信頼度を高めることができる。

【0127】請求項19の配線回路基板の製造方法によれば、金属板(ベース材)その一方の表面に選択的にマスク膜を形成し、これをマスクとして上記金属板をハーフエッチングすることにより導体回路となる金属層と突起を形成し、上記導体回路となる金属層の上記突起が形成された側の表面に層間絶縁層を介して金属層を積層し、上記層間絶縁層の両方の表面の金属層を同時又は異時に選択的にパターニングすることにより配線膜を形成するので、請求項12の配線回路基板を得ることができる。

【0128】請求項20の配線回路基板によれば、上下 導体間接続用突起とそれに接続された金属層との間に異 方性導電膜を介在させたので、該上下導体間接続用突起 と金属層との接続を異方性導電膜中の金属粒子を介する ことにより確実にとることができる。

【0129】請求項21の配線回路基板の製造方法によれば、金属層を積層する前に突起と該金属層との間に異方性導電膜を介在させる工程を設けたので、請求項20の配線回路基板を得ることができる。

【0130】請求項22の配線回路基板によれば、金属層の表面に多数の金属からなる導体間接続用突起を一定の間隔をもった格子の交点上に配置したので、配線回路基板の機種の如何を問わず、両面の導体回路を選択的エッチングにより形成するよりも前の段階までは、標準品として量産しておき、その後、機種に応じて異なるパターンの導体回路を形成することとすることができるので、他品種の配線回路基板についてその生産性を高めることができる。それと共に、マスクも品種により変える必要がなく、銅エッチング量も少なくて済むことから、他品種少量生産から少品種大量生産まで対応することができ、経済性向上に大きく寄与する。

【0131】請求項23の配線回路基板によれば、各上下導体間接続用突起を、上記基板両面から加圧したとき各上下導体間接続用突起が均一な加圧力を受けるように配置したので、各突起の潰れ具合を均一にすることができ、延いては接続性を均一にすることができ、信頼度を高めることができる。

【0132】請求項24の配線回路基板によれば、各上下導体間接続用密集領域の周辺部には密集した上下導体間接続用突起とは別に小さいダミー突起を配置したので、密集領域の周辺部の上下導体間接続用のエッチングレートを中央部の上下導体間接続用並に小さくすることが可能となり、上下導体間接続用のエッチングレートの均一化を図ることができ、延いては各上下導体間接続用の径、高さの均一化を図ることができる。

【0133】請求項25の配線回路基板によれば、導体間接続用突起が複数通りの異なる高さを持つので、段差のある接合面、或いは銅ペーストと銅パターン面等、接合機構の異なる面に支障なく積層することが可能となる

【0134】請求項26の配線回路基板によれば、導体間接続用突起が複数通りの異なる径を持つようにされたので、通る電流に応じて大電流が通る突起は径を大きくし、小電流が通る突起は径を小さくすることができ、小さな径の突起に大きな電流が流れて電圧降下が生じたり、ジュール熱が発生したり、小さな電流しか流れないのに径が大きいため突起が無駄に面積を専有するという問題の生じるおそれがない。

【0135】請求項27の配線回路基板は、上下導体間接続用突起と同じ材料で同じ高さで形成されたスペーサを有するので、該スペーサによりベース材と金属層との間隔を一定にし、インピーダンスコントロール性を高めることができる。また、このスペーサを接地して静電シールドに用いるようにすることもできる。

【0136】請求項28の配線回路基板の製造方法は、 上下導体間接続用突起と同じ工程でスペーサを形成する ので、このスペーサによりベース材と金属層との間隔を 確保することのできる請求項27の配線回路基板を工程 を増すことなく形成することができる。

【0137】請求項29の配線回路基板は、認識マークを有するので、位置合わせや機種の認識を該認識マークにより為し得る。

【0138】請求項30の配線回路基板の製造方法は、 上記上下導体間接続用突起と同じ工程で認識マークを形成するので、工程数を増すことなく認識マークを形成した請求項29の配線回路基板を得ることができる。

【0139】請求項31の配線回路基板によれば、絶縁性ベースの上下両表面の導体回路間を電気的に接続するスルーホールが形成されコアとなる回路基板の両表面に、金属層からなり選択的に形成された上下導体間接続用突起を有する配線回路の突起形成側の面に絶縁層が該

上下導体間接続用突起によって貫通された状態で形成された別の回路基板を、その上下導体間接続用突起の先端が上記金属層からなる配線回路に接続される状態で積層した配線回路基板において、上記上下導体間接続用突起と上記配線回路とが導電ペースト、半田又は貴金属層を介して接続したので、ビルドアップにより高集積化しつつ、回路基板間の電気的接続性、接続の信頼性を高めることができる。

【0140】請求項32の配線回路基板によれば、導体回路を成す金属層にそれと同じ金属から成る上下導体間接続用突起が選択的に形成されたものに層間絶縁膜を介して積層された導体回路を成す金属層に、上記上下導体間接続用突起と接する半田、導電ペースト又は貴金属膜を設けたので、金属層と突起とを該半田、導電ペースト又は貴金属膜を介して接続することができ、その間の電気的接続性を良好にできる。

【0141】請求項33の配線回路基板の製造方法によれば、導体回路となる金属層上に該金属層とは同じ金属から成る上下導体間接続用突起が選択的に形成したものの上下導体間接続用突起形成側に、層間絶縁層を介して、上記導体回路とは別の導体回路となる金属層上に上記上下導体間接続用突起に対応して半田、導電ペースト又は貴金属膜を形成したものを積層するので、請求項34、35の配線回路基板を得ることができる。

【0142】請求項34の配線回路基板は、層間絶縁膜として異方性導電膜を用いたので、突起と金属層との間に介在してもその層間絶縁膜が受ける加圧力により導電性を帯びるので、突起と金属層との間を確実に電気的に接続することができる。

【図面の簡単な説明】

【図1】 $(A) \sim (G)$ は本発明配線回路基板の製造方法の第1の実施の形態の工程 $(A) \sim (G)$ を順に示す断面図である。

【図2】 $(H) \sim (K)$ は上記第1の実施の形態の工程 $(H) \sim (K)$ を順に示す断面図である。

【図3】(A)~(F)は本発明配線回路基板の製造方法の第2の実施の形態を工程順に示す断面図である。

【図4】(A)~(C)は本発明配線回路基板の製造方 法の第3の実施の形態を工程順に示す断面図である。

【図5】 $(A) \sim (G)$ は本発明配線回路基板の製造方法の第4の実施の形態の工程 $(A) \sim (G)$ を順に示す断面図である。

【図6】 (H)、(I) は上記第5の実施の形態の工程(H)~(I) を順に示す断面図である。

【図7】(A)~(E)は本発明配線回路基板の第6の 実施の形態を工程順に示す断面図である。

【図8】(A)、(B)は本発明配線回路基板の上下導 体間接続用突起の各別の例を示す断面図である。

【図9】本発明配線回路基板の突起を格子の各交点上に 配置した実施の形態の要部を示す斜視図である。 【図10】本発明配線回路基板の積層時に各突起が受ける加圧力が各突起毎に均一になるように配置した実施の 形態を示す斜視図である。

【図11】本発明配線回路基板の上下導体間接続用突起の高さ、径を均一にするために、エッチングレートを均一にするためのダミー突起を設けた実施の形態を示す断面図である。

【図12】(A) \sim (D)はダミー突起を設けた別の各別の実施の形態を示す平面図である。

【図13】本発明配線回路基板の高さの異なる上下導体間接続用突起を混在させて段差のある接合面に対応させた実施の形態を示す断面図である。

【図14】(A)、(B)は本発明配線回路基板の突起と同じ材料、高さのスペーサを設けた実施の形態を示すもので、(A)は斜視図、(B)は断面図である。

【図15】本発明配線回路基板の径の異なる上下導体間接続用突起を混在させた実施の形態を示す断面図である。

【図16】(A)~(C)は本発明配線回路基板の突起と同じ材料からなる認識マークを設けた実施の形態を示すもので、(A)は斜視図、(B)は認識マークの平面図、(C)は(B)のものとはパターンの異なる別の認識マークの平面図である。

【図17】 (A) \sim (D) は本発明配線回路基板の製造方法の第7の実施の形態を工程順に示す断面図である。

【図18】(A)~(C)は導体回路の突起と対応する 部分に該突起頂部の径よりも大きな孔を形成することと した例を示すものであり、(A)は断面図、(B)は導 体回路の突起と接続される部分の形状を示す平面図、

(C) は導電ペースト、半田或いは貴金属からなる層の 形成後、表面を研磨して該層の導体回路上の部分を除去 し、上記孔内のみに導電ペースト、半田或いは貴金属が 存在するようにした例を示す断面図である。

【図19】(A)~(C)は本発明配線回路基板の製造 方法の第8の実施の形態を工程順に示す断面図である。

【図20】本発明配線回路基板の層間絶縁膜として異方 性導電膜を用いた実施の形態を示す断面図である。

【図21】 (A) ~ (F) は高密度実装用配線回路基板に関する一つの従来例を説明するためのもので、配線回路基板の製造方法の工程(A)~(F) を順に示す断面図である。

【図22】上記従来例の配線回路基板の製造方法の工程 (G)~(I)を順に示す断面図である。

【図23】(A)~(G)は高密度実装用配線回路基板に関する別の従来例を説明するためのもので、配線回路基板の製造方法を工程順(A)~(G)に示す断面図である。

【符号の説明】

20・・・ベース材、21、21 a・・・突起形成用金 属層(銅層)、22・・・エッチングバリア層、23・

・・導体回路形成用金属層(銅箔)、25・・・突起、 26・・・導電性ペースト、27・・・層間絶縁膜、2 8・・・積層体、29・・・導体回路形成用金属層(銅 箔)、30・・・積層体、31、32・・・導体回路、 33、33a・・・配線回路基板、35・・・導体回 路、36・・・配線回路基板、37・・・突起形成用マ スク兼突起被覆半田メッキ膜、40・・・絶縁膜、41 ・・・開口、42・・・導体回路、43・・・絶縁膜、 44・・・開口、45・・・突起状端子、46、47・ ・・配線回路基板、48・・・LSIチップ、51・・ ・ベース材(銅からなる金属層)、53、57・・・上 下導体間接続用突起、54・・・導体ペースト、半田或 いは貴金属膜、55・・・層間絶縁膜、55a・・・層 間絶縁膜を成す異方性導電膜、56・・・金属層、58 ・・・ダミー突起、61・・・スペーサ、63・・・認 識マーク、70・・・コアの配線回路基板、72・・・ 金属層、72a・・・孔、73・・・スルーホール、7 4・・・導電ペースト、半田或いは貴金属膜。

【手続補正2】

【補正対象書類名】図面

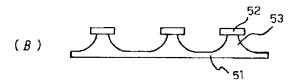
【補正対象項目名】図7

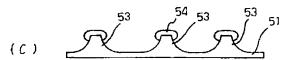
【補正方法】変更

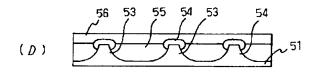
【補正内容】

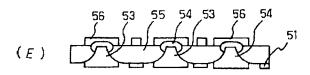
【図7】











【手続補正3】

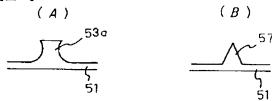
【補正対象書類名】図面

【補正対象項目名】図8

【補正方法】変更

【補正内容】

【図8】



【手続補正4】

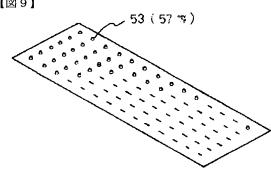
【補正対象書類名】図面

【補正対象項目名】図9

【補正方法】変更

【補正内容】

【図9】



【手続補正5】

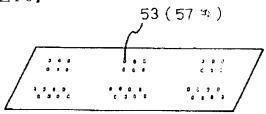
【補正対象書類名】図面

【補正対象項目名】図10

【補正方法】変更

【補正内容】

【図10】



【手続補正6】

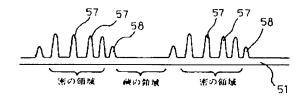
【補正対象書類名】図面

【補正対象項目名】図11

【補正方法】変更

【補正内容】

【図11】



【手続補正7】

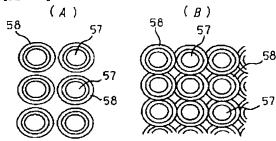
【補正対象書類名】図面

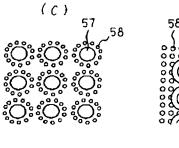
【補正対象項目名】図12

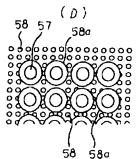
【補正方法】変更

【補正内容】

【図12】







【手続補正8】

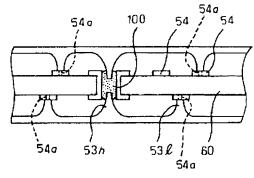
【補正対象書類名】図面

【補正対象項目名】図13

【補正方法】変更

【補正内容】

【図13】



【手続補正9】

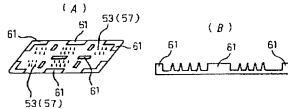
【補正対象書類名】図面

【補正対象項目名】図14

【補正方法】変更

【補正内容】

【図14】



【手続補正10】

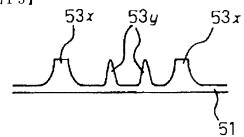
【補正対象書類名】図面

【補正対象項目名】図15

【補正方法】変更

【補正内容】

【図15】



【手続補正11】

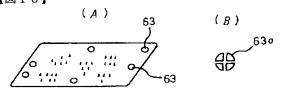
【補正対象書類名】図面

【補正対象項目名】図16

【補正方法】変更

【補正内容】

【図16】





【手続補正12】

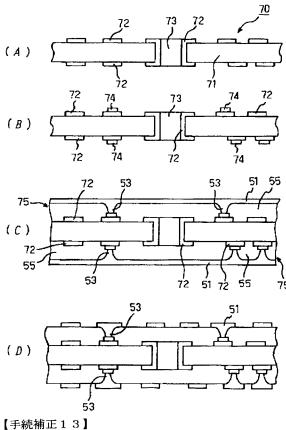
【補正対象書類名】図面

【補正対象項目名】図17

【補正方法】変更

【補正内容】

【図17】



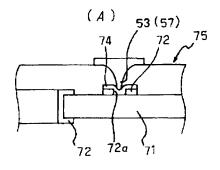
【補正対象書類名】図面

【補正対象項目名】図18

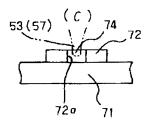
【補正方法】変更

【補正内容】

【図18】



(B)



【手続補正14】

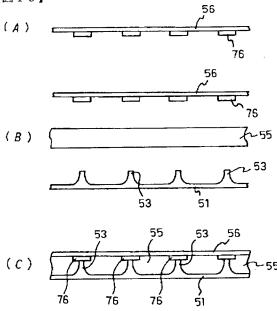
【補正対象書類名】図面

【補正対象項目名】図19

【補正方法】変更

【補正内容】

【図19】



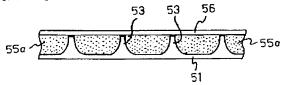
【手続補正15】 【補正対象書類名】図面

【補正対象項目名】図20

【補正方法】変更

【補正内容】

【図20】



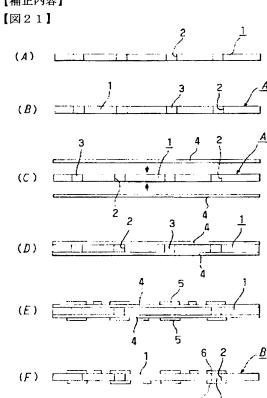
【手続補正16】

【補正対象書類名】図面

【補正対象項目名】図21

【補正方法】変更

【補正内容】



【手続補正17】

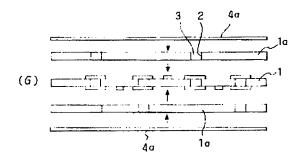
【補正対象書類名】図面

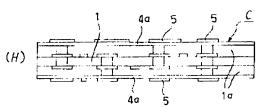
【補正対象項目名】図22

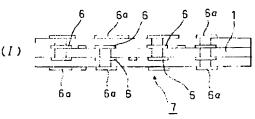
【補正方法】変更

【補正内容】

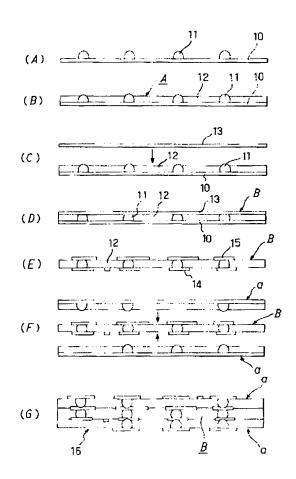
【図22】







【手続補正18】 【補正対象書類名】図面 【補正対象項目名】図23 【補正方法】変更 【補正内容】 【図23】



【手続補正19】
【補正対象書類名】図面
【補正対象項目名】図24
【補正方法】削除
【手続補正20】
【補正対象書類名】図面
【補正対象項目名】図25

【補正方法】削除

フロントページの続き

(51) Int. Cl. ⁷		識別記号	F I		テーマコード(参考)
H 0 5 K	1/11		H05K	3/06	A
- '	3/06				K
	-,			3/38	В
	3/38			3/40	K
	3/40		H 0 1 L	23/12	F

F ターム (参考) 5E317 AA24 BB02 BB11 CC22 CC25 CC53 CC60 CD23 CD25 GG11 GG14 5E338 AA02 AA03 AA16 AA18 CC01

CDO3 DD12 DD22 DD32 EE41

5E339 AB02 AD03 AD05 BC01 BC02 BD03 BD05 BE13 BE15 CD05 CE15

5E343 AA02 AA12 BB08 BB16 BB22

BB24 BB34 BB54 BB67 BB72

DD01 DD75 EE54 EE55 GG01

5E346 AA12 AA15 AA22 AA35 AA43

AA60 BB01 BB16 CC08 CC32

CC40 DD03 DD12 DD32 DD34

EE02 EE06 EE17 EE19 FF24

GG22 GG25 GG27 GG28 HH07

HH11